

24

مقدمة في تنظيم ومعمارية الحاسب الآلي

د. محمد عبدالسلام عزاقة

الطبعة الثانية

2018

مكتبة طه رايت العالمية

الطبعة

فهرس المحتويات

تمهيد

17	1. مقدمة
18	1.1. تنظيم ومعمارية الحاسب الآلي
19	1.2. الوظيفة والبنية
20	1.2.1. وظيفة نظام الحاسب
23	1.2.2. بنية نظام الحاسب
25	1.3. التسلسل الهرمي لمستويات نظام الحاسب
35	2. تطور الحاسب الآلي و الاداء
35	2.1. تاريخ موجز للحاسبات
35	2.1.1. الجيل الأول : الأنابيب المفرغة
	▪ نموذج "فون نيومان" لنظام الحاسب الآلي
44	2.1.2. الجيل الثاني : الترانزستورات
44	2.1.3. الجيل الثالث : الدوائر المتكاملة
	▪ نظام حاسب (IBM/360)
47	2.1.4. الأجيال الأخيرة : الدوائر المتكاملة الفائقة
	▪ الذاكرة الألكترونية (شبه الموصلة)
	▪ المعالجات
50	2.2. التصميم من أجل الاداء
50	2.2.1. سرعة المعالج
51	2.2.2. توازن الاداء
53	2.2.3. التحسينات في تنظيم وعمارة الشريحة
54	2.3. تقييم الاداء
55	2.3.1. سرعة النبضة ومعدل التعليمات
59	2.3.2. المعايير

147	5. معمارية طقم التعليمات
147	5.1. خصائص تعليمات المعالج
147	5.1.1. عناصر تعليمة المعالج
149	5.1.2. تمثيل التعليمات
151	5.1.3. أنواع التعليمات
152	5.1.4. عدد المعاملات
155	5.2. أنواع المعاملات
156	5.3. أنواع العمليات
156	5.3.1. نقل البيانات
159	5.3.2. الحسابية
160	5.3.3. المنطقية
160	5.3.4. التحويل
160	5.3.5. الإدخال / الإخراج
162	5.3.6. التحكم بالنظام
163	5.3.7. نقل السيطرة
166	5.4. أساليب العنونة وتنسيقات التعليمة
166	5.4.1. أساليب العنونة
	▪ العنونة الفورية
	▪ العنونة المباشرة
	▪ العنونة غير المباشرة
	▪ العنونة بالمسجل
	▪ العنونة غير المباشرة بالمسجل
	▪ العنونة بالإزاحة
	▪ العنونة بالمكدس
173	5.4.2. أساليب العنونة لمعالجات إنتل (Intel)
175	5.4.3. تنسيق التعليمة
	▪ طول التعليمة
	▪ تخصيص خانات التعليمة
178	5.5. لغة التجميع (الرموز الأبجدية)
	6. المعالج : البنية والوظيفة
191	6.1. تنظيم المعالج
191	6.2. تنظيم المسجلات
194	

67	3. التركيب العام لنظام الحاسب : الوظائف والروابط
68	3.1. مكونات الحاسب
73	3.2. وظيفة الحاسب
74	3.3. جلب وتنفيذ التعليمة
81	3.4. المقاطعات
84	3.4.1. المقاطعات ودورة التعليمة
90	3.4.2. المقاطعات المتعددة
93	3.5. وظيفة الإدخال/الإخراج
94	3.6. هياكل التوصيل البيني
97	3.7. ناقل الربط البيني
98	3.7.1. بنية الناقل
103	3.7.2. هيكليّة الناقلات المتعددة
106	3.7.3. عناصر تصميم الناقل
	▪ أنواع الناقل
	▪ طريقة التحكم
	▪ التزامن
	▪ عرض الناقل
	▪ أنماط نقل البيانات
123	4. المعالجة الحسابية في الحاسب
123	4.1. وحدة الحساب والمنطق
124	4.2. تمثيل الأعداد الصحيحة
125	4.2.1. تمثيل إشارة المقدار
125	4.2.2. تمثيل المكمل الثاني
126	4.3. حساب الأعداد الصحيحة
126	4.3.1. النفي
128	4.3.2. الجمع والطرح
131	4.3.3. الضرب
135	4.3.4. القسمة
137	4.4. تمثيل النقطة العائمة
	▪ تمثيل النقطة العائمة للإعداد بصيغة IEEE-754

238	7.3.3. طريقة المطابقة
	▪ المطابقة المباشرة
240	▪ المطابقة الترابطية
240	7.3.4. خوارزميات الاستبدال
241	7.3.5. سياسة الكتابة
242	7.3.6. حجم القالب
	7.3.7. مستويات الذاكرة السريعة
249	8. الذاكرة الداخلية
249	8.1. الذاكرة الرئيسية الألكترونية
249	8.1.1. التنظيم الأساسي
251	8.1.2. أنواع الذاكرة الألكترونية
252	8.1.3. الذاكرة التفاعلية
254	8.1.4. الذاكرة الساكنة
256	8.1.5. ذاكرة القراءة فقط
259	8.1.6. شرائح الذاكرة الألكترونية
263	8.1.7. تنظيم وحدة الذاكرة الألكترونية
265	8.2. الذاكرة المتداخلة
266	8.3. تغليف الشريحة
268	8.4. آلية تصحيح الأخطاء
270	8.5. التنظيم المتقدم للذاكرة التفاعلية
271	8.5.1. الذاكرة التفاعلية المتزامنة
274	8.5.2. ذاكرة رامبوس التفاعلية
275	8.5.3. الذاكرة التفاعلية المتزامنة - مزدوجة السرعة
278	8.5.4. الذاكرة التفاعلية السريعة
285	9. الذاكرة الخارجية
285	9.1. القرص المغناطيسي
286	9.1.1. الآلية المغناطيسية للقراءة والكتابة
287	9.1.2. تنظيم البيانات وتنسيقاتها
291	9.1.3. الخصائص المادية للأقراص المغناطيسية
295	9.1.4. عوامل أداء القرص المغناطيسي

194	6.2.1. المسجلات العامة
	▪ مسجلات الأغراض العامة
	▪ مسجلات البيانات
	▪ مسجلات العنوان
	▪ رموز الحالة (الأعلام)
197	6.2.2. مسجلات التحكم والمراقبة
199	6.2.3. مثال : تنظيم مسجلات معالج دقيق
202	6.3. دورة التطيعة
202	6.3.1. الدورة غير المباشرة
203	6.3.2. تدفق البيانات
206	6.4. التطيعة المجزئة
206	6.4.1. استراتيجيات المعالجة التواردية
211	6.4.2. مخاطر خط التوارد
	▪ مخاطر الموارد
	▪ مخاطر البيانات
	▪ مخاطر التحكم
225	7. نظام الذاكرة والذاكرة السريعة
225	7.1. نظرة عامة على نظام ذاكرة الحاسب
225	7.1.1. خصائص نظم الذاكرة
	▪ الموقع
	▪ السعة
	▪ وحدة النقل
	▪ طريقة التواصل
	▪ الأداء
	▪ النوع المادي
	▪ الخصائص الفيزيائية
	▪ التنظيم
228	7.1.2. التسلسل الهرمي للذاكرة
231	7.2. مبادئ الذاكرة السريعة
236	7.3. عناصر تصميم الذاكرة السريعة
236	7.3.1. عنوان الذاكرة السريعة
238	7.3.2. حجم الذاكرة السريعة

361	معالجة المقاطعة	10.4.1
365	معالجة الإدخال/الإخراج المتعدد	10.4.2
368	وحدة تحكم بالمقاطعة أنتل-82C59A	10.4.3
370	الواجهة الطرفية القابلة للبرمجة أنتل-82C55A	10.4.4
372	10.5. الوصول المباشر إلى الذاكرة (DMA)	
372	عيوب الإدخال/الإخراج المبرمج وبالمقاطعة	10.5.1
373	وظيفة الوصول المباشر للذاكرة	10.5.2
377	متحكم الوصول المباشر للذاكرة - أنتل 8237A	10.5.3
380	10.6. قنوات ومعالجات الإدخال/الإخراج	
380	تطور وظائف الإدخال/الإخراج	10.6.1
382	خصائص قنوات الإدخال/الإخراج	10.6.2
384	10.7. الروابط الخارجية	
384	أنواع الروابط	10.7.1
386	الروابط الفردي والمتعدد	10.7.2
393	المصادر والمراجع	

9.2. الصفوف المتكررة من الأقراص المستقلة (RAID)

299	9.2.1. المستوى - 0
301	9.2.2. المستوى - 1
305	9.2.3. المستوى - 2
306	9.2.4. المستوى - 3
308	9.2.5. المستوى - 4
309	9.2.6. المستوى - 5
310	9.2.7. المستوى - 6
311	9.3. سواقة الحالة الصلبة (SSD)
314	9.3.1. الذاكرة الوميضية
315	9.3.2. مقارنة مابين السواقة الوميضية والسواقة القرصية
317	9.3.3. تنظيم سواقة الحالة الصلبة
319	9.4. الذاكرة الضوئية
320	9.4.1. القرص المدمج
322	9.4.2. القرص المدمج القابل للتسجيل
326	9.4.3. القرص المدمج القابل لإعادة الكتابة
327	9.4.4. الأقراص الرقمية المتعددة الإستخدامات
328	9.4.5. الأقراص الضوئية عالية الوضوح
330	9.5. الشريط الممقط
331	

10. وحدات الإدخال/الإخراج

341	10.1. الأجهزة الخارجية (الملحقات الطرفية)
343	10.1.1. لوحة المفاتيح / المراقب
345	10.1.2. مشغل الأقراص
346	10.2. وحدات الإدخال/الإخراج
347	10.2.1. وظيفة وحدة الإدخال/الإخراج
347	10.2.2. بنية وحدة الإدخال/الإخراج
350	10.3. الإدخال/الإخراج المبرمج
352	10.3.1. نظرة عامة على الإدخال/الإخراج المبرمج
354	10.3.2. أوامر الإدخال/الإخراج
354	10.3.3. تعليمات الإدخال/الإخراج
356	10.4. الإدخال/الإخراج بالمقاطعة
360	

مقدمة

مقدمة في تنظيم و معمارية الحاسب الآلي



الفصل الأول

مقدمة



1 - مقدمة

يتناول هذا الكتاب بنية و وظائف أجهزة الحاسب الآلى لغرض تقديم شرح عن طبيعة وخصائص أنظمة الحاسب الآلى في العصر الحديث ، وتشكل هذه المهمة تحدياً صعباً لسببين هما :

أولاً : هناك مجموعة متنوعة وهائلة من أنظمة الحواسيب التى تبدأ من الحواسيب ذات الشريحة الواحدة بتكلفة بضعة دولارات إلى أجهزة الحاسب العملاقة بتكلفة عشرات الملايين من الدولارات ، فكلها يمكن أن تدعى حق المطالبة بأن تسمى نظام حاسب آلى ، فالتنوع ليس في التكاليف فقط و إنما في الحجم ، والأداء ، والتطبيق.

ثانياً : إن وتيرة التغيير السريع الذي اتسمت به - دائماً - تقنية الحاسب الآلى استمرت بلا هوادة ، وغطت جميع جوانبه التقنية من أسس تقنية الدوائر المتكاملة المستخدمة في بناء مكوناته إلى الاستخدام المتزايد لمفاهيم التنظيم المتوازي في الجمع ما بين تلك المكونات.

وبالرغم من تنوع وتيرة التغيير في مجال الحاسب ، فإن هناك مفاهيم أساسية معينة تُطبق باستمرار في نظم الحاسب ، وإن تطبيق هذه المفاهيم يعتمد على الحالة الراهنة للتقنية والسعر/الأداء المستهدف من قبل المصمم ، فالقصد من هذا الكتاب هو تقديم مناقشة عن الأساسيات في تنظيم الحاسب وهندسته المعمارية ، وربط ذلك بقضايا تصميمه .

يقدم هذا الفصل المنهج المستخدم لوصف وفهم نظام الحاسب الآلى .

1.1 تنظيم ومعمارية الحاسب الآلي

عند وصف أجهزة الحاسب يتم في كثير من الأحيان التمييز بين المعمارية والتنظيم ، فمعمارية الحاسب تنحصر إلى سمات النظام المرئية للمبرمج أو تلك الصفات التي لها تأثير مباشر على التنفيذ المنطقي للبرنامج ، وتنظيم الحاسب يشير إلى الوحدات التنفيذية وترابطها لكي تحقق المواصفات المعمارية. والأمثلة على السمات المعمارية تشمل فئة أو طقم التعليمات وعدد الخانات المستخدمة لتمثيل مختلف أنواع البيانات (على سبيل المثال : الأرقام و الأحرف) وآليات الأنخل والإخراج والتقنيات اللازمة لمعالجة الذاكرة أما السمات التنظيمية، فإنها تشمل تلك التفاصيل المادية (الإلكترونية) للغير مرئية للمبرمج مثل إشارات التحكم والربط بين الحاسب والأجهزة الطرفية وتقنيات الذاكرة المستخدمة ، فعلى سبيل المثال ، إن التماثل حول ما إذا كان للحاسب تعليمات للضرب الحسابي أم لا فإنه أمر يختص به التصميم المعماري ، أما من الناحية التنظيمية فيمكن تنفيذ هذه التعليمات من قبل وحدة خاصة بالضرب أو من خلال الية الاستخدام المتكرر لوحدة الإضافة (الجمع) في النظام . ويمكن أن يستند هذا القرار التقني على التكرار المتوقع لاستخدام تعليمات الضرب والسرعة النسبية للأسلوبين والتكاليف و الحجم المادي للوحدة الخاصة بالضرب .

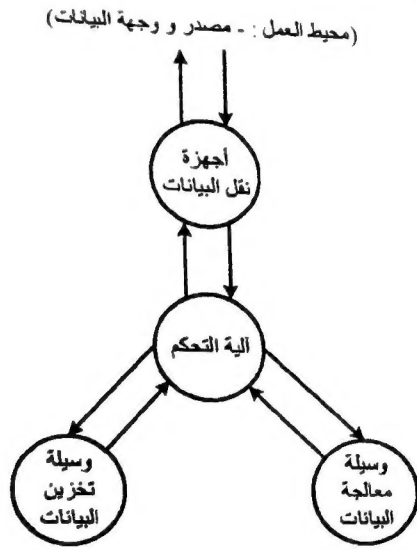
إن الشركات المصنعة للحاسب تقدم عائلة مكونة من العديد من نماذج الحاسب التي لها نفس المعمارية ولكن مع وجود اختلافات في التنظيم ، وبالتالي فإن نماذج مختلفة في العائلة لها سعر وخصائص أداء مختلفة ، وعلاوة على ذلك فإن معمارية خاصة قد تمتد لسنوات عديدة ، وتشمل عددا مختلفا من النماذج الحاسوبية التي يتغير تنظيمها مع تغير التقنية . ومن الأمثلة البارزة على ذلك

1.2 الوظيفة والبنية

إن الطبيعة الهرمية لأنظمة الحاسب أسلوب أساسي في تصميمها وكذلك وصفها ، فالمصمم يحتاج فقط للتعامل مع مستوى معين من النظام في وقت ما ، وعند كل مستوى يتكون النظام من مجموعة مكونات مترابطة مع بعضها ، ويعتمد عليها على خصائص مبسطة ومحددة للنظام في المستوى السفلي الذي يسبقه .

فبعد كل مستوى يهتم المصمم بالبنية والوظيفة :

- البنية : هي الطريقة التي ترتبط بها المكونات .
- الوظيفة : هي عمل أو شغل كل مكون من المكونات كجزء من الهيكل البنيائي الكامل للنظام .



الشكل (1.1) - الشكل الوظيفي للحاسب الآلي

تحتوي بيئة تشغيل الحاسب على أجهزة تعمل إما كمصادر أو وجهات للبيانات ، وتعرف عملية الإدخال/الإخراج بعملية استلام بيانات أو تسليمها إلى جهاز مرتبط مباشرة بالحاسب ، ويشار إلى الجهاز على أنه طرفية . أما عملية نقل البيانات عبر مسافات أطول من / إلى جهاز بعيد ، فتعرف باتصالات البيانات .

أخيراً ، يجب أن يكون هناك سيطرة على هذه الوظائف الثلاث . وتدير وحدة التحكم داخل الحاسب موارده المادية ، وتنظم أداء أجزائه الوظيفية استجابة وتنفيذاً للتعليمات. يصور الشكل (1.2) أربعة أنواع ممكنة للمعاملات حيث يمكن

وظيفة نظام الحاسب :

إن وظيفة الحاسب وهيكله البنائي بسيط في جوهره ، فالشكل (1.1) يصور الوظائف الأربع الأساسية التي يمكن أن يؤديها الحاسب بصورة عامة ، وهي :

- معالجة البيانات .
- تخزين البيانات .
- حركة البيانات .
- التحكم .

فمن الطبيعي أن يكون للحاسب القدرة على معالجة البيانات ، وقد تتخذ هذه البيانات مجموعة واسعة من الأشكال ، وبالتالي فإن متطلبات المعالجة تتسع . ومن الضروري أيضاً أن تتوفر للحاسب القدرة على تخزين البيانات حتى وإن كان الحاسب يعالج البيانات بشكل سريع (أي بيانات تدخل ويتم معالجتها وتخرج النتائج فوراً) ، فالحاسب يجب أن يخزن - مؤقتاً على الأقل - تلك القطع من البيانات التي جرى العمل عليها في أي لحظة وبالتالي فإن هناك على الأقل وظيفة لتخزين البيانات للمدى القصير .

وبنفس القدر من الأهمية فإن للحاسب وظيفة لتخزين البيانات على المدى الطويل بحيث يتم تخزين ملفات البيانات على الحاسب لاسترجاعها لاحقاً وتحديثها . كذلك يجب على الحاسب أن يكون قادراً على نقل البيانات بينه وبين المحيط الخارجي المتصل به .

بنية نظام الحاسب:

يبين الشكل (1.3) أبسط تصور ممكن لجهاز الحاسب الذي يتفاعل بطريقة ما مع محيطه الخارجي ، و بشكل عام يمكن تصنيف جميع صلاته مع المحيط الخارجي إما كأجهزة طرفية أو خطوط اتصالات.

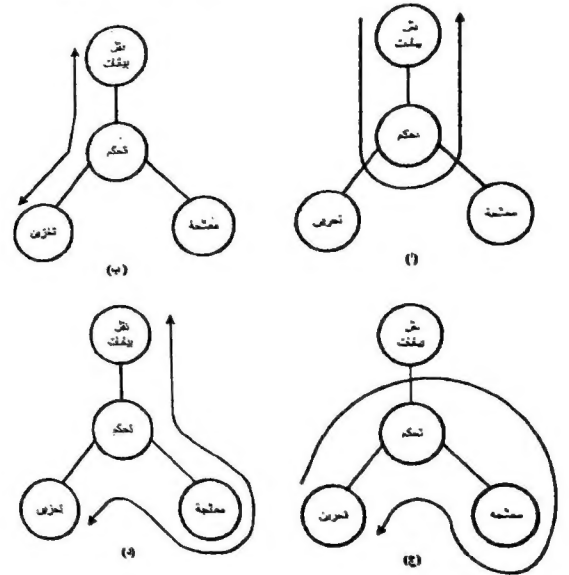


الشكل (1.3) - نظام الحاسب الآلي

في البنية الداخلية للحاسب - والتي تظهر في الشكل (1.4) - هناك أربعة عناصر هيكلية رئيسية:

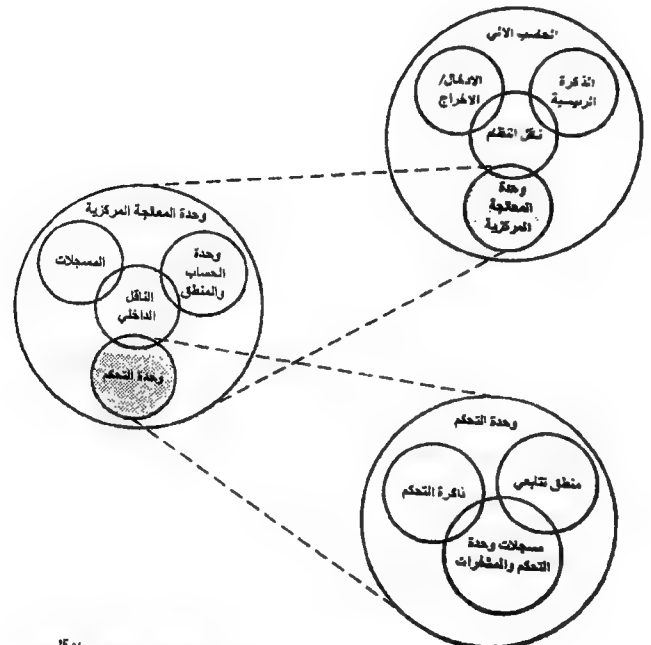
- وحدة المعالجة المركزية : تتحكم في تشغيل جهاز الحاسب ، وتؤدي وظائفه في معالجة البيانات ، ويشار إليها بالمعالج .
- الذاكرة الرئيسية : تقوم بتخزين البيانات .
- الإدخال/الإخراج : تقوم بنقل البيانات بين الحاسب ومحيطه الخارجي .

للحاسب أن يعمل كجهاز لحركة البيانات (الشكل 1.2 - أ) وذلك لمجرد نقل البيانات من جهاز طرفي أو خط اتصالات إلى آخر. ويمكن للحاسب أن يعمل أيضا كجهاز لتخزين البيانات (الشكل 1.2 - ب) من خلال نقل البيانات من المحيط الخارجي إلى وحدة تخزين الحاسب (القراءة) والعكس بالعكس (الكتابة) . وتبين المخططات النهائية لوظائف الحاسب العمليات التي تنطوي على معالجة البيانات سواء كانت هذه البيانات في وحدة تخزين الحاسب - الشكل (1.2 - ج) - أو في المسار ما بين وحدة التخزين والمحيط الخارجي (الشكل 1.2 - د).



الشكل (1.2) - العمليات المحتملة لنظام الحاسب الآلي

- نظام الربط البيني : هو الآلية التي تمكن من الاتصال بين وحدة المعالجة المركزية و الذاكرة الرئيسية والإدخال/الإخراج . ومن الأمثلة الشائعة لربط مكونات النظام هي استخدام ناقل النظام و الذى يتألف من عدة أسلاك توصيل تربط مكونات الحاسب ببعضها .



الشكل (1.4) - مسقط من الأعلى الى الأسفل لنظام الحاسب الآلي

قد يكون هناك عنصرا واحد أو أكثر من العناصر المذكورة آنفاً بالحاسب ، وتقليدياً يوجد فى الحاسب معالج واحد فقط . وفي السنوات الأخيرة هنالك استخدام متزايد لمعالجات متعددة فى جهاز حاسب واحد .

أما العنصر الأكثر إثارة للاهتمام والأكثر تعقيداً فى الحاسب هو وحدة المعالجة المركزية ، ومكوناتها الهيكلية الرئيسية هي كما يلي :

- وحدة التحكم : التحكم فى تشغيل وحدة المعالجة المركزية ، وبالتالي الحاسب .
- وحدة الحساب والمنطق : تؤدي وظائف الحاسب فى معالجة البيانات .
- المسجلات : توفر سعة تخزين داخلية لوحدة المعالجة المركزية .
- رابط وحدة المعالجة المركزية : الآلية التي توفر الاتصال بين وحدة التحكم و وحدة الحساب والمنطق والمسجلات .

1.3 التسلسل الهرمي لمستويات نظام الحاسب

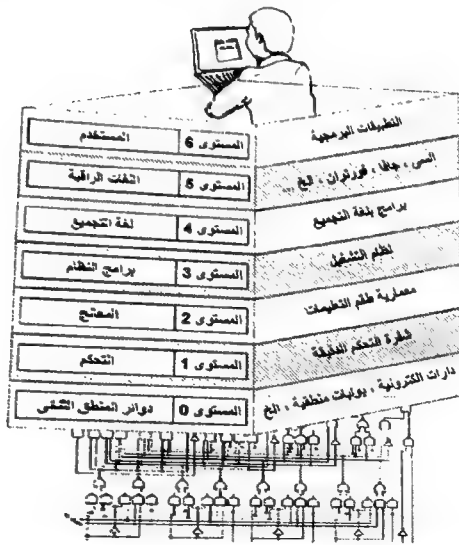
حتى يتمكن نظام الحاسب من حل مجموعة واسعة ومتنوعة من المعضلات يجب أن تكون له القدرة على تنفيذ البرامج المكتوبة بلغات برمجة مختلفة مثل (FORTRAN) و (C) و (LISP) و (PROLOG) وغيرها من لغات البرمجة الراقية . ونظام الحاسب مكون مادياً (إلكترونياً) من يوابات ودوائر منطقية ، وإشارات كهربية وأسلاك ربط ، وذلك سبب فى وجود فجوة هائلة ما بين هذه المكونات المادية ولغات راقية المستوى مثل (C++) ، وحتى يكون النظام عملياً يجب أن تكون هذه الفجوة غير مرئية لمعظم مستخدمي النظام .

من المبادئ الأساسية في البرمجة أنه عندما تكون المشكلة كبيرة يجب تجزئتها إلى أجزاء مستخدمين في ذلك منهج "فرق تسد". ففي البرمجة يتم تقسيم المشكلة إلى أجزاء أو مركبات ويتم تصميم كل مركب على حدة ، وكل مركب يقوم بأداء مهمة معينة ويحتاج المركب فقط إلى معرفة كيفية الارتباط مع المركبات الأخرى لإستخدامها أو التفاعل معها .

ويمكن تناول تنظيم نظام الحاسب بطريقة مماثلة وذلك من خلال مبدأ هيكليية المستويات الهرمية بحيث يمكننا أن نتصور أن النظام عبارة عن هرم من المستويات وكل مستوى لديه وظيفة محددة ويعتبر لوحده كآلة افتراضية ، ويمكن أن نسمي الحاسب الافتراضي في كل مستوى آلة افتراضية . الآلة الافتراضية في كل مستوى تتفقد مجموعة معينة من التعليمات الخاصة بها ، وتستدعي الآلات التي في المستويات الأدنى منها للقيام بمهام عند الضرورة . ومن خلال دراسة تنظيم الحاسب يمكن تبيان الأساس المنطقي وراء التقسيم الهرمي لنظام الحاسب ، وكذلك كيفية إنجاز وتصميم طبقات هذا التقسيم والتفاعل فيما بينها ، وبين الشكل (1.5) الطبقات التي تمثل هيكليية الآلات الافتراضية .

المستوى 6 وهو مستوى المستخدم ، ويتكون من التطبيقات البرمجية وهو المستوى المعروف من الجميع . وفي هذا المستوى يتم تشغيل البرامج التطبيقية مثل معالجات النصوص ، وبرمجيات الرسومات أو الألعاب ، والمستويات الدنيا غير مرئية تقريباً من هذا المستوى .

المستوى 5 هو مستوى لغات البرمجة الراقية مثل C ، C++ ، FORTRAN ، PROLOG ، PASCAL ، JAVA ، وهذه اللغات يجب أن تترجم (سواء باستخدام مترجم أو مفسر) إلى لغة يمكن أن تفهمها الآلة (المعالج) .



الشكل (1.5) - المستويات الهرمية لنظام الحاسب

اللغات المترجمة يتم ترجمتها إلى لغة التجميع ومن ثم إلى لغة الآلة (يتم ترجمتها إلى المستوى الأدنى التالي) . فالمستخدم في هذا المستوى يرى القليل جداً من المستويات الدنيا ، ويجب على المبرمج في هذا المستوى أن يكون على معرفة بأنواع تراكيب البيانات والتعليمات المتاحة لكل نوع من تراكيب البيانات ، ولكن لا يحتاج إلى معرفة كيفية إنجاز تلك الأنواع من التراكيب .

مستوى 4 وهو مستوى لغة التجميع ويتضمن نوعاً من أنواع لغة التجميع . وكما نذكر سابقاً ، فإن اللغات الراقية المستوى تترجم أولاً إلى لغة التجميع والتي تترجم

بعد ذلك مباشرة إلى لغة الآلة ، وهذه الترجمة هي واحد الى واحد بمعنى تعليمية بلغة التجميع تترجم إلى تعليمية واحدة بلغة الآلة . ومن خلال وجود مستويات منفصلة نحن نقف من الفجوة ما بين اللغة الراقية المستوى مثل ++C ولغة الآلة الفعلية (التي تتكون من 1 و 0) .

المستوى 3 هو مستوى برامج النظام ويتعامل مع تعليمات نظام التشغيل. وهذا المستوى هو المسؤول عن البرمجة المتعددة وحماية الذاكرة وعمليات المزامنة والمهام الهامة المختلفة الأخرى ، وفي كثير من الأحيان يتم تمرير التعليمات المترجمة من لغة التجميع إلى لغة الآلة من خلال هذا المستوى بدون تعديل .

المستوى 2 وهو مستوى معمارية طقم التعليمات (ISA) أو مستوى الآلة (المعالج) ، ويتكون من لغة الآلة وذلك حسب معمارية المعالج المصمم بها نظام الحاسب. البرامج المكتوبة بلغة الآلة الحقيقية للحاسب يمكن تشغيلها مباشرة على نظام الحاسب من قبل الدوائر المنطقية دون أي ترجمة أو تفسير أو تجميع ، وسيتم دراسة معمارية طقم التعليمات لاحقاً .

المستوى 1 وهو مستوى التحكم حيث تقوم وحدة التحكم بفك شفرة التعليمات وتنفيذها بشكل صحيح ، ويتم نقل البيانات الي أين ينبغي أن تكون ومتى طلب ذلك ، فوحدة التحكم تفسر تعليمات المعالج التي تم تمريرها إليها (كل مرة) من المستوى الأعلى مسببة في أن الفعل المطلوب يتم اجراءه .

ويمكن تصميم وحدة التحكم من طريقتين : البرمجة المادية أو البرمجة الدقيقة ، فإشارات التحكم في وحدة التحكم المبرمجة مادياً تخرج من مكونات مادية (المنطق الرقمي الإلكتروني) ، وهذه الإشارات توجه حركة كل من البيانات والتعليمات إلى الوجهات المختصة في النظام . نموذجياً وحدة التحكم المبرمجة

مادياً سريعة جداً لأنها في الواقع من المكونات المادية (دوائر ومكونات منطقية) ، ولكن عند تصنيعها من الصعب جداً تعديلها وذلك لأنها من المكونات المادية . الخيار الآخر للتحكم هو انجاز التعليمات باستخدام البرمجة الدقيقة ، فالبرمجة الدقيقة هي برامج مكتوبة بلغة منخفضة المستوى يتم تنفيذها مباشرة من قبل الكيان المادي حيث يتم تغذية تعليمات الآلة المنتجة من المستوى 2 لهذا البرنامج الدقيق ، والذي بدوره يفسر التعليمات ويُفعل منطق مادي خاص ينفذ هذه التعليمات ، وغالباً ما تترجم تعليمية واحدة من هذا المستوى الى عدة تعليمات دقيقة (ترجمة تعليمية الآلة الى برنامج دقيق) ، وهنا لا توجد علاقة واحد الى واحد ما بين لغة التجميع ولغة الآلة . إن التصميم بالبرمجة الدقيقة شائع لأنه نسبياً يمكن تعديلها بسهولة ، ومن سينات البرمجة الدقيقة أنها أضافت مستوى من الترجمة مما ينتج عنه عادة تباطؤ في تنفيذ التعليمات .

المستوى 0 هو مستوى مكونات المنطق الرقمي حيث توجد المكونات المادية لنظام الحاسب : البوابات المنطقية والدوائر الألكترونية والأسلاك ، وهذه هي اللبنة الأساسية لنظام الحاسب ، وهي مبنية طبقاً لحساب المنطق الثنائي وهو مشترك ما بين جميع أنظمة الحاسب .

مصطلحات مهمة

وحدة الحساب والمنطق	Arithmetic And Logic Unit (ALU)
وحدة المعالجة المركزية	Central Processing Unit (CPU)
معمارية الحاسب	Computer Architecture
تنظيم الحاسب	Computer Organization
وحدة التحكم	Control Unit
الإدخال/الإخراج	Input-Output (I/O)
الذاكرة الرئيسية	Main Memory
المعالج	Processor
المسجلات	Registers
نقل النظام	System Bus
منطق تتابعي	Sequencing Logic
ذاكرة التحكم	Control Memory
خطوط الاتصال	Communication Lines
طرفيات/ملحقات	Peripherals
معالجة	Processing
تخزين	Storing
تحكم	Control
نقل البيانات	Data Transfer
معمارية طقم تعليمات المعالج	Instruction Set Architecture (ISA)
البرمجة المادية	Hardwired
البرمجة الدقيقة	Microprogrammed
الآلة الافتراضية	Virtual machine
لغة التجميع	Assembly Language
المترجم	Compiler
المفسر	Interpreter
برمجيات النظام	System Software
المنطق الرقمي	Digital Logic

أسئلة للمراجعة

1. بصورة عامة ، ماهو التمييز بين تنظيم الحاسب ومعمارية الحاسب (ناقش) ؟
2. المقصود ببنية نظام الحاسب و وظيفة نظام الحاسب ؟
3. ماهي الوظائف الرئيسية الأربعة للحاسب والشكل الوظيفي للنظام في كل وظيفة ؟
4. اذكر العناصر الأساسية لبنية الحاسب .
5. بقائمة وجيزة ، حدد العناصر الأساسية لبنية المعالج .
6. اذكر امثلة للتطبيقات البرمجية الشائعة مع توضيح الفئة المستهدفة لكل تطبيق ؟
7. عدد عشر لغات برمجة راقية في مجالات مختلفة ؟
8. ماهي برامج التشغيل الشائعة لأنظمة الحاسوب المكتبى و الهواتف الذكية ؟
9. التقنيات الحديثة في تصنيع الألكترونيات الدقيقة وفرت إمكانات تصنيع لمعالجات متنوعة حسب نوع وصنف أنظمة الحاسب ، بالأطلاع على شبكة المعلومات (الانترنت) عدد أصناف أنظمة الحاسب وماهى المعالجات المصممة له ؟
10. ماهي الدوائر المنطقية الأساسية المستخدمة في تصميم الأنظمة الرقمية ؟



الفصل الثاني

تطور الحاسب الآلي والأداء



2 - تطور الحاسب الآلي والأداء

بدءاً يتناول هذا الفصل تطور الحاسب الآلي من فكرته ووصوله إلى تصنيع أول نموذج له ، والتطور الذي واكبه حتى وصل إلى الشكل المعاصرة له .
 يبدأ دراسة الحاسب بموجز تاريخي مهم يقدم فكرة عن بذته ووظيفته ، وبلى ذلك التطرق إلى الكفاءة العامة للنظام الحاسب والاعتبارات اللازم اتخاذها في الحسبان لتحقيق التوازن بين موارد الحاسب .

2.1 تاريخ موجز للحاسبات

2.1.1 الجيل الأول : الأنابيب المفرغة

كان نظام (Electronic Numerical Integrator And Computer) ENIAC المصمم والمبني بجامعة ولاية بنسلفانيا أول حاسب رقمي إلكتروني للأغراض العامة في العالم . وكان هذا المشروع استجابة لاحتياجات الجيش الأمريكي خلال الحرب العالمية الثانية حيث كان مختبر أبحاث المقنوفات بالجيش يواجه صعوبة في توريد جداول مسارات المقنوفات بشكل دقيق وضمن إطار زمني معقول رغم عمل أكثر من 200 شخص بهذا المختبر ، و يستغرق إعداد الجداول للسلاح الواحد من الشخص الواحد عدة ساعات وقد تصل المدة لأيام .

أقترح "جون ماكلي" و "إيكيرت جون" بناء جهاز حاسب للأغراض العامة باستخدام تقنية الأنابيب المفرغة لتطبيقات مختبر أبحاث المقنوفات ، وفي عام 1943 بدأ العمل على نظام (ENIAC) وكانت النتيجة جهاز هائل وزن 30 طناً ويحتل 150 متراً مربع من المساحة والتي تضم أكثر من 18000 أنبوب مفرغ .

ويستهلك عند التشغيل 140 كيلوواط من الطاقة وقادراً على إجراء 5000 عملية جمع في الثانية الواحدة ، وكان بناء (ENIAC) جهازاً عشرياً بدلاً من ثنائي ، وهذا يعني أن إجراء العمليات الحسابية يتم بالنظام العشري للارقام . وتألّفت ذاكرته من 20 مسجل "مجمع" كل واحد منها قادر على حفظ رقم عشري مكون من 10 خانات . أما العيب الرئيسي في حاسب (ENIAC) هو أنه كان لابد من برمجته يدوياً عن طريق ضبط المفاتيح وتوصيل ونزع الأسلاك ، وقد تم الانتهاء من انجازه في عام 1946 متأخراً عن الاستخدام في المجهود الحربي ، وكانت المهمة الأولى له تنفيذ سلسلة من العمليات الحسابية المعقدة التي كانت تستخدم للمساعدة في تحديد الجدوى من القنبلة الهيدروجينية ، وهذا يبين أنه كان جهاز حاسب للأغراض العامة وجرى إستعماله في أمر مخالف للغرض المصمم من أجله .

نموذج فون نيومان لنظام الحاسب الآلي

كانت برمجة آلات الحاسبة الإلكترونية الأولى مرادفة لتوصيل الأسلاك بالمقابس . فلا توجد بنية طبقية ولذلك كانت برمجة الحاسب عملاً يغلب عليه طابع الهندسة الكهربائية وكتمرين على تصميم خوارزمية ما . وقبل أن ينهي كل من "جون موكلي" و "جون إيكيرت" عملهم على بناء نظام الحاسب "اينياك" (ENIAC) تصورا طريقة أسهل لتغيير سلوك عمل هذه الآلة الحاسبة ، واعتقدا أن وحدات ذاكرة على شكل خطوط التأخير الزمنية يمكن أن توفر وسيلة لتخزين تعليمات البرنامج ، وهذا من شأنه وضع حد نهائي للملل الناتج من تغيير الأسلاك الكهربائية للنظام في كل مرة يكون لديهم مشكلة جديدة لحلها أو قديمة لتصحيحها . موكلي وإيكيرت وثقا فكرتهما كمقترح لبناء النظام التالي للحاسب الخاصة بهما

تفصل (2)

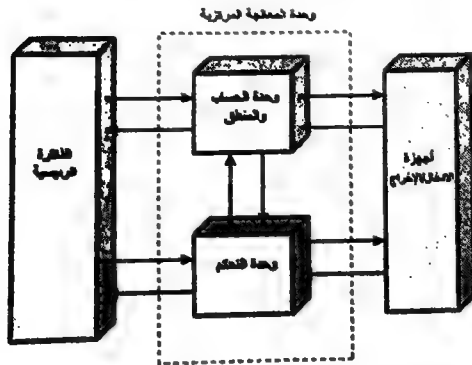
وهو EDVAC - (Electronic Discrete Variable Computer) ، ولكن في أثناء إنشغالهما في المشروع السري لتصميم وبناء نظام (ENIAC) خلال الحرب العالمية الثانية لم يتمكن موكلي وإيكيرت من نشر فكرتهما على الفور . أحد الذين يعملون في محيط مشروع (ENIAC) كان عالم الرياضيات المجري الشهير جون فون نيومان ، وبعد قراءته لاقتراح موكلي وإيكيرت لفكرة (EDVAC) نشر فون نيومان هذه الفكرة والمعروفة باسم مفهوم تخزين البرنامج ، وبذلك فعلياً هو الذي أوصل هذا المفهوم وقيد التاريخ هذا الاختراع له ، وكافة أنظمة الحاسب المخزنة للبرنامج تعرف بأنظمة فون نيومان وتستخدم معمارية فون نيومان . وعلى الرغم من أننا مضطرون لتقيد القول أن أنظمة الحاسب المخزنة للبرنامج تستخدم معمارية فون نيومان ونحن لا نفعل ذلك دون الإشادة المناسبة لمخترعها الحقيقي : جون موكلي وجون إيكيرت . والنسخ الحديثة من الأنظمة ذات البنية المخزنة للبرنامج تستوفي على الأقل الخصائص التالية :

- تتكون من ثلاثة أنظمة مادية : وحدة المعالجة المركزية (CPU) مكونة من وحدة التحكم ووحدة الحساب والمنطق (ALU) ومسجلات (وحدات تخزين صغيرة) وعداد البرنامج ، ونظام الذاكرة الرئيسية التي تحفظ البرامج التي تتحكم في عمل الحاسب ، واخيراً نظام الإدخال/الإخراج .
- إمكانية إجراء المعالجة للتعليمات تسلسلياً .
- تحتوي على مسار واحد - إما مادياً أو منطقياً - مابين ذاكرة النظام الرئيسية ووحدة التحكم في وحدة المعالجة المركزية . وهذا أجبر على التناوب مابين دورتي التعليمات والتنفيذ ، وغالباً ما يشار إلى هذا المسار الواحد باسم عقق الزجاجاة لنظام فون نيومان .

3. يتم جلب المعاملات من الذاكرة إذا تطلب تنفيذ التعليمات ذلك وتوضع في مسجلات داخل وحدة المعالجة المركزية
4. وحدة الحساب والمنطق تنفذ التعليمات وتضع النتائج في مسجلات أو في الذاكرة.

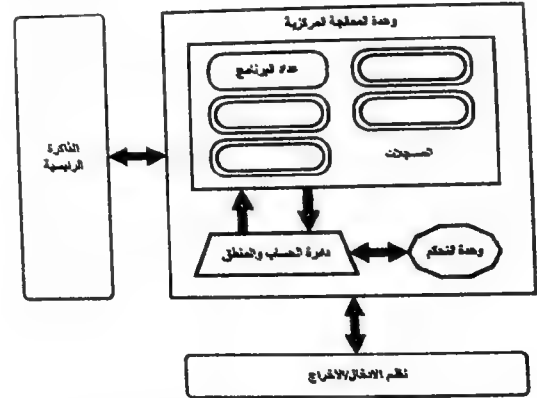
وبناء على فكرته بدأ فون نيومان في عام 1946 في تصميم حاسب جديد مخزن للبرنامج في معهد برنستون للدراسات المتقدمة ، ويشار إليه باسم (IAS) (Institute of Advanced Studies) ، والشكل (2.2) يبين الهيكل العام للحاسب (IAS) الذي يتكون من :

- الذاكرة الرئيسية والتي تخزن كل من البيانات والتعليمات.
- وحدة الحساب والمنطق وتعمل على البيانات الثنائية.
- وحدة التحكم ، تفسر التعليمات التي في الذاكرة وتنفذها.
- وحدات الإدخال والإخراج وتديرها وحدة التحكم.



الشكل (2.2) - البنية المبسطة لنظام الحاسب (IAS)

ويبين الشكل (2.1) كيفية عمل هذه الميزات معاً في أنظمة الحاسب الحديثة. ولاحظ أن النظام المبين في الشكل يمرر كل منخلاته ومخرجاته من خلال وحدة الحساب والمنطق (في الواقع ، فإنه يمررها عبر مسجل المجمع (Acc) والذي يعتبر جزءاً من وحدة الحساب والمنطق) ، وهذه المعمارية تنفذ البرامج بما يعرف باسم نورة فون نيومان للتنفيذ (وتسمى أيضاً بدورة جلب - فك - تنفيذ) والتي تصف كيفية عمل المعالج .



الشكل (2.1) - معمارية فون نيومان لنظام الحاسب الآلي

ويمكن سرد تكرار واحد للدورة على النحو التالي :

1. تجلب وحدة التحكم تعليمات البرنامج التالية من الذاكرة ، وذلك باستخدام عداد برنامج لتحديد مكان موقع التعليمات .
2. يتم فك شفرة التعليمات إلى لغة تفهمها وحدة الحساب والمنطق .

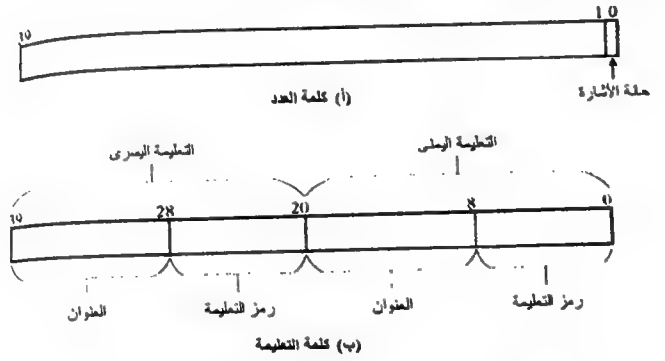
الحساب والمنطق تحتوي على مواقع للتخزين تُسمى مسجلات تُعرف على النحو التالي:

- مسجل الذاكرة المؤقت (MIBR): يحتوي على الكلمة التي سيتم تخزينها في الذاكرة أو إرسالها إلى وحدة الإدخال/الإخراج، أو يُستخدم للحصول على كلمة من الذاكرة أو من وحدة الإدخال/الإخراج.
- مسجل عنوان الذاكرة (MAR): يُحدد عنواناً في الذاكرة للكلمة المراد كتابتها أو قراءتها من وإلى مسجل الذاكرة المؤقت (MIBR).
- مسجل التعليمات (IR): يحتوي على 8 خانات لشفرة تشغيل التعليمات (رمز العملية) الجاري تنفيذها.
- مسجل التعليمات المؤقت (IBR): يستخدم كمخزن مؤقت للجزء الأيمن من كلمة الذاكرة المحتوية على التعليمات.
- عداد البرنامج (PC): يحتوي على العنوان التالي لزوج التعليمات المراد جلبها من الذاكرة.
- المجموع (AC) والباقي (MQ): يستخدم كمخزن مؤقت للمعاملات ونتائج عمليات وحدة الحساب والمنطق، فعلى سبيل المثال نتيجة ضرب رقمين من 40 خانة هو رقم من 80 خانة، يتم تخزين 40 خانة الأعلى في المجموع (AC)، و 40 خانة الأدنى في الباقي (MQ).

يعمل الحاسب (IAS) بتكرار إجراء دورة التعليمات، وتتكون دورة كل تعليمات من دورتين جزئيتين.

تُحمل خلال دورة الجلب شفرة تشغيل التعليمات التالية في مسجل التعليمات، ويكون عنوانها مُحملاً في مسجل عنوان الذاكرة، ويمكن أن تؤخذ هذه التعليمات من

مع إستثناءات نادرة، فكل الحاسبات اليوم لديها نفس هذا الهيكل العام والوظيفي. ولذلك يشار إليها بأنظمة فون نيومن. وتتكون ذاكرة نظام الحاسب (IAS) من 1000 موقع تخزين تُسمى "كلمات" كل منها بسعة 40 عدد ثنائي (خانة)، ويتم بها تخزين البيانات والتعليمات. ويتم تمثيل الأعداد على شكل ثنائي، والتعليمات كرمز ثنائي، ويوضح الشكل (2.3) هذه التنسيقات.

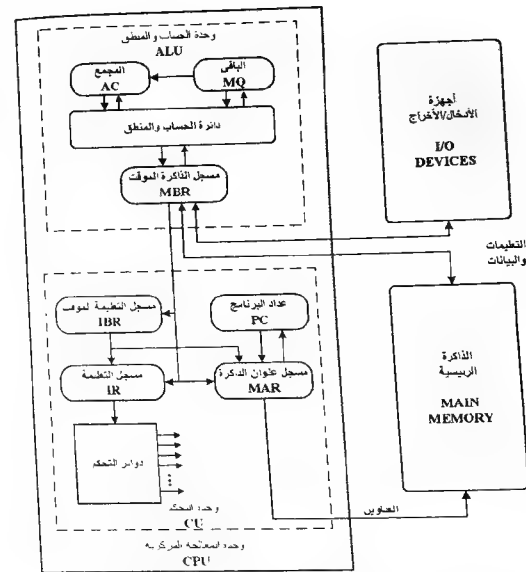


الشكل (2.3) - تنسيقات ذاكرة نظام الحاسب (IAS)

يتم تمثيل كل عدد بواسطة خانة للإشارة و 39 خانة للقيمة. وقد تحتوي الكلمة أيضاً على تعليمتين لكل منهما 20 خانة، وتتكون كل تعليمات من 8 خانات لشفرة التشغيل (رمز العملية) التي تحدد العملية التي يتعين القيام بها، و 12 خانة تشير إلى عنوان في الذاكرة (مركمة من 0 إلى 999).

تقوم وحدة التحكم بتشغيل نظام الحاسب (IAS) وذلك بجلب التعليمات من الذاكرة وتنفيذها واحدة تلو الأخرى. ولتفسير هذا يبين الشكل (2.4) رسماً تخطيطياً للبنية المفصلة للحاسب (IAS)، والذي يكشف أن كلا من وحدة التحكم و وحدة

مسجل التعليمات المؤقت ، أو يمكن الحصول عليها من الذاكرة عن طريق تحميل كلمة في مسجل الذاكرة المؤقت ، ومن ثم إلى المسجل المؤقت للتعليمات ومسجل التعليمات وصولاً إلى مسجل عنوان الذاكرة لحفظ الجزء الخاص بالعنوان . ويتم إجراء دورة التنفيذ عندما يكون رمز التعليمات في مسجل التعليمات . وتفسر دائرة التحكم رمز التعليمات وتنفذه عن طريق إرسال إشارات التحكم المناسبة لهذه التعليمات والتي تسبب نقل بيانات ، أو عملية يتعين على وحدة الحساب والمنطق القيام بها .



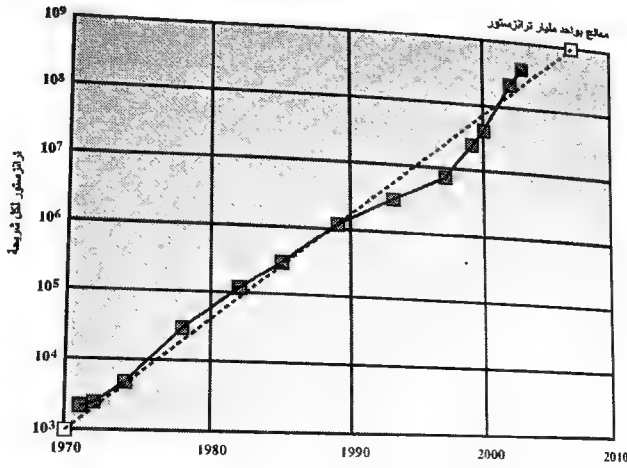
الشكل (2.4) - البنية التفصيلية لنظام الحاسب (IAS)

- ويضم الحاسب (IAS) ملقم بعدد 21 تعليمة ، يمكن تصنيفها على النحو التالي:
- نقل البيانات : نقل البيانات بين الذاكرة و مسجلات وحدة الحساب والمنطق ، أو بين مسجلين في وحدة الحساب والمنطق.
- تفرع غير مشروط : عادة وحدة التحكم تنفذ التعليمات من الذاكرة تسلسلياً ، ويمكن تغيير هذا التسلسل بواسطة تعليمة تفرع والتي تُمكن من إجراء عمليات التكرار.
- تفرع مشروط : يمكن جعل التفرع يعتمد على شرط ما ، وبالتالي يسمح باتخاذ قرار ما.
- حسابية : وهي العمليات التي تقوم بها وحدة الحساب والمنطق .
- تعديل العنوان : يسمح بحساب العناوين في وحدة الحساب والمنطق ومن تم إدراجها في تعليمات مخزنة في الذاكرة ، ويسمح هذا للبرنامج بمرونة كبيرة في العنوان.

في عام 1947 صنعت شركة إيكيرت-ماكلي للحاسبات أول جهاز لها بنجاح وهو يونيفاك-1 (UNIVAC-I) - (Universal Automatic Computer)، وكان هذا أول جهاز حاسب تجاري ناجح و معداً للتطبيقات العلمية والتجارية على حد سواء.

وأول وثيقة تصف عمل الجهاز تضمنت حساب جبر المصفوفات ، والمشاكل الإحصائية ، وفواتير الأقساط لشركات التأمين ، والمشاكل اللوجستية وذلك كعينة من المهام التي يمكنه أن يقوم بها.

في الكثافة (زيادة في عدد العناصر مع عدم تغيير في حجم الشريحة) والشكل (2.5) يوضح معدل ازدياد عدد الترانزستورات في الشريحة مع الزمن بحيث أصبح خطياً - تقريباً.



الشكل (2.5) - نمو عدد الترانزستورات في المعالج

يعكس هذا الشكل قانون "مور" الشهير الذي طرح من قبل "غوردون مور" في عام 1965 حيث لاحظ مور أن عدد الترانزستورات التي يمكن وضعها على شريحة واحدة يتضاعف كل عام ، وصح توقعه إذ إن هذه الوتيرة استمرت حتى المستقبل القريب . وترتب على قانون مور النتائج التالية :

2.1.3 الجيل الثاني : الترانزستورات

تم اختراع الترانزستور في مختبرات "بل" في عام 1947 ، وبحلول عام 1950 انطلقت الثورة الإلكترونية ، إلا أن أجهزة الحاسب الترانزستورية لم تظهر تجارياً حتى أواخر الخمسينيات من القرن المنصرم . وتميز الجيل الثاني بظهور شركة المعدات الرقمية (Digital Equipment Corporation) أو اختصاراً (DEC) ، والتي تأسست في عام 1957 وقدمت في نفس العام حاسبها الأول (PDP-1) . وقدمت آي بي إم (IBM) السلسلة 700 من أنظمة الحاسب في عام 1952 ومن ثم تطورت إلى السلسلة 7000 في عام 1964 حيث شكل هذا التطور نموذجاً في إنتاج الحاسبات وأظهرت الأعضاء المتتالية في هذه السلسلة زيادة في الأداء ، وفي القدرة ، و/أو نقص في التكلفة .

وأما حجم الذاكرة الرئيسية فهي عبارة عن مضاعفات لكلمة من 36 خانة بحيث زادت من 2 كيلو إلى 32 كيلو كلمة (كيلو = 2¹⁰) ، وفي حين إن وقت الوصول إلى كلمة في الذاكرة وزمن دورة الذاكرة انخفض من 30 ثانية إلى 1.4 ثانية ، كذلك ارتفع عدد شفرات التشغيل (رموز التعليمات) من 24 إلى 185 شفرة .

2.1.3 الجيل الثالث : الدوائر المتكاملة

في عام 1958 بدأ عصر الألكترونيات الدقيقة باختراع الدوائر المتكاملة التي تميز الجيل الثالث من أجهزة الحاسبات . في البداية لم يمكن على نحو موثوق تصنيع و تعبئة سوى عدد قليل من البوابات أو خلايا الذاكرة على شريحة إلكترونية واحدة ويشار إلى هذه التقنية بما يسمى (SSI) .

ومع مرور الوقت وتقدم تقنية تصنيع الألكترونيات أصبح من الممكن تعبئة عناصر أكثر فأكثر من الدوائر المنطقية على نفس الشريحة ويتضح هذا النمو

1. تكلفة الشريحة ظلت دون تغيير تقريباً خلال هذه الفترة من النمو السريع في الكثافة ، وهذا يعني أن تكلفة دوائر المنطق ودوائر الذاكرة قد انخفضت بمعدل كبير وهذا ساهم في استقرار تكلفة الحاسبات مع تطور كبير في قدراتها وأدائها .

2. بما أن الدوائر المنطقية ودوائر الذاكرة توضع قريبة من بعضها البعض على شرائح معبأة بكثافة أكثر ، فإنه قد تم تقصير المسار الكهربائي فيما بينها مما زاد من سرعة التشغيل .

3. صار الحاسب أصغر مما جعله أكثر ملائمة للوضع في مجموعات متنوعة من البيئات ، و ظهور أصناف وأشكال متعددة له .

4. انخفاض في استهلاك الطاقة ومتطلبات التبريد .

5. الروابط في الدوائر المتكاملة أكثر موثوقية من وصلات اللحام ، ومع دوائر أكثر في الشريحة ينقص عدد الروابط ما بين الشرائح .

نظام حاسب (IBM/360)

بحلول عام 1964 أحكمت (IBM) من قبضتها على سوق الحاسبات مع عائلة 7000 من حاسباتها ، وكان مفهوم العائلة المكون من حاسبات متوافقة جديداً ونجحاً للغاية بحيث يمكن للزبون ذو المتطلبات المتواضعة والميزانية المحدودة من البدء بنموذج 30 منها والغير مكلف نسبياً ، ثم وفي وقت لاحق إذا زادت احتياجاته فمن الممكن الترقية لحاسب أسرع بذاكرة أكبر من دون التضحية بالبرمجيات المستخدمة ، والخصائص المميزة للعائلة هي :

1. طقم تعليمات متشابهة أو متطابقة .

2. نظام التشغيل متشابه أو متطابق .

3. زيادة في السرعة .

4. عدد متزايد من منافذ الإدخال/الإخراج .

5. زيادة حجم الذاكرة .

6. زيادة في التكاليف .

2.1.4 الأجيال الأخيرة : الدوائر المتكاملة الفائقة

مع تسارع وتيرة التقنية وارتفاع معدل إدخال منتجات جديدة ، وزيادة أهمية البرمجيات والاتصالات فضلاً عن أهمية الأجهزة صار التصنيف بالأجيال أقل وضوحاً وإذا مغزى أقل ، فمنذ السبعينيات تطورت التطبيقات التجارية تطوراً جديداً أدى إلى تغيير كبير في الحاسبات ، ولا تزال نتائج هذه التغييرات مستمرة . ونذكر في هذا الجزء اثنين من أهم هذه النتائج .

الذاكرة الإلكترونية

كان أول تطبيق لتقنية الدوائر المتكاملة في الحاسبات هو بناء الذاكرة ، ففي الخمسينيات والستينيات من القرن المنصرم كان معظم ذاكرة الحاسب الأساسية مغناطيسية ، وكانت الذاكرة المغناطيسية النواة سريعة إلى حد ما ؛ إذ تستغرق أقل من مليون من الثانية لقراءة خانة مخزنة في الذاكرة ، ولكنها كانت باهظة الثمن ، كبيرة الحجم وتستخدم القراءة المتلفة .

في عام 1970 أنتجت شركة "فيرتشايلد" أول ذاكرة إلكترونية (شبه موصله) واسعة نسبياً حيث يمكن لهذه الشريحة أن تخزن 256 خانة من الذاكرة ، وكانت غير متلفة وأسرع بكثير من الذاكرة المغناطيسية النواة . ومع ذلك فإن التكلفة لكل خانة في الذاكرة الألكترونية أعلى من نظيرتها المغناطيسية النواة .

مختبرات "بل" و "هيوليت باكارد" معالجات ذات 32 خاتة على شريحة واحدة. وبعدها قدمت إنتل المعالج 80386 ذو 32 خاتة الخاص بها في عام 1985 ، ثم تبعه مؤخراً المعالجات 64 خاتة المتعددة النواة .

الجدول التالي (الجدول - 2.1) يوضح تطور معالجات إنتل و ما صاحبه من تغير و تطور في مكونات و تنظيم المعالج وإمكانياته .

الجدول (2.1) - تطور معالجات إنتل

تمتص	4004	8088	80286	486TM DX	Pentium	Pentium 2	Pentium 4	Core 2 Duo	Core 2 Quad
سنة الإنتاج	1971	1979	1982	1989	1993	1997	2000	2006	2008
سرعة الساعة	108kHz	5MHz-8MHz	6MHz-12.5MHz	25MHz-50MHz	60MHz-166MHz	200MHz-300MHz	1.3-1.8 GHz	1.06-1.2 GHz	3 GHz
عرض شريط	4 bits	8 bits	16 bits	32 bits	32 bits	64 bits	64 bits	64 bits	64 bits
عدد ترانزستورات	2,300	29,000	134,000	1.2 million	3.1 million	7.5 million	42 million	167 million	829 million
طول ترانزستور	10 μm	6 μm	1.5 μm	0.8-1 μm	0.8 μm	0.35 μm	180 nm	65 nm	45 nm
ذاكرة نظامية	640 Bytes	1 MB	16 MB	4 GB	4 GB	64 GB	64 GB	64 GB	64 GB
الذاكرة الرئيسية	-	-	1 GB	64 TB	64 TB	64 TB	64 TB	64 TB	64 TB
الذاكرة الصلبة	-	-	-	8 KB	8 KB	512 KB	256 KB	2 MB	5 MB

وفي عام 1974 انخفض سعر كل خاتة من الذاكرة الألكترونية (شبه موصله) لأقل من سعر كل خاتة من الذاكرة المغناطيسية النواة ، وبعد ذلك كان هناك انخفاض مستمر وسريع في تكلفة الذاكرة يرافقه زيادة في كثافة الذاكرة الفعلية . ومنذ عام 1970 تطورت الذاكرة الألكترونية (شبه موصله) لتزيد عن 32 غيغا (2³⁰) خاتة ثنائية على الشريحة الواحدة ، فكل جيل زاد أربعة أضعاف من كثافة التخزين عن الجيل الذي سبقه ويرافق هذا انخفاض في التكلفة لكل خاتة ، وأنخفاض في زمن الوصول للكلمة في الذاكرة.

المعالجات

بما أن كثافة العناصر على شرائح الذاكرة استمرت في الارتفاع ، فإن كثافة العناصر على شرائح المعالج استمرت في الارتفاع كذلك . ومع مرور الوقت وُضعت عناصر أكثر وأكثر في كل شريحة مما قلل الحاجة لشرائح أقل فأقل لبناء معالج حاسب واحد.

كانت إنتل-4004 أول شريحة تحتوي على كافة مكونات وحدة المعالجة المركزية على شريحة واحدة : لقد خرج المعالج الدقيق للوجود . فالمعالج 4004 له القدرة على جمع عددين كل منهما مكون من 4 خانات ويمكن له إجراء عملية ضرب بأسلوب الجمع المتكرر فقط . وكانت الخطوة الكبرى التالية في تطور المعالجات في عام 1972 بواسطة إنتل-8008 ، وهو أول معالج دقيق ذو 8 خانات ، وكان أكثر تعقيداً بمرتين تقريباً من إنتل-4004 . وفي الوقت نفسه تقريباً بدأت المعالجات ذات 16 خاتة بالظهور ، ومع ذلك لم يتحقق هذا الظهور حتى نهاية السبعينيات بخروج معالج إنتل-8086 للأغراض العامة ذو 16 خاتة. وحدثت الخطوة التالية في هذا الاتجاه في عام 1981 عندما أنتجت كل من

2.2.1 التصميم من أجل الأداء

بعد سنة تقلصت تكلفة أنظمة الحاسب بشكل كبير في حين استمر أداء وقدرته تلك النظم في الارتفاع بنفس الوتيرة حتى أصبحت الحواسيب محطات عمل متطورة لتطبيقات شتى .

تدعم محطات العمل الحاسوبية التطبيقات الهندسية والعلمية المتطورة للغاية فضلاً عن نظم المحاكاة التي لها القدرة على دعم تطبيقات معالجة الصور والفيديو، ويضاف إلى ذلك أن الأعمال التجارية تعتمد بشكل متزايد على خوادم قوية لمعالجة المعاملات وتجهيز قواعد بيانات واسعة النطاق لدعم شبكات العميل/الخادم التي حلت محل الحاسبات المركزية الضخمة القديمة . وتسلط النقاط التالية الضوء على بعض العوامل التي تؤدي إلى تصميم أنظمة حاسب ذات أداء عالي .

2.2.1 سرعة المعالج

إن تصل سرعة المعالج إلى الحد الأقصى لإمكاناته ما لم يتم تغذيته بدفق مستمر من الشغل للقيام به على شكل تعليمات حاسوبية ، لذا يجب على مصممي المعالج الخروج بتقنيات أكثر تطوراً من أي وقت مضى لتغذية هذا الوحش . ومن بين التقنيات المعتمدة في تصميم كيان المعالجات المعاصرة مايلي :

- 1- التنبؤ بالتفرع : يتطلع المعالج إلى الأمام عند جلب التعليمة التالية من الذاكرة ، ويتنبأ بأي تفرع (التعليمة التي سوف تنفذ ليست التي تلي المنفذة) أو مجموعة التعليمات التي من المرجح أن يتم معالجتها تالياً .

المحل (2)

- 2- تحليل تدفق البيانات : يحلل المعالج التعليمات المكونة للبرنامج لتحديد أي من التعليمات تعتمد نتائجها أو بياناتها على بعضها البعض وذلك لإنشاء خطة مثلى لتنفيذ التعليمات .
- 3- التنفيذ المتضارب : باستخدام التنبؤ بالتفرع وتحليل تدفق البيانات تتخذ بعض المعالجات التعليمات تخمينياً قبل ظهورها الفعلي في تسلسل تنفيذ البرنامج، وتخزن النتائج في مواقع مؤقتة.

2.2.2 توازن الأداء

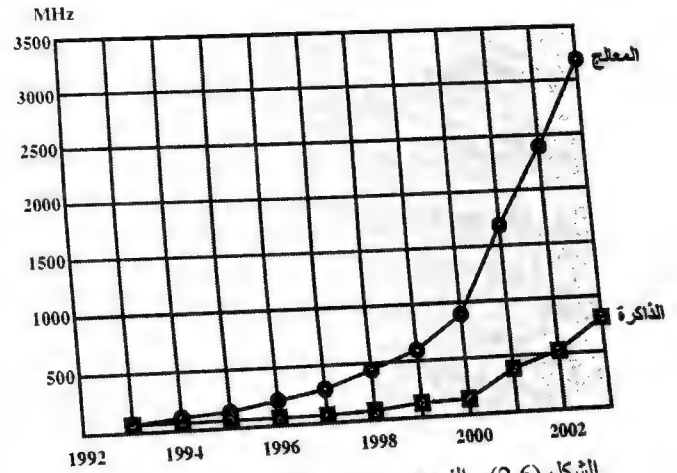
بما أن قوة المعالج تتقدم بسرعة فائقة ، فأنا نجد أن باقي المكونات المهمة الأخرى للحاسب لم تواكب هذا التقدم ، ونتيجة لذلك فأنا في حاجة للبحث عن توازن في الأداء : تعديل في تنظيم وهندسة معمارية الحاسب للتعويض عن عدم التوافق بين القدرات المختلفة للمكونات . ولا يوجد مكان للمشكلة الناجمة عن عدم التطابق هذا أكثر أهمية من العلاقة ما بين المعالج والذاكرة الرئيسية (انظر الشكل 2.6) ، فإذا فشلت الذاكرة أو الناقل في مواكبة متطلبات المعالج الفورية سيتعطل المعالج ويدخل في حالة انتظار مما يضيع وقتاً ثميناً للمعالجة ، وهناك عدة طرق لحل هذه المعضلة ، منها :

- 1- زيادة عدد الخانات التي يتم استردادها (جلبها) في وقت واحد عن طريق جعل الذاكرة "أوسع" بدلاً من "أعمق" ، وباستخدام ناقل بيانات واسع المسارات .
- 2- تغيير رابط الذاكرة التفاعلية (DRAM) بجعله أكثر كفاءة من قبل بما في ذلك استخدام نظام التخزين السريع (Cache) أو غيره على شرائح الذاكرة التفاعلية (DRAM).

3- الحد من وتيرة الوصول إلى الذاكرة من خلال زيادة استخدام التخزين السريع (Cache) على نحو متزايد وفعال بين المعالج والذاكرة الرئيسية. ويشمل هذا إدراج وحدة أو أكثر من التخزين السريع على شريحة المعالج وخارجها على مقربة منها.

4- زيادة عرض نطاق التواصل بين المعالجات والذاكرة عن طريق استخدام ناقلات عالية السرعة، وباستخدام تسلسل هرمي من الناقلات لعزل وهيكلة تدفق البيانات.

5- مجال آخر من المجالات التي ركز عليه التصميم هو التعامل مع أجهزة الإدخال/الإخراج. كلما أصبحت أجهزة الحاسب أسرع وأكثر قدرة خرجت تطبيقات أكثر تطوراً وتدمج استخدام أجهزة طرفية بمتطلبات إدخال/إخراج كثيفة.



الشكل (2.6) - الفجوة ما بين سرعة الذاكرة والمعالج

2.2.3 التحسينات في تنظيم وعمارة الشريحة

لازال صراع المصممين قائماً على التحدي المتمثل في تحقيق التوازن ما بين أداء المعالج مع الذاكرة الرئيسية وغيرها من مكونات الحاسب والحاجة إلى زيادة سرعة المعالج. هناك ثلاثة أساليب لتحقيق زيادة في سرعة المعالج:

1- زيادة سرعة العتاد المادي للمعالج. ويتم هذه الزيادة أساساً بتقليص حجم البوابات المنطقية على شريحة المعالج بحيث يمكن أن تكون بكثافة أكثر، وكذلك بزيادة معدل النبضة.

2- زيادة حجم وسرعة الذاكرة السريعة التي تتوسط ما بين المعالج والذاكرة الرئيسية من خلال تخصيص جزء من شريحة المعالج نفسه إلى الذاكرة السريعة.

3- إجراء تغييرات على تنظيم المعالج ومعماريته بحيث تزيد من سرعة التنفيذ الفعال للتعليمات وعادة ما ينطوي هذا على استخدام تقنية التنفيذ المتوازي بشكل أو بآخر.

تقليدياً، العامل المهيمن على تحقيق مكاسب في الأداء هو الزيادة في السرعة وكثافة المنطق (عدد الدوائر المنطقية على الشريحة)، وقد صاحب ذلك بروز عدد من المعضلات أهمها:

- 1- الطاقة: زيادة في استهلاك الطاقة مع صعوبة في تبديد الحرارة المتولدة.
- 2- التأخير: التأخير الناتج من الظاهرة الكهرومغناطيسية ما بين المكثف والمقاومة، فكلما تقلص حجم مكونات الشريحة تزداد رقة الأسلاك مما يزيد من مقاومتها الكهربائية وكذلك تقترب الأسلاك من بعضها أكثر مما يزيد من سعويتها (الكثافة الكهربائية ما بين الأسلاك).

3- تلخّر الذاكرة : سرعة الذاكرة تتخلف عن سرعة المعالج .

مع لواخر 1980 تم استخدام استراتيجيتين رئيسيتين لزيادة الأداء هما :
أولاً ، كان هناك زيادة في قدرة الذاكرة السريعة ، ويوجد الآن عادة اثنين
أو ثلاثة مستويات من وحدات الذاكرة السريعة بين المعالج والذاكرة الرئيسية .
ثانياً ، أصبح منطق تنفيذ التعليمات داخل المعالج معقداً بشكل متزايد
حيث مكن من تنفيذ التعليمات بشكل متوازي داخل المعالج .

2.3 تقييم الأداء

لتقييم الكيان المادى للمعالج ولوضع المتطلبات لأنظمة جديدة ، يجب الأخذ في
الاعتبار الأداء حيث هو أحد المعايير الأساسية جنباً إلى جنب مع التكلفة والحجم
والموثوقية والأمن وكذلك في بعض الحالات استهلاك الطاقة .

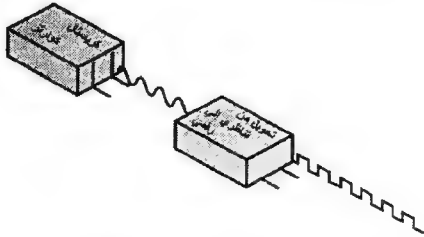
من الصعب إجراء مقارنة ذات مغزى في الأداء بين معالجات مختلفة وحتى بين
عائلة واحدة من المعالجات ، فالسرعة الأساسية هي أقل أهمية من كيفية عمل
المعالج عند تنفيذ تطبيق معين . وللأسف فإن أداء التطبيقات لا تعتمد فقط على
السرعة الأساسية للمعالج ، ولكن على طقم التعليمات ، واختيار لغة التنفيذ ،
وكفاءة المترجم ، وخوارزمية حل المشكلة ، ومهارة البرمجة لتنفيذ تطبيق ما .

ففي هذا القسم نتطرق الى بعض المقاييس التقليدية لسرعة المعالج ، ثم ندرس
النهج الأكثر شيوعاً لتقييم أداء المعالج ونظام الحاسب .

2.3.1 سرعة النبضة و معدل التعليمات

ساعة النظام : إن العمليات التي يقوم بها المعالج من مثل جلب تعليمة ، أو فك
شفرتها ، أو تنفيذ عملية حسابية ، أو ... الخ تحكمها نبضة ساعة النظام . وكبداً
عادة جميع العمليات مع نبضة الساعة ، وهكذا - على المستوى الأساسي - فإن
سرعة المعالج يحددها تردد النبضة التي تنتجها الساعة ، وتقاس بدورة في الثانية
أو هرتز (Hz).

وتنتج إشارات الساعة عادة من كريستال الكوارتز ، والتي تولد إشارة موجة ثابتة
عند تغذيتها بالطاقة ، ويتم تحويل هذه الإشارة إلى نبضة جهد رقمي بحيث يتم
توفيرها في تدفق مستمر لدوائر المعالج (الشكل (2.7)).



الشكل (2.7) - نبضة ساعة النظام

فعلى سبيل المثال ، فإن المعالج بوأحد غيغاهرتز يتلقى 1,000,000,000 نبضة
في الثانية الواحدة (1 بليون) حيث يعرف معدل النبضات بمعدل الساعة أو سرعة
الساعة . ويشار الى النبضة الواحدة للساعة بدورة الساعة ، والزمن مابين
النبضات بزمان الدورة .

يمكن التعبير عن زمن المعالج (T) اللازم لتنفيذ برنامج معين هو:

$$T = I_c \times CPI \times \tau$$

يمكننا تحسين هذه الصيغة من خلال الاقرار بأنه أثناء تنفيذ تعليمة ما فإن جزء من العمل يتم من قبل المعالج ، وجزء من الزمن يستغرق لنقل كلمة من أو إلى الذاكرة . وفي الحالة الأخيرة ، فإن زمن النقل يعتمد على زمن دورة الذاكرة والتي قد تكون أكبر من دورة زمن المعالج . ويمكننا إعادة كتابة المعادلة السابقة كما يلي :

$$T = I_c \times [p + (m \times k)] \times \tau$$

حيث (p) هو عدد دورات المعالج اللازمة للفك وتنفيذ التعليمة ، (m) هو عدد التأثيرات المطلوبة للذاكرة لجلب التعليمة ، و (k) هو النسبة بين زمن دورة الذاكرة وزمن دورة المعالج . إن عوامل الأداء الخمسة المذكورة في المعادلة السابقة (m, k, I_c, p, τ) تتأثر بسمات النظام الأربع : تصميم طقم التعليمات ، وتقنية المترجم (مدى فعالية المترجم في إنتاج برنامج كفو بلغة الآلة من برنامج بلغة راقية المستوى) ، وتنظيم المعالج ، والذاكرة السريعة والتسلسل الهرمي للذاكرة.

الجنول (2.2) هو مصفوفة توضح أحد أبعادها عوامل الأداء الخمسة واليعد الآخر يظهر سمات النظام الأربع . الخانة التي بها (X) في الجنول تشير إلى سمة النظام التي تؤثر على عامل الأداء.

يتطوي تنفيذ التعليمة على عدد من الخطوات المنفصلة مثل جلب التعليمة من الذاكرة ، فك الأجزاء المختلفة من التعليمة ، تحميل وتخزين البيانات ، إجراء العمليات الحسابية والمنطقية . وبالتالي ، فإن معظم التعليمات في معظم المعالجات تتطلب نبضات متعددة للانتهاء ، وقد تستغرق بعض التعليمات بعض نبضات والبعض الآخر يتطلب العشرات . وهكذا ، فإن المقارنة المباشرة بسرعة الساعة لمعالجات مختلفة لا تعكس الصورة الكاملة للأداء.

معزل تنفيذ التعليمات : يتم تشغيل المعالج بواسطة ساعة بتردد ثابت - (f) أو بالمقابل ، دورة زمنية ثابتة (τ) ، حيث : $\tau = 1/f$. ويتحدد عدد التعليمات (I_c) لبرنامج ما ، وهو عدد تعليمات المعالج المنفذة لذلك البرنامج حتى يتم أنجازه إلى النهاية أو لفصل زمني محدد ، ومع ملاحظة أن هذا هو عدد التعليمات المنفذة وليس عدد التعليمات المذكورة في البرنامج . والمهم هنا هو متوسط النبضات لكل تعليمة (CPI) للبرنامج ، فإذا كانت كل التعليمات تتطلب نفس العدد من النبضات ، ففي هذه الحالة ستكون قيمة متوسط النبضات لكل تعليمة بالمعالج ثابتة ، ولكن ، في أي معالج تختلف عدد النبضات المطلوبة باختلاف نوع التعليمة ، مثل تخزين ، تحميل ، حساب ، تفرع ، ... الخ . فإذا كانت (CPI_i) هي عدد النبضات المطلوبة لتنفيذ نوع معين من التعليمة (i) ، (I_i) هي عدد التعليمات المنفذة من النوع (i) لبرنامج ما . إذن يمكننا حساب المتوسط العام للنبضات لكل تعليمة لبرنامج ما على النحو التالي:

$$CPI = \frac{\sum_{i=1}^n (CPI_i \times I_i)}{I_c}$$

متوسط نبضات كل تعليمة عند تنفيذ البرنامج على معالج أحادي :

$$CPI = (0.1 \times 8) + (0.12 \times 4) + (0.18 \times 2) + (0.6 \times 1) = 2.24$$

في المقابل فإن معدل تنفيذ التعليمات هو :

$$MIPS = (400 \times 10^6) / (2.24 \times 10^6) \approx 178$$

2.3.2 المعايير

أثبتت المقاييس مثل معدل تنفيذ التعليمات أنها غير كافية لتقييم أداء المعالجات، وذلك بسبب الاختلافات في طقم التعليمات، ولذلك فإن معدل تنفيذ التعليمات ليس الوسيلة الصالحة لمقارنة أداء معماريات مختلفة. وعلاوة على ذلك فقد يكون أداء معالج معين على برنامج معين غير مفيد في تحديد الكيفية التي سوف يعمل بها المعالج على تطبيق من نوع مختلف جداً.

وبناء عليه، فإنه في أواخر الثمانينات وفي وقت مبكر من التسعينات انتقل اهتمام الصناعة والأكاديميات إلى قياس أداء النظم باستخدام مجموعة من البرامج المعيارية، ويمكن تشغيل نفس المجموعة من هذه البرامج على أجهزة مختلفة ومن ثم مقارنة زمن تنفيذ كل منها وتقييم أداء النظام بناءً على استجابته لها. ومن الخصائص التي تميز البرامج المعيارية :

1. مكتوبة بلغة راقية المستوى (مثلاً ++C) مما يجعلها قابلة للتنفيذ على أجهزة مختلفة.
2. تمثل نوعاً معيناً من نمط البرمجة مثل برمجة النظم أو البرمجة العددية أو البرمجة التجارية.
3. يمكن قياس أداءها بسهولة.
4. لديها شبكة توزيع واسعة.

الجدول (2.2) - تأثير عوامل الأداء على سمات نظام الحاسب الآلي

	I_c	p	m	k	τ
معمارية طقم التعليمات	X	X			
تقنية المترجم	X	X	X		
تصميم المعالج		X			X
هيكلية الذاكرة الرئيسية والذاكرة السريعة				X	X

مقياس شائع آخر لقياس أداء المعالج هو معدل تنفيذ التعليمات و يشار إليه بمليون تعليمة لكل ثانية واحدة (MIPS)، ويمكن التعبير عن معدل تنفيذ التعليمات (MIPS) من حيث سرعة الساعة والمتوسط العام للنبضات لكل تعليمة (CPI) على النحو التالي : (معدل تنفيذ التعليمات)

$$[MIPS] = [I_c / (T \times 10^6)]$$

$$[MIPS] = [f / (CPI \times 10^6)]$$

على سبيل المثال، تنفيذ برنامج ما نتج عنه تنفيذ 2 مليون تعليمة على معالج بسرعة 400 ميغاهيرتز، ويتكون البرنامج من أربعة أنواع رئيسية من التعليمات، عدد أنواع التعليمات ونبضات كل تعليمة (CPI) لكل نوع من التعليمات معطى أدناه :

نوع التعليمات	CPI	عدد نوع التعليمات
حسابي و منطقي	1	60%
تحميل/تخزين	2	18%
تفرع	4	12%
تأخير للذاكرة الرئيسية لعدم التوفر في الذاكرة السريعة	8	10%

ثمان - 8 خانات ثنائية	Byte (B)
كيلو ثمان خانات ثنائية	Kilo Byte (KB-2 ¹⁰)
ميغا ثمان خانات ثنائية	Mega Byte (MB-2 ²⁰)
غيغا ثمان خانات ثنائية	Giga Byte (GB-2 ³⁰)
تيرا ثمان خانات ثنائية	Tera Byte (TB-2 ⁴⁰)
المعايير	Benchmarks
شبه الموصلية	Semiconductor
ميكرو متر	Micro Meter ($\mu m - 10^{-6}$)
نانو متر	Nano Meter ($nm - 10^{-9}$)
كيلو دورة في الثانية (هرتز)	K Hz (10^3)
ميغا دورة في الثانية (هرتز)	M Hz (10^6)
غيغا دورة في الثانية (هرتز)	G Hz (10^9)

مصطلحات مهمة

مجمع	Accumulator (AC)
الدوائر المتكاملة	Integrated Circuit (IC)
تكامل دوائر بمقياس صغير	Small Scale Integration (SSI)
الذاكرة الرئيسية	Main Memory
مسجل عنوان الذاكرة	Memory Address Register (MAR)
مسجل الذاكرة المؤقت	Memory Buffer Register (MBR)
المعالج الدقيق	Microprocessor
متعدد النواة	Multicore
رمز العملية	Operation Code - Opcode
مُصنِّع للمعدات الأصلية	(OEM) Original Equipment Manufacturer
وحدة تحكم البرنامج	Program Control Unit
حاسب مخزن للبرنامج	Stored Program Computer
كلمة	Word
وحدة الحاسب والمنطق	Arithmetic and Logic Unit (ALU)
شريحة	Chip
دورة التنفيذ	Execute Cycle
دورة الجلب	Fetch Cycle
المسجل التعليمي المؤقت	Instruction Buffer Register (IBR)
دورة التعليم	Instruction Cycle
مسجل التعليم	Instruction Register (IR)
فئة/طقم التعليمات	Instruction Set
معمارية طقم التعليمات	Instruction Set Architecture (ISA)
خانة ثنائية	Bit
ثنائي	Binary
ذاكرة سريعة	Cache
عنوان	Address
عداد البرنامج	Program counter (PC)
ناقل النظام	System bus
تعليمية	Instruction
الذاكرة التناوعية	Dynamic Random Access Memory (DRAM)
الذاكرة السريعة	Cache Memory
نبضات لكل تعليمية	Cycles per Instruction (CPI)
مليون تعليمية لكل ثانية واحدة	Millions of Instructions per Second (MIPS)

أسئلة للمراجعة

1. ما هي المكونات الرئيسية الأربعة لأي جهاز حاسب متعدد الأغراض حسب مفهوم نيومن؟
2. ماهي النتائج المترتبة على قانون مور؟
3. ماهي السمات المميزة للأجيال الأخيرة للحاسبات؟
4. ماهي التقنيات الحديثة المتبعة لزيادة سرعة المعالج الدقيق؟
5. ماهي الاستراتيجيات الحديثة للرفع من أداء المعالج؟
6. حسب فهمك ، ماهي أصناف أنظمة الحاسب الآلي؟
7. الجامعة تريد اقتناء حاسب للشئون الإدارية فما هو الأفضل لها حاسب ذو سرعة معالجة عالية أم حاسب ذو قدرة تخزينية كبيرة وبدون الأخذ في الاعتبار التكلفة ؟ (علل).
8. ماهي البرامج المعيارية و ماهي الخصائص المرغوبة فيها؟
9. أثناء التجول في متجر للحاسبات ، سمعت أحد العملاء يسأل البائع ما هو أسرع جهاز حاسب في المتجر يمكن شراؤه ، رد البائع "إذا أنت تبحث عن ماكنتوش ، أسرع ماكنتوش لدينا يشتغل بسرعة ساعة 1.2 غيغا هرتز. إذا كنت تريد حقا أسرع معالج ، عليك شراء إنتل بنتيوم 4- لدينا بسرعة 2.4 غيغا هرتز بدلا من ذلك". هل البائع على حق؟ ماذا ستقول لمساعدة هذا العميل؟
10. برنامج معياري ينفذ على معالج بسرعة 200 ميغا هرتز ، البرنامج المنفذ يتضمن تنفيذ 200,000 تعليمة ، عدد التعليمات المنفذة و دورة الساعة لكل نوع من التعليمات كما يلي :

نوع التعليمة	عدد التعليمات	عدد الدورات لكل تعليمة
حسابي	90000	1
نقل بيانات	64000	2
حسابي بالنقطة العائمة	36000	3
تحكم	10000	2

أوجد متوسط (CPI) و معدل (MIPS) والزمن اللازم لتنفيذ البرنامج (T)؟

1. بافتراض 3 معالجات مختلفة و بألقم تعليمات مختلفة ، والمعالجات تشتغل بسرعة 200 ميغا هرتز ، تم تسجيل النتائج التالية لبرنامج منفذ عليها بعدد 5 مليون تعليمة :

نوع التعليمة	عدد التعليمات	عدد الدورات لكل تعليمة
المعالج-1 :		
حسابي	41%	7
تحميل وتخزين	17%	2
تفرع	29%	3
غيره	13%	1
المعالج-2 :		
حسابي	41%	1
تحميل وتخزين	19%	2
تفرع	29%	2
غيره	13%	1
المعالج-3 :		
حسابي	41%	2
تحميل وتخزين	17%	3
تفرع	29%	3
غيره	13%	1

أوجد متوسط (CPI) و معدل (MIPS) والزمن اللازم لتنفيذ البرنامج (T) على كل معالج ، و ماهو النوع من التعليمات الذي له تأثير مباشر في الفرق بين أداء المعالجات ، و أى المعالجات أفضل؟



الفصل الثالث

التركيب العام لنظام الحاسب الآلي



3- التركيب العام لنظام الحاسب : الوظائف والروابط

في المستوى الأعلى ، يتكون نظام الحاسب من المكونات الأساسية المتمثلة في وحدة المعالجة المركزية والذاكرة و وحدات الإدخال/الإخراج وبحيث يمكن لكل مكون أن يتضمن عنصراً أو أكثر ، وترتبط هذه المكونات بشكل معين لتحقيق الوظيفة الأساسية للحاسب وهي تنفيذ البرامج ، وبالتالي يمكننا وصف نظام الحاسب عن طريق (1) وصف السلوك الخارجي لكل مكون - بمعنى إشارات البيانات والتحكم المتبادلة مع المكونات الأخرى ، (2) وصف هيكل الرابط البيني والضوابط اللازمة لإدارة و إستخدام بنية هذا الرابط.

إن وجهة النظر هذه لبنية و وظيفة الحاسب مهمة جداً لأنها تفسر وتعطى الفترة على فهم طبيعة الحاسب ، وبنفس القدر من الأهمية يمكن إستخدامها لفهم القضايا المعقدة لتقييم الأداء .

إن فهم هيكل و وظيفة نظام الحاسب يقدمان نظرة ثاقبة للأختلافات في النظام . والمسارات البديلة ، وحجم الفشل في حالة فشل مكون ما ، ويسهل من إضافة تحسينات في الأداء . ففي العديد من الحالات يتم الوفاء بمتطلبات أعلى لأناء نظام وقدرات التأمين من الفشل من خلال تغيير التصميم بدلاً من مجرد زيادة سرعة وموثوقية المكونات الفردية للنظام .

يبدأ الفصل مع دراسة موجزة للمكونات الأساسية للحاسب ومتطلبات الربط الخاصة بها ، ثم يقدم نظرة وظيفية عامة عن الحاسب ، بعد ذلك يقدم دراسة عن

البديل لما سبق هو أن نفترض بناء وحدة ذات أغراض عامة للوظائف الحسابية والمنطقية، وتؤدي هذه الوحدة وظائف مختلفة على البيانات اعتماداً على إشارات التحكم التي تُطبق عليها (تدخل إليها). ففي النموذج الأول من الكيان ذو التصميم المنطقي الخاص يقبل النظام بيانات ويعطي نتائج بعد معالجة البيانات المدخلة حسب تصميمه المنطقي (الشكل 3.1 - أ). أما في الكيان ذو التصميم المتعدد الأغراض يقبل النظام بيانات وإشارات تحكم ويعطي نتائج بعد المعالجة التي تتم بناءً على إشارات التحكم، وبهذا، بدلاً من تغيير تصميم الكيان لكل برنامج جديد يحتاج المبرمج لتغذية الكيان بإشارات تحكم جديدة لتغيير كيفية المعالجة. كيف سيتم توليد إشارات التحكم؟، الجواب بسيط ولكن متقن. فالبرنامج يكمله هو في الواقع عبارة عن سلسلة من الخطوات، وفي كل خطوة يتم تنفيذ بعض العمليات الحسابية أو المنطقية على بعض البيانات، إذاً نحتاج في كل خطوة إلى مجموعة جديدة من إشارات التحكم ويمكننا تخصيص رمز فريد لكل مجموعة ممكنة من إشارات التحكم، ثم نضيف إلى الكيان المتعدد الأغراض جزء يمكنه من أن يقبل هذا الرمز ويولد إشارات التحكم حسب هذا الرمز ويرسلها إلى وحدة ذات وظائف حسابية ومنطقية متعددة (الشكل 3.1 - ب).



الشكل (3.1 - أ) - أسلوب البرمجة: المادي والمرن

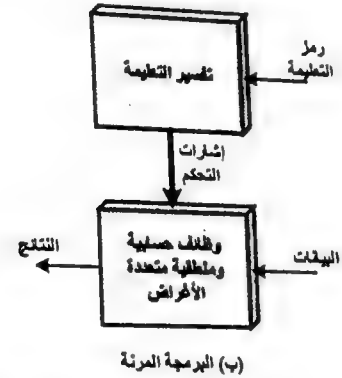
إستخدام النواقل في ربط مكونات النظام، والهياكل الأساسية المستخدمة لربط الأتصال البيئي ما بين مكونات الحاسب.

3.1 مكونات نظام الحاسب

تستند جميع تصميمات نظم الحاسب المعاصرة تقريباً على المفاهيم التي وضعها جون فون نيومان في معهد الدراسات المتقدمة بجامعة برينستون، ويشير إلى هذا التصميم ببنية "فون نيومان" وهو يقوم على ثلاثة مفاهيم رئيسية هي:

- يتم تخزين البيانات والتعليمات في ذاكرة واحدة للقراءة والكتابة.
- محتويات هذه الذاكرة معنونة بحسب الموقع، ونأعتبر لنوع البيانات المخزنة في الموقع.
- التنفيذ يحدث بطريقة تسلسلية (ما لم يُعدل صراحةً) من تعليمة واحدة إلى التي تليها.

لقد تمت مناقشة الأسباب الكامنة وراء هذه المفاهيم في السابق ولكن يجدر تلخيصها هنا. الكيان المنطقي في التصميم بالمنطق الرقمي عبارة عن مجموعة صغيرة من المكونات المنطقية الأساسية التي تدمج بطرق مختلفة لتخزن بيانات ثنائية وتؤدي عمليات حسابية ومنطقية على تلك البيانات، فإذا كان المطلوب إجراء عملية حسابية خاصة يمكن بناء وحدة من مكونات منطقية تصمم خصيصاً لإجراء هذا الحساب. ويمكن أن نجعل عملية ربط مكونات منطقية مختلفة في تكوين معين كشكل من أشكال البرمجة، و"البرنامج" الناتج هو في شكل كيان مادي يسمى برنامج مادي (Hardwired Program).



الشكل (3.1 - ب) - أسلوب البرمجة : المادي والمعنوي

فالبرمجة الآن أكثر سهولة ، إذ بدلاً من تغيير الكيان المادي لكل برنامج جديد فإن كل ما يجب القيام به هو تقديم سلسلة جديدة من الرموز ، وكل رمز هو في الواقع تعليمية ، وجزء من النظام يفسر كل تعليمية ويولد إشارات التحكم الخاصة بها ، ولتمييز هذا الأسلوب الجديد من البرمجة يطلق على هذه السلسلة من الرموز أو التعليمات بالبرنامج المبرن (Software).

ويشير الشكل (3.1 - ب) للعنصرين الرئيسيين في النظام : مفسر التعليمات و الوحدة المتعددة الأغراض للوظائف الحسابية والمعالجة ، هذان العنصران يشكلان وحدة المعالجة المركزية ، ونحتاج إلى مكونات أخرى لإخراج نظام حاسب للعمل إذ يجب إدخال البيانات والتعليمات إلى النظام ، ولهذا نحن بحاجة إلى وحدة للإدخال ، حيث تحتوي هذه الوحدة على المكونات الأساسية لقبول البيانات والتعليمات في شكل ما وتحولها إلى لمط من الإشارات الداخلية القابلة

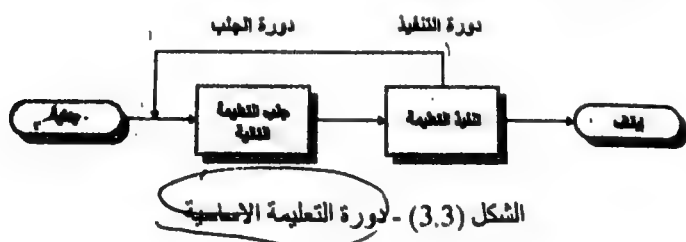
للاستخدام من قبل النظام . كذلك هناك حاجة إلى وسائل لإخراج النتائج ، وهذا يتم بواسطة وحدة الإخراج . و يشار إلى الوحدتين كمكونات الإدخال/الإخراج . مطلوب مكون آخر ، فسوف تجلب وحدة الإدخال التعليمات والبيانات بالتتابع لكن البرنامج لا ينفذ دائما بالتتابع ، بل قد يكون هناك قفز (على سبيل المثال تعليمية الانتقال في نظام الحاسب (IAS)) وبالإضافة إلى ذلك قد يتطلب العمل على البيانات الوصول إلى أكثر من عنصر واحد في وقت واحد في تسلسل محدد سلفاً ، وبالتالي يجب أن يكون هناك مكان للتخزين المؤقت لكل من التعليمات والبيانات ، ويسمى ذلك بوحدة الذاكرة أو الذاكرة الرئيسية لتمييزها عن التخزين الخارجي أو الأجهزة الطرفية ، وأشار "فون نيومان" إلى أن نفس الذاكرة يمكن أن تستخدم لتخزين التعليمات والبيانات على حد سواء. ويوضح الشكل (3.2) هذه المكونات من المستوى الأعلى ، ويقدم التعاملات فيما بينها .

وحدة المعالجة المركزية تتبادل البيانات مع الذاكرة ، لهذا الغرض ، فهي عادة ماتستخدم اثنتين من المسجلات الداخلية (بالنسبة إلى وحدة المعالجة المركزية) ، مسجل عنوان ذاكرة (MAR) الذي يحدد عنوان في الذاكرة للقراءة أو الكتابة التالية ، و مسجل الذاكرة المؤقتة (MBR) الذي يحتوي على البيانات المراد كتابتها في الذاكرة أو يتلقى البيانات المقروءة من الذاكرة ، بالإضافة إلى ذلك مسجل عنوان الإدخال/الإخراج (I/O AR) الذي يحدد وحدة إدخال/إخراج معينة (عنوانها) ويستخدم المسجل المؤقت للإدخال/الإخراج (I/O BR) لتبادل البيانات بين وحدة الإدخال/الإخراج و وحدة المعالجة المركزية. وتتكون وحدة الذاكرة من مجموعة مواقع تحدد عناوين مرقمة بالتسلسل .

الوظيفة الأساسية التي يؤديها الحاسب هي تنفيذ البرنامج الذي يتألف من مجموعة من التعليمات المخزنة في الذاكرة ، فالمعالج هو الذي يقوم بالعمل الفعلي من خلال تنفيذ التعليمات المحددة في البرنامج .

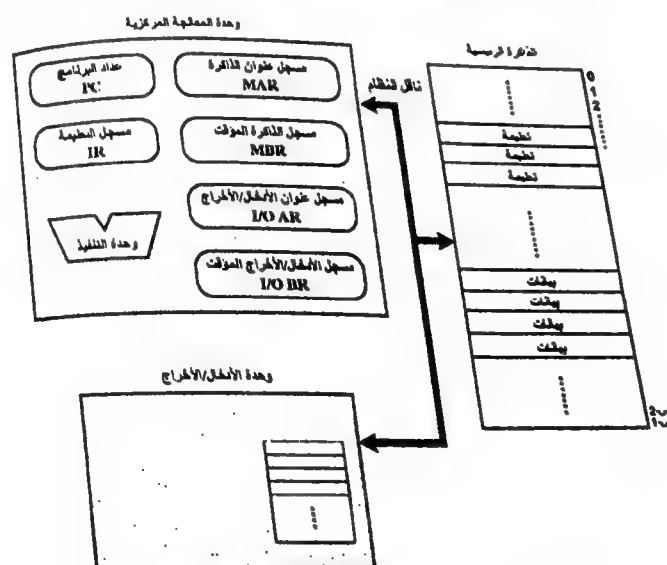
يقدم هذا القسم لمحة عامة عن الخطوات الرئيسية لتنفيذ البرنامج في أبسط صورة حيث تتم معالجة التعليمية في خطوتين : المعالج يقرأ (يجلب) التعليمات من الذاكرة واحدة تلو الأخرى ثم ينفذ كل تعليمية ، ويتم تنفيذ البرنامج من خلال تكرار عملية جلب التعليمية وتنفيذها ، وقد يملأ تنفيذ تعليمية ما على العديد من المعالجات أو الاجراءات التي تعتمد على طبيعة التعليمية .

تسمى المعالجة اللازمة لاجراء تعليمية واحدة دورة التعليم وذلك باستخدام الوصف المبسط المقدم سابقا والمكون من خطوتين ، والشكل (3.3) يصف دورة تعليمية ويشار إلى الخطوتين باسم نورة الجلب ، ودورة التنفيذ . ويتوقف تنفيذ البرنامج فقط إذا تم إيقاف تشغيل الجهاز أو حدوث خطأ ما ، أو تنفيذ تعليمية برنامج توقف عمل الحاسب.



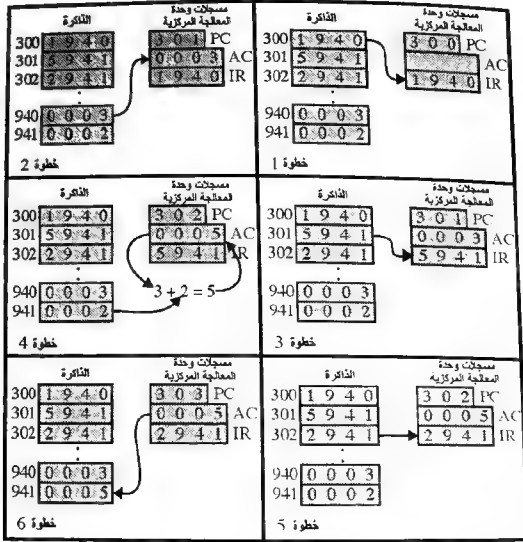
ويحتوي كل موقع على عدد من المثلثات التي يمكن أن تفسر على أنها إما تعلية أو بيانات. ولتلق وحدة الإدخال/الإخراج البيانات من الأجهزة الخارجية (الطرفيات) إلى وحدة المعالجة المركزية والذاكرة ، والعكس بالعكس (في الاتجاهين) ، وتحتوي على مخزن داخلي مؤقت لحفظ هذه البيانات مؤقتا إلى حين إرسالها .

وبعد هذا التوضيح الوجيز للمكونات الرئيسية ، ننتقل إلى لمحة عامة عن كيفية عمل هذه المكونات معا لتنفيذ برنامج .



الشكل (3.2) - مكونات نظام الحاسب : منظر عام

5. يتم جلب التعليمات التالية [2941] من الموقع (302) ، ويتقدم عداد البرنامج خطوة إلى الأمام (يزداد واحد) .
6. تنفيذ التعليمات وذلك بتخزين محتويات المجمع في العنوان المشار إليه في الجزء الثاني من التعليمات وهو الموقع (941) .



الشكل (3.5) - مثال على تنفيذ برنامج ما

(محتويات الذاكرة والمسجلات بالسادس عشري)

تطلب هذا المثال ثلاث دورات تعليمات وتتألف كل منها من دورة جلب ، ودورة تنفيذ وذلك لإضافة محتويات الموقع (940) إلى محتويات (941) . ومع معالج

الشكل (3.5) جزئية من تنفيذ برنامج وكذلك الأجزاء ذات الصلة من البركة ومسجلات المعالج . وتقوم الجزئية الموضحة من البرنامج بإضافة محتويات كلمة ذاكرة في العنوان (940) لمحتويات كلمة ذاكرة في عنوان (941) ، وتخزن النتيجة في العنوان الأخير ، ولأجراء ذلك ثلاث تعليمات مطلوبة ويمكن وصفها كـ ثلاث دورات جلب وثلاث دورات تنفيذ :

1. عداد البرنامج (PC) يحتوي على القيمة (300) وهو عنوان التعليمات الأولى، يتم تحميل هذه التعليمات (القيمة [1940] بالحساب سادس عشري) في مسجل التعليمات (IR) ثم تتم زيادة عداد البرنامج (PC) واحد . لاحظ أن هذه العملية تتطلب استخدام مسجل عنوان ذاكرة (MAR) ، ومسجل الذاكرة المؤقت (MBR) كمسجلات وسيطة في عملية النقل ، وللتبسيط سيتم تجاهل هذه المسجلات .

2. الخانات 4 الأولى (العدد السادس عشري الأول) في مسجل التعليمات (رمز التعليمات - كما هو مبين في الشكل (3.4 - أ)) يشير إلى أنه سيتم تحميل بيانات إلى مسجل المجمع (AC) وذلك بناءً على تفسير رمز التعليمات والمبين في الشكل (3.4 - د) ، وباقي 12 خانة (ثلاثة أعداد سادس عشرية) تُحدد عنوان البيانات التي سيتم تحميلها (940) .

3. يتم جلب التعليمات التالية [5941] من الموقع (301) ، ويزداد عداد البرنامج، لاحظ أن عداد البرنامج يتقدم خطوة بعد أتمام الجلب وقبل التنفيذ.

4. تتم إضافة المحتويات القديمة لمسجل المجمع (AC) مع محتويات الموقع (941) ، ويتم تخزين النتيجة في المجمع وذلك بناءً على تفسير رمز التعليمات (الجزء الأول من التعليمات - 4 خانات) والمبين في الشكل (3.4 - د) .

نظم تعليمات أكثر تحديدا سوف نحتاج إلى عدد أقل من الدورات . فبعض المعالجات القديمة على سبيل المثال تتضمن تعليمات تحتوي على أكثر من عنوان ذاكرة وبالتالي فإن دورة التنفيذ لهذه التعليمات الخاصة على مثل هذه المعالجات يمكن أن تتطوي على أكثر من تواصل واحد مع الذاكرة ، أيضا ، بدلا من التواصل مع الذاكرة فإن التعليمات قد تحدد عملية إدخال/إخراج .

على سبيل المثال ، معالج الحاسب (PDP-11) يتضمن تعليمة جمع حسابي يُعبر عنها رمزيا (ADD A,B) تقوم بجمع محتوى موقع الذاكرة (B) مع محتوى الموقع (A) ، وتخزين الناتج في الموقع (A) ، وتحديث دورة التعليمة هذه حسب الخطوات التالية :

■ جلب التعليمة (ADD A,B) .

■ قراءة محتوى موقع الذاكرة (A) إلى المعالج .

■ قراءة محتوى موقع الذاكرة (B) إلى المعالج . ومن أجل عدم ضياع محتوى (A) يجب ان يكون بالمعالج مسجلين اثنين على الأقل لتخزين قيم الذاكرة بدلا من مجمع واحد .

■ جمع القيمتين .

■ كتابة النتيجة من المعالج إلى موقع الذاكرة (A) .

وهكذا، فإن دورة تنفيذ تعليمة خاصة قد تتطوي على أكثر من إشارة واحدة إلى الذاكرة . أيضا ، فبدلا من الإشارة للذاكرة قد تحدد التعليمة عملية إدخال/إخراج . ومع أخذ هذه الاعتبارات الإضافية يقدم الشكل (3.6) نظرة أكثر تفصيلا لدورة التعليمة الأساسية من الشكل (3.3) وهو على شكل رسم تخطيطي لحالات

التعليمة . ولأي دورة تعليمة معينة قد تلغى بعض الحالات والبعض الآخر قد يزار لأكثر من مرة ، ويمكن وصف الحالات على النحو التالي :

■ حساب عنوان التعليمة : (IAC) تحديد عنوان التعليمة التالية اللازم تنفيذها . وعادة ماينطوي هذا على إضافة عدد ثابت إلى عنوان التعليمة السابقة . على سبيل المثال ، إذا كان طول كل تعليمة هو 16 خانة ثنائية والذاكرة منظمة بشكل كلمات بطول 16 خانة ثنائية ، فإنه تتم إضافة 1 إلى العنوان السابق (قفز كلمة بطول 16 خانة) ، خلاف ذلك ، فإذا كانت الذاكرة منظمة بشكل أن عنوان كل موقع يشير لكلمة بطول 8 خانة ثنائية ، ولنفس التعليمة (16-خانة) فإنه ستم إضافة 2 إلى عنوان التعليمة السابقة (قفز كلمتين نتيجة أن التعليمة بطول كلمتين) .

■ جلب التعليمة : (IF) قراءة التعليمة من موقع بالذاكرة إلى المعالج .

■ عملية فك تشفير (تفسير) التعليمة : (IOD) تحليل أو تفسير التعليمة لتحديد نوع العملية التي سيتم تنفيذها والمعامل (المعاملات) الذي سيتم استخدامه .

■ حساب عنوان المعامل : (OAC) إذا كانت العملية تشتمل الإشارة إلى معامل في الذاكرة أو متاح عبر وحدات الإدخال/الإخراج ، يتم تحديد عنوان المعامل المطلوب .

■ جلب المعامل : (OF) جلب المعامل من الذاكرة أو قراءته من وحدة الإدخال/الإخراج .

■ العمل على (تشغيل) البيانات : (DO) تنفيذ العملية المشار إليها في التعليمة .

■ تخزين المعامل : (OS) كتابة الناتج من تنفيذ التعليمة في الذاكرة أو إلى وحدة الإدخال/الإخراج .

المجلد (3)

سرد هب العام لنظام المعاملات

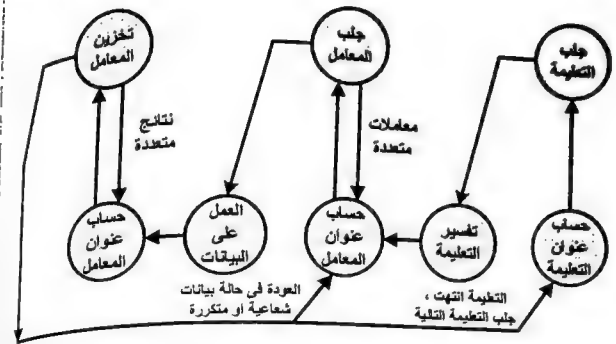
أخيراً ، ويمكن في بعض الأنظمة الحاسوبية أن تُحدد تعليمة واحدة العملية التي سيتم تنفيذها على شعاع (مصفوفة أحادية الأبعاد) من الأعداد أو الأحرف (سلسلة أحادية من الأحرف) أو البيانات كما هو مبين في الشكل (3.6) وهذا ينطوي على تكرار جلب المعامل و/أو عمليات التخزين .

3.4 المقاطعات

تقريباً جميع الحاسبات الآلية توفر آلية تُمكن وحدات أخرى (الذاكرة أو وحدة الإدخال/الإخراج) من مقاطعة العمل العادي للمعالج . والجدول (3.1) يسرد الأنواع الأكثر شيوعاً من المقاطعات . وهنا نحن بحاجة إلى تقديم نبذة عن المقاطعات لأيضاح طبيعة دورة التعليمة في هذه الحالة والآثار المترتبة لاستخدام المقاطعات على بنية الربط البيئي للنظام . والقارئ لا يحتاج أن يركز في هذه المرحلة على تفاصيل انشاء ومعالجة المقاطعات ، ولكن التركيز هنا فقط على الاتصالات بين الوحدات التي تنتج هذه المقاطعات.

الجدول (3.1) – أنواع المقاطعات

النوع	سبب المقاطعة
برنامجي	ينشأ من حالة نتجت من تنفيذ تعليمة ما، مثل فيض حسابي ، تقسيم على صفر ، محاولة تنفيذ تعليمة غير مخصصة ، أو الإشارة إلى موقع خارج المساحة المخصصة للمستخدم .
موقت	ينشأ من الساعة التي بالمعالج ، وهذا يسمح لنظام التشغيل بإجراء بعض الوظائف بانتظام .
الإدخال/الإخراج	ينشأ من متحكم الإدخال/الإخراج كنتيجة لنهاية عملية ما ، أو إشارة لحالة خطأ .
عطل مادي	ينشأ من عطل ما مثل فقدان التغذية الكهربائية أو خطأ قراءة من الذاكرة .



الشكل (3.6) – مخطط للدورة الأساسية لحالات التعليمة

تنطوي الحالات التي في الجزء العلوي من الشكل (3.6) على تبادل أو تواصل بين المعالج والذاكرة أو وحدة الإدخال/الإخراج . والحالات التي في الجزء السفلي من الرسم التخطيطي تتضمن حالات عمل داخل المعالج . فحالة حساب عنوان المعامل (OAC) تظهر مرتين وذلك لأنه قد تنطوي التعليمة على قراءة أو كتابة أو كليهما . ومع ذلك ، فإن العمل المنجز خلال تلك الحالة هو في الأساس نفسه في كلتا الحالتين ، ونحتاج فقط إلى مميزات للحالة (كتابة أم قراءة) . نلاحظ أيضاً أن المخطط يسمح بمعاملات متعددة ونتائج متعددة ، وذلك لأن بعض التعليمات في بعض الأنظمة تتطلب ذلك . فعلى سبيل المثال ناتج تعليمة نظام الحاسب (PDP-11) الخاصة بالجمع (ADD A,B) يجهز بعد التسلسل التالي من الحالات :

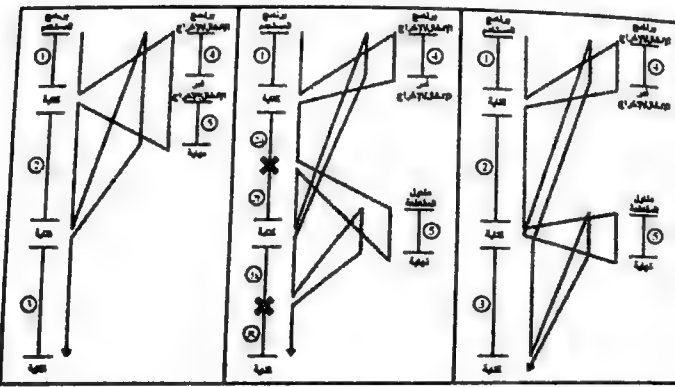
(OS) ← (OAC) ← (DO) ← (OF) ← (OAC) ← (OF) ← (OAC) ← (IOD) ← (IF) ← (IAC)

- سلسلة متتابعة من التعليمات (الجزء رقم 5) في الشكل) لإنهاء العملية ، ويمكن أن تشمل هذه وضع علامة تشير لنجاح أو فشل العملية .
- لأن عملية الإدخال/الإخراج قد تستغرق وقتاً طويلاً نسبياً لإنهاء لذلك فبرنامج الإدخال/الإخراج يبقى في انتظار عملية الإنهاء ، وبالتالي برنامج المستخدم يتوقف في نقطة استدعاء الكتابة (WRITE) لفترة معتبرة من الزمن.

قُدمت المقاطعات في المقام الأول باعتبارها وسيلة لتحسين كفاءة المعالجة ، فعلى سبيل المثال معظم الأجهزة الخارجية هي أبطأ بكثير من المعالج ، ولنفترض أن معالج يرسل بيانات إلى طابعة باستخدام مخطط دورة التعليمات المبين في الشكل (3.3) ، فيعد كل عملية كتابة يجب على المعالج أن يتوقف وأن يبقى معطلاً حتى تستدرك الطابعة ، وطول هذه الوقفة قد يصل إلى عدة مئات أو حتى آلاف من دورات التعليمات التي لا تنطوي على إشارة للذاكرة أو وحدة الإدخال/الإخراج أو التواصل معها والتي يمكن تنفيذها خلال زمن التوقف (المعالج معطل) .

ومن الواضح أن هذا هدر كبير في استخدام المعالج والشكل (3.7 - أ) يوضح هذا الشأن . فبرنامج المستخدم ينفذ سلسلة من استدعاءات الكتابة (WRITE) بينما مع معالجة . والأجزاء البرمجية 1، 2، و 3 تشير إلى سلسلة من التعليمات التي لا تنطوي على إدخال/إخراج . فاستدعاءات الكتابة (WRITE) هي لبرنامج جزئي للإدخال/الإخراج وهو أداة لإدارة موارد النظام والذي من شأنه تنفيذ عملية الإدخال/الإخراج فعلياً ، ويتألف برنامج الإدخال/الإخراج من ثلاثة أقسام :

- سلسلة متتابعة من التعليمات (الجزء رقم 4) في الشكل) للتحضير لبدء التشغيل الفعلي لعملية الإدخال/الإخراج . ويمكن أن يشمل هذا نسخ البيانات المخرجة في مخزن مؤقت خاص وإعداد المتغيرات لإدارة الجهاز الطرفي .
- أمر الإدخال/الإخراج التخلي . ففي حالة عدم استخدام المقاطعات فإن مجرد صدور هذا الأمر يعني أنه على البرنامج الانتظار حتى يقوم جهاز الإدخال/الإخراج بأداء الوظيفة المطلوبة ، وإنتظار البرنامج هو ببساطة عبثة عن إجراء عملية إختيار لنحدد ما إذا انتهت عملية الإدخال/الإخراج أم لا .



(أ) بدون مقاطعات (ب) مقاطعات: انتظار إدخال/إخراج قصير (ج) مقاطعات: انتظار إدخال/إخراج طويل

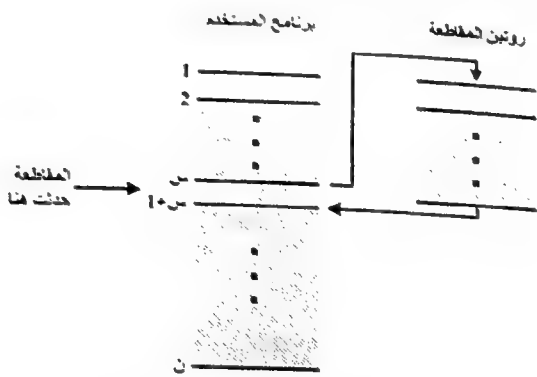
الشكل (3.7) - تسلسل التحكم في برنامج بالمقاطعات و بنونها

3.4.1 المقاطعات ودورة التعليمات

في دورة التعليمات بالمقاطعة يمكن للمعالج أن ينفذ تعليمات أخرى أثناء إجراء عملية الإدخال/الإخراج . وبالنظر إلى تسلسل مسار التحكم المبين في الشكل

(3.7 - ب) ، وكما سبق ذكره فإن برنامج المستخدم يصل إلى نقطة لاستدعاء خدمة نظام في شكل استدعاء كتابة . وبرنامج الإدخال/الإخراج الذي يتم استدعائه في هذه الحالة يتكون فقط من تعليمات تحضيرية وأمر الإدخال/الإخراج الفعلي . وبعد أن يتم تنفيذ هذه التعليمات القليلة يعود التحكم من جديد إلى برنامج المستخدم ، وفي الوقت نفسه يكون الجهاز الخارجي مشغول في قبول البيانات من ذاكرة الحاسب وطباعتها ، وتتم عملية الإدخال/الإخراج في هذه الأثناء مع تنفيذ تعليمات في برنامج المستخدم . وعندما يصبح الجهاز الخارجي مستعداً لتقديم الخدمة بمعنى عندما يكون مستعداً لقبول مزيد من البيانات من المعالج ، فعندها وحدة الإدخال/الإخراج الخاصة بهذا الجهاز الخارجي ترسل إشارة طلب مقاطعة إلى المعالج فيستجيب المعالج لها بتجديد عمل البرنامج الحالي ويقترح إلى برنامج خدمة خاص بذلك الجهاز ويعرف باسم روتين المقاطعة ، ويستأنف المعالج عمله الأصلي بعد أن يخدم الجهاز (النهاية تنفيذ روتين المقاطعة) يشار إلى النقاط التي تحدث بها هذه المقاطعات بعلامات (X) في الشكل (3.7 - ب).

من وجهة نظر البرنامج المستخدم المقاطعة ليست سوى انقطاع في التسلسل الطبيعي للتنفيذ ، فعندما يتم الانتهاء من معالجة المقاطعة (روتين المقاطعة) يستأنف التنفيذ (الشكل- 3.8) . وبالتالي ، برنامج المستخدم لا يحتوي على أي تعليمات خاصة لخدمة المقاطعات ؛ المعالج ونظام التشغيل هما المسؤولان عن وقف البرنامج المستخدم في النقطة التي حدثت فيها المقاطعة والقفز لإجراء روتين المقاطعة ومن ثم استئناف العمل به من نفس النقطة (النقطة التي أوقف فيها تنفيذ البرنامج) .



الشكل (3.8) - انتقال التحكم بواسطة المقاطعة

ولاستيعاب المقاطعات تتم إضافة حالة المقاطعة إلى دورة التعليم كما هو مبين في الشكل (3.9) . ففي حالة المقاطعة يتحقق المعالج لمعرفة ما إذا كانت قد حدثت أي مقاطعة مستنداً على ذلك بوجود إشارة المقاطعة ، وإذا لم يكن هناك مقاطعات في الانتظار عندها يتقدم المعالج إلى دورة الجلب ويجلب التعليم التالية في البرنامج الحالي، وإذا كان هناك مقاطعة في الانتظار فإن المعالج يقوم بما يلي :

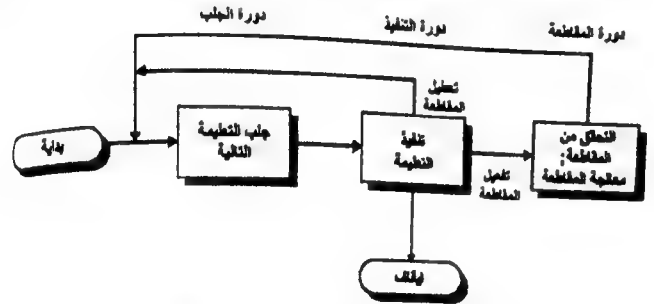
- يُجمد تنفيذ البرنامج الحالي والجاري تنفيذه ويحفظ سياقه ، وهذا يعني حفظ عنوان التعليم التالية للتنفيذ (المحتويات الحالية لعداد البرنامج) وغيرها من البيانات ذات الصلة بالنشاط الحالي للمعالج (محتويات المسجلات المختلفة داخل وحدة المعالجة المركزية).
- يُحمل عداد البرنامج بعنوان بداية البرنامج الجزئي (الروتين) المختص بمعالجة المقاطعة (عنوان أول تعليمية في هذا الروتين) .

ولتوضيح الزيادة في الكفاءة لاحظ الشكل (3.10) وهو عبارة عن رسم تخطيطي زمني استناداً إلى انتقال عناصر التحكم في البرنامج المبين في الشكل (3.7 - أ) والشكل (3.7 - ب).

فالشكل (3.7 - ب) والشكل (3.10) يفترضان أن الزمن اللازم لإنجاز عملية الإدخال/الإخراج قصير نسبياً: أي أقل من الزمن اللازم لإستكمال تنفيذ تعليمات ما بين عمليات الكتابة في برنامج المستخدم، بمعنى أنه قد تُطلب عملية كتابة أخرى قبل أن تستكمل أو تنجز عملية كتابة سابقة (الأنهاء يتم بمقاطعة الإدخال/الإخراج للمعالج بعد أنجاز العملية أو أقرار حالة العملية).

والحالة الأكثر نموذجية خاصة بالنسبة للأجهزة البطينة مثل الطابعة هو أن عملية الإدخال/الإخراج تستغرق وقتاً أطول بكثير من تنفيذ سلسلة من التعليمات الأخرى التي يتضمنها برنامج المستخدم.

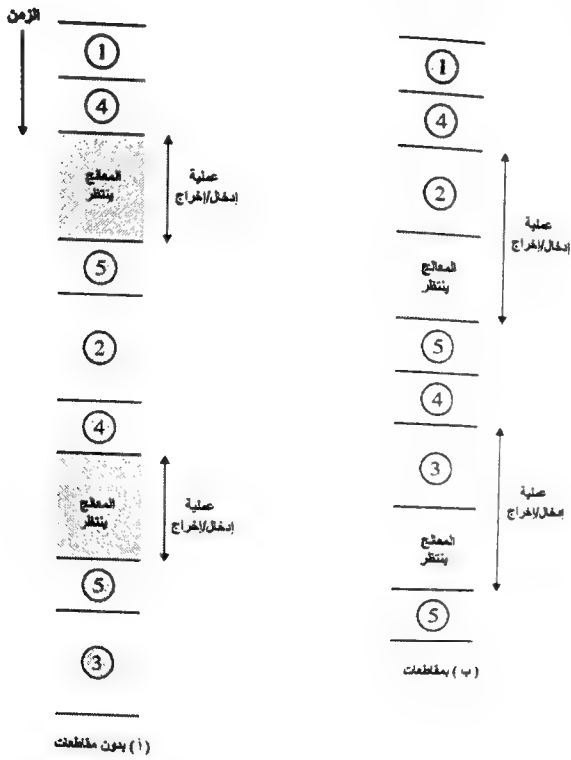
يشير الشكل (3.7 - ج) إلى هذا الوضع، فتسلسل التحكم (التنفيذ) في برنامج المستخدم يصل الاستدعاء الثاني للكتابة (WRITE) قبل أنتهاء عملية الإدخال/الإخراج الناتجة من الاستدعاء الأول وذلك ناتج لعدم انتهاء عملية الإدخال/الإخراج بسبب بطء أجهزة الإدخال/الإخراج، والنتيجة أن برنامج المستخدم يمكث في تلك النقطة.



الشكل (3.9) - دورة التعليمية بالمقاطعة

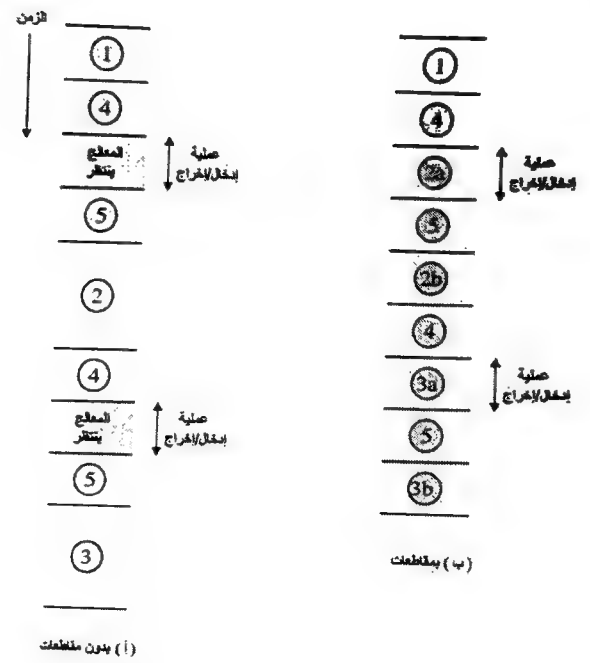
وينتقل الآن المعالج إلى دورة الجلب ويطلب التعليمية الأولى في برنامج معالجة المقاطعة والذي سوف يخدم المقاطعة. وعموماً يعتبر برنامج معالجة المقاطعة جزء من نظام التشغيل، وعادة ما يحدد هذا البرنامج طبيعة المقاطعة وينفذ كل الإجراءات المطلوبة. وفي المثال السابق، يحدد برنامج معالجة المقاطعة أي من وحدات الإدخال/الإخراج أنتج المقاطعة وربما يتفرع إلى برنامج يزود تلك الوحدة ببعض البيانات، وعند الانتهاء من روتين معالجة المقاطعة يمكن للمعالج إستئناف تنفيذ برنامج المستخدم من نقطة التوقيف (الأنقطاع).

ومن الواضح أن هناك بعض الإضافات إلى هذه العملية إذ يجب تنفيذ تعليمات إضافية (في روتين معالجة المقاطعة) لتحديد طبيعة المقاطعة والبت في الإجراء المناسب، ومع ذلك، فإنه نظراً للزمن الكبير نسبياً الذي سيضيع في الانتظار أثناء عملية الإدخال/الإخراج التقليدية فإن المعالج يمكن إستخدامه بكفاءة أكبر بكثير باستخدام المقاطعات.



الشكل (3.11) - تزامن برنامج : انتظار طويل للإدخال/الإخراج

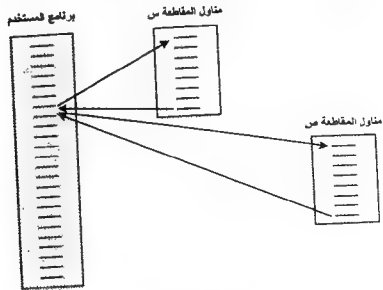
وبين الشكل (3.12) مخطط معدل لحالات دورة التعليم الذي يشمل على حالة معالجة المقاطعة .



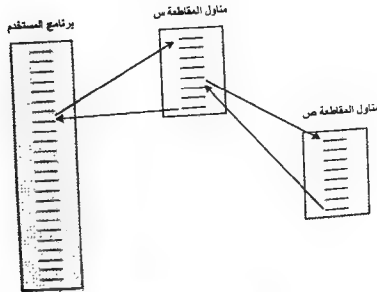
الشكل (3.10) - تزامن برنامج : انتظار قصير للإدخال/الإخراج

وعند الانتهاء من عملية الإدخال/الإخراج السابقة يمكن تنفيذ استدعاء الكتابة الجديد وتبدأ عملية إدخال/إخراج جديدة . والشكل (3.11) يبين التزامن لهذا الوضع مع وبدون استخدام المقاطعة ، ويمكننا أن نرى أنه لا يزال هناك مكاسب في الكفاءة ؛ لأن جزءا من الزمن خلال عملية الإدخال/الإخراج يتداخل مع التنفيذ الجاري للتعليمات الأخرى التي يتضمنها برنامج المستخدم .

استئناف برنامج المستخدم من تم يتحقق المعالج لمعرفة ما إذا حدثت أي مقاطعات إضافية لكي ينفذها حسب تسلسل وصولها . هذا النهج بسيط حيث يتم التعامل مع المقاطعات في ترتيب تسلسلي صارم (الشكل 3.13 - أ) .



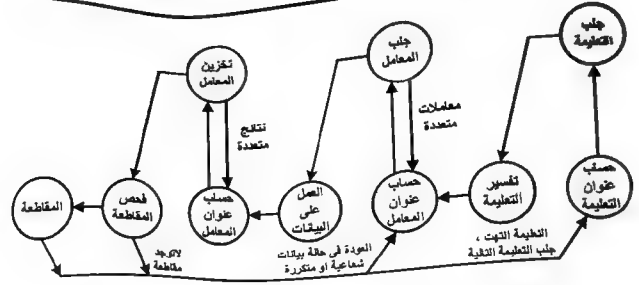
(أ) معالجة المقاطعات المتتالية



(ب) معالجة المقاطعات المتداخلة

الشكل (3.13) - انتقال التحكم في المقاطعات المتعددة

العيب في النهج السابق هو أنه لا يأخذ بعين الاعتبار الأولوية النسبية أو الاحتياجات في الوقت الحرج لبعض المقاطعات التي تحدث في آن واحد لكن من



الشكل (3.12) - مخطط لدورة حالات التعليم بالمقاطعة

3.4.2 المقاطعات المتعددة

ركزت المناقشة السابقة فقط على وقوع مقاطعة واحدة ولنفترض الآن حدوث مقاطعات متعددة في آن واحد بمعنى مترامنة في الحدوث والتنفيذ ، وعلى سبيل المثال برنامج يستقبل بيانات على خط إتصالات ويطلع نتائج في نفس الوقت . فالطابعة سوف تحدث مقاطعة كلما أنهت عملية طباعة ، ومتحكم خط الإتصال سيحدث مقاطعة كلما وصلت وحدة من البيانات ، وهذه الوحدة قد تكون إما حرفاً واحداً أو قالباً وهذا يتوقف على طبيعة ضبط الإتصال ، وعلى كل حال فإنه من الممكن أن تحدث أثناء معالجة مقاطعة الطابعة مقاطعة الإتصال .

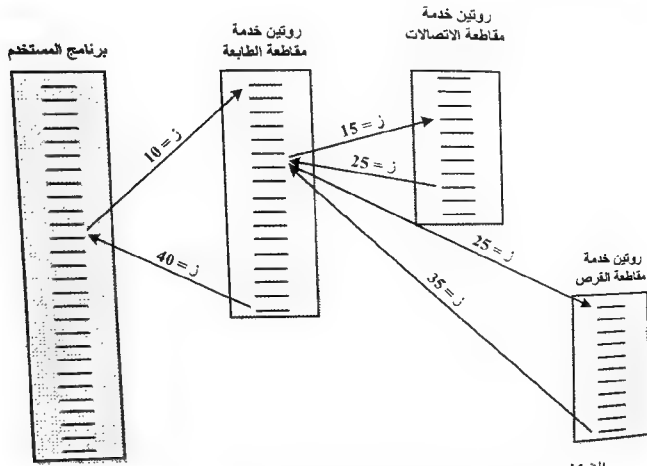
نهجين يمكن اتخاذهما للتعامل مع المقاطعات المتعددة . الأول هو تعطيل المقاطعات أثناء معالجة مقاطعة . وتعطيل المقاطعة يعني ببساطة أن المعالج سيتجاهل أي إشارة طلب مقاطعة ، وإذا حدثت مقاطعة خلال هذا الوقت فأنها تبقى عادة مجمدة وسيتم فحصها من قبل المعالج بعد تفعيل المعالج للمقاطعات من جديد . وهكذا ، فعندما يُنفذ برنامج المستخدم وتحدث مقاطعة ، فإنه يتم تعطيل المقاطعات فوراً . وبعد إنهاء روتين معالجة المقاطعة يتم تفعيل المقاطعات قبل

وحدات مختلفة الوظائف والأولويات . فعلى سبيل المثال عند وصول مدخلات من خط الاتصال قد يُحتاج لاستيعابها بسرعة لإفساح المجال لمزيد من المدخلات، وإذا لم تتم معالجة الدفعة الأولى من المدخلات قبل وصول الدفعة الثانية قد يتم فقدان بعض البيانات .

النهج الثاني هو تحديد أولويات المقاطعات والسماح للمقاطعة ذات الأسبقية الأعلى بإيقاف روتين معالجة مقاطعة ذات أسبقية أدنى (الشكل 3.13 - ب) . كمثال على النهج الثاني ، لاحظ المثال التالي : نظام من ثلاثة أجهزة إدخال/إخراج : طابعة ، قرص ، وخط الاتصالات ، مع أسبقيات متزايد من 2 ، 4 و 5 على التوالي ، والشكل (3.14) يوضح التسلسل الممكن للأحداث . يبدأ برنامج المستخدم في $z=0$ ، عند $z=10$ تحدث مقاطعة الطابعة ، ويتم وضع معلومات المستخدم في مكس النظام وينتقل التنفيذ إلى روتين خدمة مقاطعة الطابعة ، وفي أثناء تنفيذ هذا الروتين وعند $z=15$ تحدث مقاطعة الاتصالات ، ولأن خط الاتصالات لديه أسبقية أعلى من الطابعة يمنح حق المقاطعة ، ويتم مقاطعة روتين خدمة الطابعة وتوضع بيانات حالته في المكس ، وينتقل التنفيذ إلى روتين خدمة مقاطعة الاتصالات . وأثناء تنفيذ روتين خدمة الاتصالات تحدث مقاطعة القرص عند $z=20$ ، ولأن هذه المقاطعة هي ذات أسبقية أقل تُجمد ببساطة ويستمر روتين الاتصالات في التنفيذ حتى النهاية .

وعندما ينتهي روتين خدمة الاتصالات عند $z=25$ فإنه تتم استعادة الحالة السابقة للمعالج ، وهي استمرار تنفيذ روتين خدمة مقاطعة الطابعة . ومع ذلك ، فإنه قبل أن يتم تنفيذ تعليمة واحدة من روتين مقاطعة الطابعة يمنح المعالج الأسبقية لمقاطعة القرص (أعلى أسبقية من الطابعة) وينقل السيطرة إلى روتين خدمة

القرص . فقط عند انتهاء روتين خدمة القرص كاملاً ($z=35$) يُستأنف تنفيذ روتين خدمة الطابعة ، وعندما ينتهي هذا الروتين ($z=40$) يرجع التحكم في النهاية إلى برنامج المستخدم .



الشكل (3.14) - مثال على التسلسل الزمني للمقاطعات المتعددة

3.5 وظيفة الإدخال/الإخراج

حتى الآن ناقشنا عمل الحاسب كنظام مُتحكم به من قبل المعالج ، ولقد تم التركيز في المقام الأول على التفاعل بين المعالج والذاكرة ، وقد ألمحت المناقشة للدور المناط بأجهزة الإدخال/الإخراج ، وسيناقش هذا الدور بالتفصيل في الفصل (10)، ولكن يمكن تناول ملخصاً موجزاً له هنا .

وحدة الإدخال/الإخراج (على سبيل المثال ، مُتحكم القرص) يمكنها تبادل البيانات مباشرة مع المعالج . وكما أن المعالج يمكنه الشروع في القراءة أو الكتابة من الذاكرة وتحديد عنوان موقع معين ، ويمكن للمعالج أيضاً قراءة البيانات أو كتابة البيانات من وإلى وحدة الإدخال/الإخراج ، وفي الحالة الأخيرة يحدد المعالج جهازاً معيناً مُتحكماً به من قبل وحدة ادخال/إخراج خاصة ، وبالتالي يحدث تسلسل تعليمات مماثل للذي في الشكل (3.5) ولكن مع استخدام تعليمات ادخال/إخراج بدلاً من تعليمات توضح للذاكرة .

وفي بعض الحالات ، من المستحسن أن يسمح لتبادل الإدخال/الإخراج ان يحدث مباشرة مع الذاكرة ، وفي مثل هذه الحالة يُمنح المعالج وحدة الإدخال/الإخراج سلطة القراءة من أو الكتابة إلى الذاكرة بحيث ان النقل ما بين الإدخال/الإخراج والذاكرة يحدث بدون الارتباط بالمعالج وخلال مثل هذا النقل فإن وحدة الإدخال/الإخراج تُصدر اوامر القراءة أو الكتابة إلى الذاكرة وتخفف من مسؤولية المعالج على التبادل ، وتعرف هذه العملية بالوصول المباشر للذاكرة (DMA) وسيتم شرحها في الفصل (10) .

3.6 هياكل التوصيل البيني

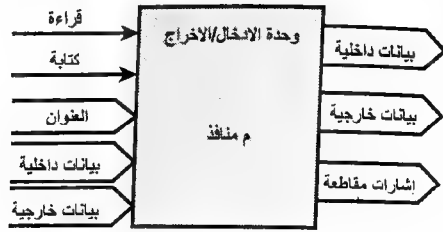
يتكون نظام الحاسب من مجموعة مكونات أو وحدات من ثلاثة أنواع أساسية (المعالج والذاكرة و الإدخال/الإخراج) تتصل مع بعضها البعض . وفي الواقع ، فإن الحاسب عبارة عن شبكة من الوحدات الأساسية ، وبالتالي يجب أن يكون هناك مسارات لربط هذه الوحدات ، ويطلق على مجموعة المسارات التي تربط مختلف وحدات الحاسب بهيكل الربط البيني .

التركيب العام لنظام الحاسب البيني

إن تصميم هذا الهيكل يعتمد على التبادل الذي يجب أن يتم بين وحدات نظم الحاسب . ويوضح الشكل (3.15) أنواع التبادلات التي يحتاجها كل نوع من الوحدات في الحاسب وذلك بتوضيح المتطلبات الرئيسية من المخلات والمخرجات لكل نوع من الوحدات :

- الذاكرة : عادة ما تتكون وحدة الذاكرة من عدد محدد (ن) من الكلمات المتساوية الطول . ولكل كلمة عنوان رقمي وحيد (0، 1، 2، ... ، ن-1) ، فكل كلمة من البيانات يمكن قراءتها من أو كتابتها إلى الذاكرة حسب ما تحدده إشارات تحكم القراءة والكتابة و عنوان موقع هذه الكلمة .
- وحدة الادخال/الإخراج : بالنسبة لنظام الحاسب من الداخل الإدخال/الإخراج يشبه وظيفياً الذاكرة ، لذلك فوحدة الإدخال/الإخراج ترتبط بمسارات داخلية مع النظام . الوحدة يمكنها اجراء نوعين من العمليات هما القراءة والكتابة ، بالإضافة الى ذلك فإن وحدة الإدخال/الإخراج قد تتحكم في أكثر من جهاز خارجي واحد ، ويمكن الإشارة إلى كل ارتباط مع جهاز خارجي بتنفيذ بعضى عنواناً وحيداً (على سبيل المثال ، 0، 1، ... ، م-1) ، وهناك أيضاً مسارات خارجية مع الجهاز الخارجي لإدخال وإخراج البيانات . وأخيراً ، قد تكون وحدة الإدخال/الإخراج قادرة على إرسال إشارات مقاطعة إلى المعالج .
- المعالج : يقرأ المعالج (تدخل) التعليمات والبيانات ، ويكتب (تخرج) البيانات بعد المعالجة ، ويستخدم إشارات تحكم للسيطرة على كامل العمل العام لنظام الحاسب ، وكذلك يستقبل إشارات المقاطعة .

القائمة السابقة تحدد البيانات التي يتم تبادلها . فهيكال الربط البيني يجب أن يدعم الأنواع التالية من التحويلات :



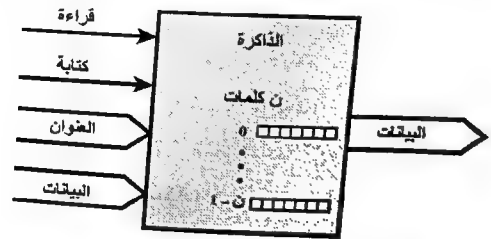
الشكل (3.15 - ب) - تبادلات وحدات الحاسب

3.7 ناقل الربط البيني

الناقل هو مسار الاتصال الذي يربط جهازين أو أكثر . وإحدى السمات المميزة للناقل هو أنه وسيلة نقل مشتركة حيث أن أجهزة متعددة ترتبط بالناقل ، والإشارة المرسله من قبل أي جهاز متاحة للأستقبال من قبل جميع الأجهزة الأخرى المرتبطة بالناقل ، فإذا قام جهازان بالإرسال خلال نفس الفترة الزمنية فإن إشارتهما تتداخل وتصبح مشوهة وبالتالي - في وقت ما - جهاز واحد فقط يمكنه الإرسال بنجاح .

- **الذاكرة إلى المعالج :** المعالج يقرأ تعليمات أو وحدة بيانات من الذاكرة .
- **المعالج إلى الذاكرة :** المعالج يكتب وحدة بيانات إلى الذاكرة .
- **الإدخال/الإخراج إلى المعالج :** المعالج يقرأ بيانات من جهاز الإدخال/الإخراج عن طريق وحدة الإدخال/الإخراج .
- **المعالج إلى الإدخال/الإخراج :** المعالج يرسل البيانات إلى جهاز الإدخال/الإخراج .
- **الإدخال/الإخراج من أو إلى الذاكرة :** في هاتين الحالتين ، يتم السماح لوحدة الإدخال/الإخراج بتبادل البيانات مباشرة مع الذاكرة ، ومن دون المرور عبر المعالج ، وذلك بإستخدام الوصول المباشر للذاكرة (DMA) .

على مر السنين ، تمت محاولة عدة هياكل للربط البيني ، والأكثر شيوعا هو الناقل العام والناقل المتعدد ، ويخصص ما تبقى من هذا الفصل لتقييم بنية الناقل.



الشكل (3.15 - أ) - تبادلات وحدات الحاسب

توفر خطوط البيانات المسار لانتقال البيانات مابين وحدات النظام ، وهذه الخطوط - مع بعض - تدعى ناقل البيانات . ناقل البيانات قد يتضمن 32 أو 64 أو 128 خط منفصل أو ربما أكثر ، وعدد الخطوط يشار إليه بعرض ناقل البيانات . ونتيجة لأن كل خط يحمل فقط خانة واحدة في كل مرة ، فإن عدد الخطوط تحدد عدد الخانات التي يمكن نقلها بالتوازي في كل مرة . فعرض ناقل البيانات هو مقياس أساسي لتحديد الكفاءة العامة للنظام . على سبيل المثال ، إذا كان عرض ناقل البيانات 32 خانة والتعليمية طولها 64 خانة ، ففي هذه الحالة يجب على المعالج التواصل مع الذاكرة مرتين خلال كل دورة تعليمية .

تستخدم خطوط العناوين للدلالة على مصدر أو وجهة البيانات التي على ناقل البيانات . على سبيل المثال ، إذا رغب المعالج في قراءة كلمة (8 ، 16 ، أو 32 خانة) من البيانات من الذاكرة فإنه يضع عنوان الكلمة المرغوب فيها على خطوط العناوين . ومن الواضح أن عرض ناقل العناوين يحدد الحد الأقصى للسعة المحتملة لذاكرة النظام . وعلاوة على ذلك ، خطوط العناوين يمكن أن تستخدم لتحديد منافذ الإدخال/الإخراج . ونموذجيا الخانات العليا في الترتيب تستخدم لأختيار وحدة معينة على الناقل ، بينما تحدد الخانات الدنيا في الترتيب موقع ذاكرة أو منفذ إدخال/إخراج في تلك الوحدة . فعلى سبيل المثال ، ناقل عناوين مكون من 8-خانات ، فالعنوان 01111111 وأدناه يمكن أن تؤثر لمواقع في وحدة ذاكرة (الوحدة - 0) بسعة 128 كلمة للوحدة ، والعنوان 10000000 وما فوقه تؤثر لأجهزة مرتبطة بوحدة الإدخال/الإخراج (الوحدة - 1) .

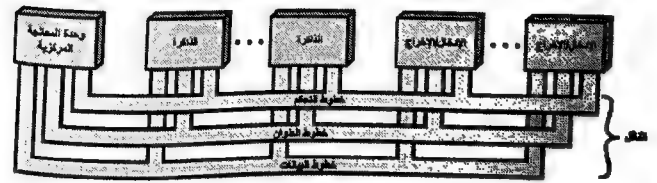
تستخدم خطوط التحكم للسيطرة على الوصول واستخدام خطوط البيانات والعناوين وذلك لأن خطوط البيانات والعناوين مُشتركة مابين جميع مكونات

نموذجيا ، يتضمن الناقل مسارات أو خطوط اتصال متعددة ، وكل خط له القدرة على نقل إشارات متمثلة في الثنائي 1 والثنائي 0 . زمنيا يمكن نقل سلسلة من الخانات الثنائية عبر خط واحد وبالتالي ناقل بمجموعة خطوط يمكن استخدامه لنقل مجموعة خانات بالتوازي ، وعلى سبيل المثال ، وحدة بيانات من 8-خانات يمكن نقلها على ناقل من 8 خطوط .

يتضمن نظام الحاسب عدداً من النواقل المختلفة التي توفر مسارات مابين المكونات في المستويات المتعددة من هيكلية نظام الحاسب . والناقل الذي يربط المكونات الأساسية (المعالج ، الذاكرة ، الإدخال/الإخراج) يدعى ناقل النظام ، وهيكلية الربط البيئي تعتمد في الشائع على استخدام ناقل نظام واحد أو أكثر .

3.7.1 بنية الناقل

ناقل النظام يحتوي من 50 الى عدة مئات من الخطوط المنفصلة ، وكل خط مخصص لوظيفة او معنى محدد . ورغم وجود عدة تصاميم للناقل إلا أنه في إي ناقل يمكن تصنيف الخطوط الى ثلاث مجموعات وظيفية (الشكل 3.16) : خطوط بيانات وخطوط عناوين وخطوط تحكم ، وبالإضافة لذلك ربما توجد خطوط توزيع الطاقة بحيث توفر التغذية الكهربائية للوحدات المرفقة .



الشكل (3.16) - مخطط ربط الناقل

النظام ، ويجب أن يكون هناك وسيلة ما للسيطرة على استخدامها . فإشارات التحكم ترسل معلومات السيطرة والتزامن ما بين وحدات النظام ، وإشارات التزامن تشير إلى صحة توقيت البيانات والعناوين ، أما إشارات السيطرة فإنها تحدد العمليات الواجب أداؤها . نموذجيا ، تشمل خطوط التحكم :

- كتابة في الذاكرة : يسبب كتابة البيانات التي على متن الناقل في الموقع المعنون .
- قراءة من الذاكرة : يسبب قراءة البيانات من الموقع المعنون و وضعها على متن الناقل .
- كتابة في وحدة الإدخال/الإخراج : يسبب أخراج البيانات التي على متن الناقل إلى منفذ إدخال/إخراج معنون.
- قراءة من وحدة الإدخال/الإخراج : يسبب إدخال البيانات من منفذ إدخال/إخراج معنون و وضعها على متن الناقل .
- إرسال التسليم : تشير إلى أن البيانات قد وُضعت على متن الناقل أو قبلت منه .
- طلب الناقل : يشير إلى أن وحدة ما تريد السيطرة على الناقل .
- منح الناقل : يشير إلى أن الوحدة الطالبة منحت السيطرة على الناقل .
- طلب المقاطعة : يشير إلى أن هناك مقاطعة لا تزال تنتظر .
- إقرار المقاطعة : أشعار بأن المقاطعة المنتظرة قد تم التعرف عليها .
- الساعة : تستخدم لمزامنة العمليات .
- الإعادة : تهيئة جميع الوحدات .

ويتم عمل الناقل على النحو التالي : إذا رغبت وحدة في إرسال بيانات إلى وحدة أخرى ، فيجب أن تفعل شيئين : (1) الحصول على حق استخدام الناقل ، (2) نقل البيانات على متن الناقل . وإذا أرادت وحدة طلب بيانات من وحدة أخرى ، فإنه يجب (1) الحصول على حق استخدام الناقل ، (2) نقل الطلب إلى وحدة أخرى من خلال خطوط التحكم والعنونة المناسبين ويجب بعدها أنتظار الوحدة الثانية كي ترسل البيانات .

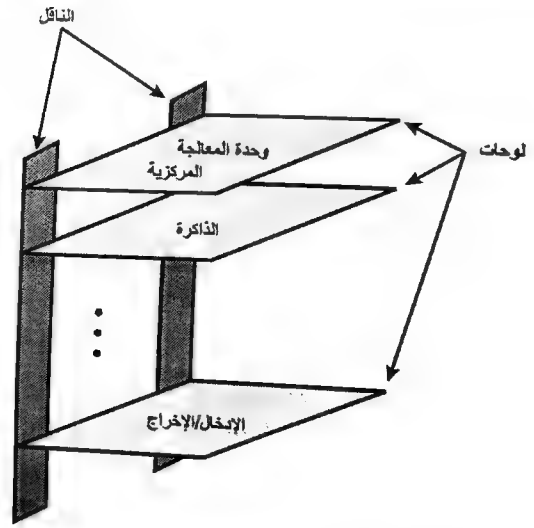
ماديا ، نظام الناقل هو في الواقع عدد من الموصلات الكهربائية المتوازية . ففي الناقل التقليدي هذه الموصلات هي خطوط معدنية محفورة في بطاقة أو لوحة (لوحة الدوائر المطبوعة) . والناقل يمتد عبر مكونات النظام كافة ، وكل واحدة منها ترتبط مع بعض أو كل خطوط الناقل و الشكل (3.17) يصور الترتيب الفعلي التقليدي .

وفي هذا الشكل يتألف الناقل من عمودين رأسيين من الموصلات ، وعلى طول الأعمدة وبمسافات منتظمة هناك نقاط تعليق على شكل فتحات تمتد أفقيا لدعم لوحة الدوائر المطبوعة . المكونات الرئيسية للنظام موضوعة على لوحة أو أكثر وتتعلق مع الناقل من خلال فتحات أفقية ويقع هذا الترتيب بالكامل داخل هيكل مغلف .

ولا يزال هذا المخطط يستخدم في بعض الناقلات المرتبطة مع نظام الحاسب ، ومع ذلك تميل النظم الحديثة إلى وضع كافة المكونات الرئيسية على متن لوحة واحدة مع أكثر من عنصر على الشريحة الواحدة كما في المعالج ، وبالتالي ، فإن الناقل الذي على الشريحة يربط المعالج والذاكرة السريعة ، وفي حين أن الناقل

الذي على اللوحة قد يربط المعالج مع الذاكرة الرئيسية والمكونات الأخرى (هيكليّة من الناقلات) .

وهذا الترتيب هو الأكثر ملائمة حيث يُمكن من الحصول على نظام حاسب صغير قابل للتوسعة لاحقاً (مزيداً من الذاكرة وعدد أكثر من وحدات الإدخال/الإخراج) وذلك بإضافة المزيد من اللوحات فإذا فشل مكون على لوحة ما يمكن بسهولة إزالة هذه اللوحة واستبدالها .



الشكل (3.17) - التركيب النموذجي لمعمارية الناقل

3.7.2 هيكليّة الناقلات المتعددة

إذا تم توصيل عدد كبير من الأجهزة إلى الناقل فإن الأداء سيء ، وذلك للأسباب الرئيسية التالية :

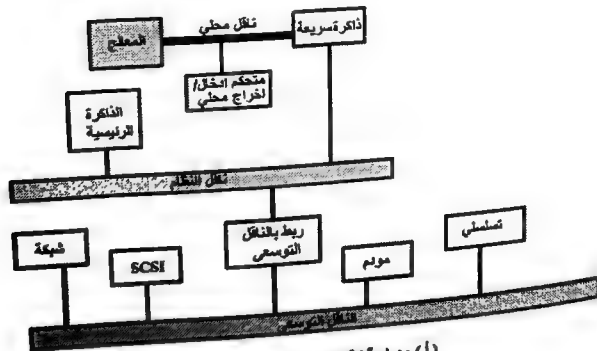
1. بشكل عام ، كلما زاد عدد الأجهزة المرفقة إلى الناقل ، زاد طول الناقل ، وبالتالي زاد تأخير التوصيل . ويُحدد هذا التأخير الزمن الذي تستغرقه الأجهزة لتنسيق استخدام الناقل ، فعند تمرير السيطرة على الناقل من جهاز إلى آخر باستمرار يمكن لتأخيرات التوصيل من التأثير بشكل ملحوظ على الأداء.

2. قد يصبح الناقل عنق الزجاجة في النظام عندما يقترب مجموع طلبات نقل البيانات إلى قدرة الناقل . ويمكن مواجهة هذه المشكلة إلى حد ما عن طريق زيادة معدل البيانات التي يمكن للناقل أن يحملها وذلك باستخدام ناقلات أوسع (على سبيل المثال ، زيادة ناقل البيانات من 32-خانة إلى 64-خانة) . ومع ذلك لأن معدل البيانات التي تولدها الأجهزة المتصلة بالناقل (على سبيل المثال ، متحكم الرسوميات والفيديو ، و رابط شبكة الاتصال) تزداد بسرعة مما أدى بالناقل إلى أن يخسر هذا السباق في نهاية المطاف .

وفقاً لذلك ، فإن معظم أنظمة الحاسب تستخدم ناقلات متعددة موضوعة عادة في تسلسل هرمي ، والشكل (3.18 - أ) يبين نموذج لهذه البنية التقليدية . فالناقل المحلي يربط المعالج إلى الذاكرة السريعة والتي يمكن أن تدعم واحداً أو أكثر من الأجهزة المحلية . ومُتحكم الذاكرة السريعة يربط الذاكرة السريعة مع الناقل المحلي وناقل النظام والذي بدوره يربط كل وحدات الذاكرة الرئيسية .

السرعة ، وهذا الترتيب يعرف أحيانا باسم معمارية ميزانين . ويُظهر الشكل (3.18-ب) النمط النموذجي لهذا النهج . ومرة أخرى ، هناك ناقل محلي يربط المعالج إلى مُتحكم الذاكرة السريعة والذي بدوره متصل بناقل النظام الذي يدعم الذاكرة الرئيسية وقد تم دمج مُتحكم الذاكرة السريعة مع جسر أو وحدة تخزين مؤقت متصلة بناقل عالي السرعة .

ويدعم هذا الناقل العالي السرعة الربط بالشبكات المحلية عالية السرعة مثل الإيثرنت السريعة 100-ميغابايت ثنائية في الثانية ، ومُتحكمات الفيديو ومحطات عمل الرسوميات ، فضلاً عن الربط مع مُتحكم ناقل الطرفيات المحلية مثل (SCSI) و (FireWire) ، وهذا الأخير هو تنظيم لناقل عالي السرعة مصمم خصيصاً لدعم أجهزة الإدخال/الإخراج ذات القدرات العالية . ولا تزال تعتمد الأجهزة ذات السرعة المنخفضة على الناقل التوسعي مع رابط تخزين مؤقت لحركة المرور بين الناقل التوسعي والناقل العالي السرعة .



الشكل (3.18-أ) - أمثلة لمعماريات الناقل

إن استخدام بنية الذاكرة السريعة يعزل المعالج عن متطلبات التواصل باستمرار مع الذاكرة الرئيسية ، وبالتالي يتيح نقل الذاكرة الرئيسية من الناقل المحلي إلى ناقل النظام وبهذه الطريقة فإن نشاط الإدخال/الإخراج من وإلى الذاكرة الرئيسية عبر ناقل النظام لا يتداخل مع نشاط المعالج .

ومن الممكن ربط مُتحكمات الإدخال/الإخراج مباشرة على ناقل النظام ، ولزيادة الكفاءة يمكن الاستفادة من ناقل توسعي أو أكثر لهذا الغرض بحيث أن الناقل التوسعي ينسق نقل البيانات بين ناقل النظام و مُتحكمات الإدخال/الإخراج المرتبطة بالناقل التوسعي . وهذا الترتيب يسمح للنظام بدعم مجموعة واسعة من أجهزة الإدخال/الإخراج ، وفي الوقت نفسه يعزل حركة مرور الذاكرة إلى المعالج عن حركة مرور الإدخال/الإخراج .

يبين الشكل (3.18-أ) بعض الأمثلة النموذجية لأجهزة الإدخال/الإخراج التي يُمكن أن تُرفق بالناقل التوسعي . فروابط الاتصالات الشبكية تشمل شبكة الاتصالات المحلية (LAN) مثل 10-ميغا ثمان في الثانية إيثرنت (Ethernet) وشبكة الاتصالات الموسعة (WAN) مثل تقنية شبكة التبديل - بالحرمة (Packet-Switching) . ونظام الربط الحاسوبي (SCSI) هو نوع من تقنية الناقلات التي تستخدم لدعم محركات الأقراص المحلية وغيرها من الأجهزة الطرفية ، والمنفذ التسلسلي يمكن أن يستخدم لربط الطابعة أو الماسح الضوئي .

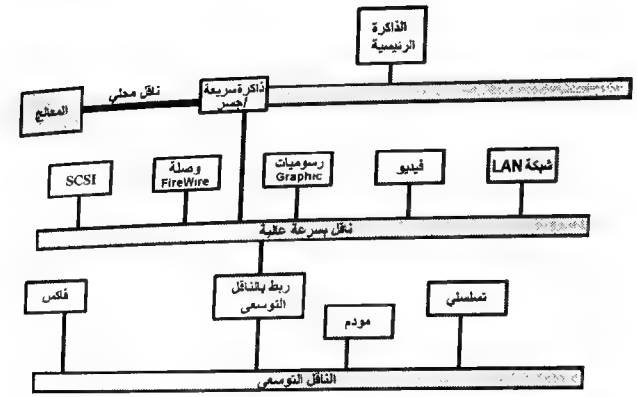
إن هذه العمارة التقليدية للناقل تنقسم بالكفاءة إلى حد معقول ولكنها تنخفض كلما نظرنا إلى الأداء المتزايد لأجهزة الإدخال/الإخراج . واستجابة لهذه المطالب المتزايدة اتخذت الصناعة منهجاً مشتركاً في بناء ناقلات عالية السرعة متكاملة بشكل وثيق مع بقية النظام ولا تتطلب سوى جسر بين ناقل المعالج والناقل العالي

الجدول (3.2) - عناصر تصميم الناقل

النوع :	عرض الناقل :
<ul style="list-style-type: none"> مخصص مشترك 	<ul style="list-style-type: none"> عنوان بيانات
طريقة التحكم :	شكل نقل البيانات :
<ul style="list-style-type: none"> مركزي موزع 	<ul style="list-style-type: none"> قراءة كتابة قراءة - تعديل - كتابة قراءة - بعد - كتابة قالب
الزمان :	
<ul style="list-style-type: none"> متزامن غير متزامن 	

3.7.3.1 أنواع الناقل

يمكن تصنيف الناقل إلى نوعين عامين : مخصص أو مشترك . فأما خط الناقل المخصص فيتم تخصيصه بشكل دائم إما إلى وظيفة ما أو لمجموعة فرعية من مكونات الحاسب المادية . ومثال التخصيص الوظيفي هو استخدام خطين منفصلين مخصصين أحدهما للعناوين و الثاني للبيانات وهو شائع في العديد من الناقلات غير أن هذا ليس ضرورياً . وعلى سبيل المثال ، يمكن أن تُنقل معلومات العنوان والبيانات على نفس مجموعة الخطوط باستخدام خط تحكم بصلاحية العنوان . ففي بداية نقل البيانات يتم وضع العنوان على متن الناقل ويتم تنشيط خط صلاحية العنوان ، وعند هذه النقطة ، كل وحدة (مربطة بالناقل) لديها فترة محددة من الوقت لنسخ العنوان وتحديد ما إذا كانت هي المقصودة ، ثم تتم إزالة العنوان من على الناقل وتستخدم خطوط الناقل نفسه لاحقاً لنقل البيانات



(ب) مصاريف عالية الأداء

الشكل (3.18) - أمثلة لمعماريات الناقل

فميزة هذا الترتيب هي أن الناقل عالي السرعة يجعل الأجهزة المرتفعة الطلب ملاصقة للمعالج ومتكاملة معه وفي الوقت نفسه مستقلة عن المعالج ، وبالتالي يمكن تحمل الاختلافات ما بين سرعة المعالج وسرعة الناقل عالي السرعة وتعريف خطوط الإشارة . والتغيير في معمارية المعالج لا تؤثر على الناقل عالي السرعة ، والعكس بالعكس .

3.7.3 عناصر تصميم الناقل

على الرغم من وجود مجموعة متنوعة من التصميمات المختلفة للناقلات فإن هناك عدداً قليلاً من المعالم الأساسية أو عناصر التصميم هي التي تُصنف وتُميز الناقلات . ويسرد الجدول (3.2) العناصر الرئيسية في التصميم .

تحكم الناقل أو المُحكّم (Arbiter) وهو المسؤول عن تخصيص الحصّة الزمنية على الناقل (بين مجموعة وحدات) وقد يكون الجهاز وحدة منفصلة أو جزء من المعالج .

وفي الموزعة ، ليس هناك وحدة تحكم مركزية وبدلاً من ذلك ، كل وحدة تحتوي على وحدة تحكم في الوصول إلى الناقل وكل الوحدات تعمل معا لتبادل استخدام الناقل . وفي الأسلوبين للتحكم فإن الغرض هو تحديد جهاز واحد ، سواء المعالج أو وحدة الإدخال/الإخراج ، كمسيطر (السيد) على الناقل . ويجوز للسيطر الشروع في نقل البيانات (على سبيل المثال ، القراءة أو الكتابة) مع الأجهزة الأخرى التي تقوم بدور المستخدم (الخادم) في هذا التبادل .

3.7.3.3 التزامن

يشير التزامن للطريقة التي يتم بها تنسيق الأحداث على متن الناقل . يستخدم الناقل إما التوقيت المتزامن أو التوقيت غير المتزامن . ففي التوقيت المتزامن (Synchronous) يتم تحديد وقوع الأحداث على متن الناقل بواسطة نبضة الساعة ، وفي هذه الحالة يتضمن الناقل خطاً للساعة بحيث ترسل عليه تسلسلاً تناوبياً منتظماً من 1 و 0 متكافئ المدة (نبضات) . ويشار إلى انتقال واحد من 1 إلى 0 كدورة ساعة أو دورة الناقل (Clock cycle or Bus cycle) وهي تُحدد الفسحة الزمنية للنبضة وكل الأجهزة الأخرى على متن الناقل يمكنها قراءة خط نبضة الساعة وجميع الأحداث تبدأ عند بداية دورة نبضة الساعة ، ويبين الشكل (3.19) نموذجاً مبسطاً لمخطط التوقيت المتزامن لعمليات القراءة والكتابة .

في القراءة أو الكتابة ، ويعرف هذا الأسلوب من استخدام نفس الخطوط لأغراض متعددة بالمشاركة الزمنية .

إن ميزة أسلوب المشاركة الزمنية هو استخدام عدد أقل من الخطوط مما يوفر مساحة وكذلك التكلفة . والعيب هو الحاجة لدوائر أكثر تعقيداً داخل كل وحدة للتحكم في الناقل (تمييز الموجود على الناقل ببيانات أم عنوان) . أيضاً ، هناك انخفاض محتمل في الأداء بسبب أن أحداث معينة قد تشترك في نفس الخطوط لا يمكن أن تحدث بالتوازي .

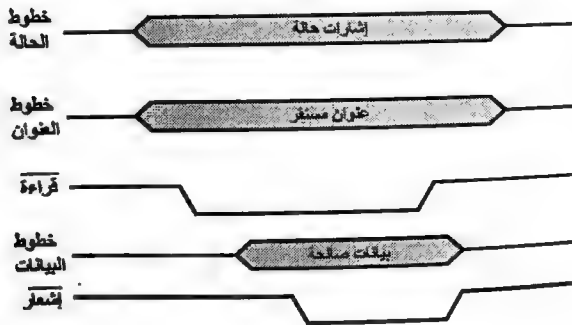
ويشير التخصيص المادي إلى استخدام ناقلات متعددة ، كل منها يربط فقط مجموعة فرعية من الوحدات . والمثال النموذجي هو استخدام ناقل إدخال/إخراج لربط جميع وحدات الإدخال/الإخراج ، ثم يتم توصيل هذا الناقل إلى الناقل الرئيسي من خلال نوع ما من وحدات تحويل الإدخال/الإخراج . والميزة المحتملة للتخصيص المادي هي الإنتاجية العالية نتيجة أن التزامن أقل في الناقل والعيب هو زيادة حجم وتكلفة النظام .

3.7.3.2 طريقة التحكم

في جميع النظم البسيطة ، أكثر من وحدة قد تُريد السيطرة على الناقل ، فعلى سبيل المثال ، قد تحتاج وحدة إدخال/إخراج للقراءة أو الكتابة مباشرة إلى الذاكرة دون إرسال البيانات إلى المعالج ، ولأن وحدة واحدة فقط في وقت ما يمكن أن تستخدم الناقل بنجاح (نقل بيانات) بين مجموعة وحدات متصلة بالناقل كانت هناك الحاجة لأسلوب تحكم لاستغلال الناقل . ويمكن تصنيف الأساليب المختلفة لها إما مركزية أو موزعة . ففي المركزية ، جهاز واحد ويشار إليه بوحدة

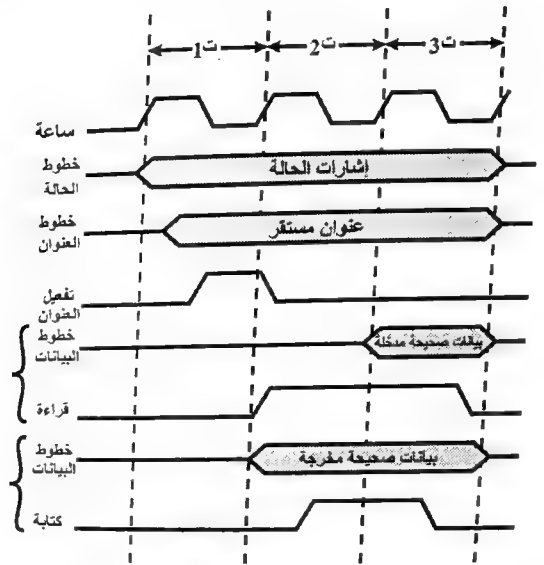
في عملية الكتابة ، يضع المعالج البيانات على خطوط البيانات في بداية الدورة الثانية ، ويُصدر أمر كتابة بعد أن تستقر خطوط البيانات و وحدة الذاكرة تنسخ المعلومات من خطوط البيانات خلال دورة الناقل الثالثة .

أما في التوقيت غير المتزامن (Asynchronous) ، فإن وقوع حدث ما على الناقل يلي ويعتمد على وقوع حدث سابق . وفي مثال القراءة البسيط المبين في الشكل (3.20 - أ) يضع المعالج العنوان وإشارات الحالة على متن الناقل .



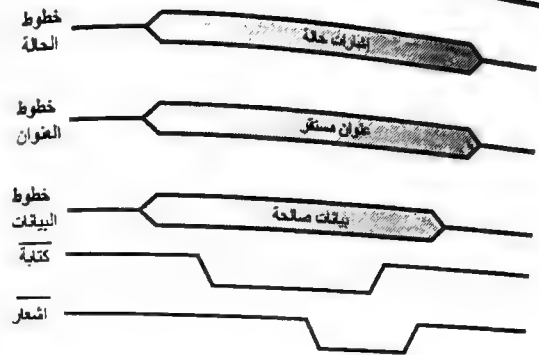
(أ) دورة قراءة نقل النظام

الشكل (3.20 - أ) - مخطط التوقيت غير المتزامن لعمليات الناقل



الشكل (3.19) - مخطط التوقيت المتزامن لعمليات الناقل

أما الإشارات الأخرى للناقل فقد تتغير عند الحافة الأمامية لإشارة نبضة الساعة (مع تأخير طفيف لرد الفعل) ، ومعظم الأحداث على الناقل تحدث دورة ساعة واحدة . وفي هذا المثال البسيط (الشكل 3.19) ، المعالج يضع عنوان الذاكرة على خطوط العنوان خلال دورة الناقل الأولى وربما يؤكد ذلك بخطوط خاصة بالحالة . وعندما تستقر خطوط العنوان ، فإن المعالج يُصدر إشارة تمكين العنوان . في عملية قراءة ، يُصدر المعالج أمر قراءة في بداية الدورة الثانية ، وعندما وحدة الذاكرة تتعرف على العنوان وبعد تأخير لدورة واحدة تضع البيانات على خطوط البيانات ومن تم يقرأ المعالج البيانات من خطوط البيانات ويُخفض إشارة



(ب) دورة كتابة نقل النظام

الشكل (3.20 - ب) - مخطط التوقيت غير المتزامن لعمليات النقل

وبعد استقرار هذه الإشارات تصدر أمر القراءة ، ويشير إلى وجود إشارات تحكم وعنوان صالحين . وترجم وحدة مناسبة من الذاكرة العنوان وتستجيب عن طريق وضع البيانات على خط البيانات ، وعندما تستقر خطوط البيانات فإن وحدة الذاكرة تنشط خط التسليم ليومي إلى المعالج بأن البيانات متاحة . وعندما تقرأ الوحدة المسيطرة (على الناقل) البيانات من خطوط البيانات فإنها تنشط إشارة القراءة وهذا يتسبب في خفض خطوط البيانات والتسليم لوحدة الذاكرة . وأخيراً ، عندما يتم خفض خط التسليم فإن المسيطر يزيل معلومات العنوان .

ويبين الشكل (3.20 - ب) عملية كتابة غير متزامنة بسيطة . وفي هذه الحالة يضع المسيطر البيانات على خط البيانات في نفس الوقت الذي يضع فيه إشارات من الحالة وخطوط العنوان ، وتستجيب وحدة الذاكرة إلى أمر الكتابة عن طريق

نسخ البيانات من خطوط البيانات ومن ثم التأكيد على خط التسليم ، ثم يخفض المسيطر إشارة الكتابة و تخفض وحدة الذاكرة إشارة التسليم .

التوقيت المتزامن هو أبسط في التنفيذ والأختبار . ومع ذلك ، فإنه أقل مرونة من التوقيت غير المتزامن وذلك لأن جميع الأجهزة على متن الناقل المتزامن مرتبطة بمعدل ساعة ثابت (نبضة) مما يجعل النظام لا يستفيد من جهاز عالي الأداء ، ولكن مع التوقيت غير المتزامن يمكن لخليط من الأجهزة البطيئة والسريعة وباستخدام تقنية قديمة وجديدة أن تشترك في الناقل .

3.7.3.4 عرض الناقل

لقد تناولنا سابقاً مفهوم عرض الناقل ، فعرض ناقل البيانات له تأثير مباشر على أداء النظام : فكلما اتسع نطاق ناقل البيانات زاد عدد الخانات المنقولة في الزمن الواحد (بالتوازي) . وعرض ناقل العنوان له تأثير على قدرة النظام : فنقل عناوين اعرض يمكن من التأشير إلى مجموعة اكبر من المواقع (التواصل معها).

3.7.3.5 أنماط نقل البيانات

وأخيراً ، يمكن للناقل ان يدعم أنماط مختلفة من نقل البيانات ، وكما هو موضح في الشكل (3.21) . فجميع الناقلات تدعم نقل الكتابة (من المسيطر إلى المستخدم) والقراءة (من قبل المستخدم للمسيطر) . وفي حالة وجود ناقل مشترك العنوان/البيانات يتم استخدام الناقل أولاً لتحديد العنوان ثم لنقل البيانات . ولعملية القراءة عادة ما يكون هناك انتظار بينما يتم جلب البيانات من المستخدم لتوضع على متن الناقل . في القراءة أو الكتابة قد يكون هناك تأخير أيضاً إذا كان من الضروري استخدام أسلوب تحكم لكسب السيطرة على الناقل للفترة المتبقية من

هناك تركيبة متنوعة من العمليات التي تسمح بها بعض الناقلات . فعملية قراءة - تعديل - كتابة عبارة عن عملية قراءة تتبعها فوراً كتابة إلى نفس العنوان حيث يعم العنوان مرة واحدة فقط في بداية العملية . والعملية برمتها هي عادةً غير قابلة للتجزئة وذلك لمنع أي وصول إلى عنصر من البيانات من قبل مسيطرين آخرين محتسبين على الناقل . والغرض الرئيسي من هذه القدرة هو حماية الموارد المشتركة من الذاكرة في الأنظمة ذات البرامج المتعددة .

قراءة-بعد-كتابة ، وهى عملية غير قابلة للتجزئة تتكون من كتابة تليها مباشرة قراءة من نفس العنوان ، وقد يتم اجراء عملية القراءة لغرض التدقيق .

بعض أنظمة الناقلات تدعم أيضا نقل البيانات بالقلب. ففي هذه الحالة، يتبع دورة عنوان واحدة عدد من دورات البيانات بحيث يتم نقل العنصر الأول من البيانات من أو إلى عنوان محدد، ومن ثم تنقل عناصر البيانات المتبقية من أو إلى عناوين لاحقة تسلسلياً.

النزمن →

العنوان (سورة أو آية)	البيانات (سورة ثنائية)
--------------------------	---------------------------

عملية كتابة (مشتركة)

العنوان	البيانات	الزمن
	الوصول	

عملية قراءة (مشتركة)

العنوان	البيانات كتابة	البيانات قراءة
---------	-------------------	-------------------

عملية قراءة-تعديل-كتابة

العنوان	البيانات كتابة	البيانات قراءة
---------	-------------------	-------------------

عملية قراءة-كتابة

العنوان	البيانات	البيانات	البيانات
---------	----------	----------	----------

نقل قلب بيانات

النزمن

العنوان

ترسل البيانات والعنوان بواسطة المسير

في نفس الدورة على خطوط نقل منفصلة

عملية كتابة (غير مشتركة)

الزمن

العنوان

البيانات

عملية قراءة (غير مشتركة)

الشكل (3.21) - أنماط النقل لنقل البيانات

وفي النماذج المخصصة (أحدهما للعنوان والآخر للبيانات) يتم وضع العنوان على متن نقل العنوان ويستقر عليه بينما يتم وضع البيانات على ناقل البيانات.

بيانات	Data
رموز التعليمات	Instruction Codes
إشارات التحكم	Control Signals
وظائف منطقية	Logic Functions
مفسر التعليمات	Instruction Interpreter
وظائف حسابية	Arithmetic Functions
البرمجة	Programming
برمجيات	Software
عتاد/كيان	Hardware
التوقيت المتزامن	Synchronous Timing
ناقل النظام	System Bus
التوقيت غير المتزامن	Asynchronous Timing
ناقل	Bus
تحكم مركزي	Centralized Arbitration
ناقل البيانات	Data Bus
تخزين مؤقت	Buffer
عدد البرنامج	Program Counter (PC)
مسجل التعليمات	Instruction Register (IR)
وحدة التنفيذ	Execution Unit
دورة التنفيذ	Execute Cycle
الإدخال/الإخراج	Input/Output (I/O)
رمز العملية	Operation Code (Opcode)
جلب التعليمات	Instruction Fetch (IF)
حساب عنوان المعامل	Operand Address Calculation (OAC)
جلب المعامل	Operand Fetch (OF)
موقت	Timer
روتين خدمة المقاطعة	Interrupt Service Routine (ISR)
منفذ إدخال/إخراج	I/O Port
نظم ربط الحاسوب	SCSI (Small Computer System Interface)
التخصيص المادي	Physical Dedication
متحكم الناقل	Bus Controller
مستخدم (خادم)	Slave
قالب	Block
شعاع	Vector
شبكة محلية	Local Area Network (LAN)
شبكة موسعة	Wide Area Network (WAN)

مصطلحات مهمة

مسجل	Register
ثمان : 8 - خانات ثنائية	Byte
تعطيل المقاطعة	Disabled Interrupt
التحكم الموزع	Distributed Arbitration
دورة التعليمات	Instruction Cycle
دورة التنفيذ	Instruction Execute
جلب التعليمات	Instruction Fetch
مقاطعة	Interrupt
مناول المقاطعة	Interrupt Handler
روتين خدمة المقاطعة	Interrupt Service Routine
مسجل عنوان الذاكرة	Memory Address Register (MAR)
مسجل الذاكرة المؤقت	Memory Buffer Register (MBR)
رابط المكونات الملحقة	Peripheral Component Interconnect (PCI)
عرض الناقل	Bus Width
تحكم/تحكم	Arbiter
وحدة الإدخال/الإخراج	I/O Module
مسجل عنوان الإدخال/الإخراج	I/O Address Register (I/O AR)
مسجل مؤقت الإدخال/الإخراج	I/O Buffer Register (I/O BR)
وحدة المعالجة الرئيسية	CPU
الذاكرة الرئيسية	Main Memory
دورة الجلب	Fetch Cycle
برنامج مادي	Hardwired Program
مجمع	Accumulator (AC)
حساب عنوان التعليمات	Instruction Address Calculation (IAC)
تفسير عمل التعليمات	Instruction Operation Decoding (IOD)
عملية على البيانات	Data Operation (DO)
تخزين المعامل	Operand Store (OS)
دورة المقاطعة	Interrupt Cycle
الوصول المباشر للذاكرة	Direct Memory Access (DMA)
إشعار/إقرار	Acknowledge
المشاركة الزمنية	Time Multiplexing
دورة الناقل	Bus Cycle
دورة نبضة الساعة	Clock Cycle
مسيطر (سيد)	Master

أسئلة للمراجعة

- 1- وضع مخطط الدورة التفصيلية للتعليمية مع بيان وصفى لكل حالة في الدورة ؟
- 2- وضع ماهي مكونات الحاسب وكيفية عملها معا ؟
- 3- وضع بالرسم تسلسل التحكم في برنامج بمقاطعة وبدون مقاطعة ؟
- 4- ماهو تأثير المقاطعة على دورة التعليمية ؟
- 5- ماهي المقاطعات المتعددة و ماهي اساليب حل هذه المشكلة ؟
- 6- وضع ماهي انواع التبادلات التي تحتاج اليها الذاكرة للتواصل والعمل في الحاسب ؟
- 7- وضع ماهي انواع التبادلات التي يحتاج اليها المعالج للتواصل والعمل في الحاسب ؟
- 8- وضع ماهي انواع التبادلات التي تحتاج اليها وحدات الإدخال/الإخراج للتواصل والعمل في الحاسب ؟
- 9- لماذا معظم أنظمة الحاسب تستخدم ناقلات متعددة ؟
- 10- ماهي عناصر تصميم الناقل ؟
- 11- وضع ماهي معمارية ميزانين للناقلات ؟
- 12- وضع ماهي بنية الناقل ولماذا معظم أنظمة الحاسب تستخدم ناقلات متعددة ؟
- 13- ماهي عناصر تصميم الناقل ؟
- 14- المثال الموضح في الشكل (3.5) يبين كيفية تنفيذ برنامج ما و حالة بعض المسجلات اثناء كل خطوة وتم وصفه في 6 خطوات ، اذا اضفنا المسجلين (MAR) و (MBR) لوصف تنفيذ البرنامج ، ماهي محتوياتهما اثناء خطوات تنفيذ البرنامج (اعد رسم الشكل باضافة المسجلين مع المسجلات الموجودة بالشكل واستعمل هذين المسجلين في خطوات تنفيذ البرنامج) ؟
- 15- وضع بالرسم تسلسل الاحداث في برنامج عند حدوث مقاطعة ؟
- 16- افترض ان ثلاث مقاطعات (أ ، ب ، ج) قاطعت المعالج في الازمنة التالية: (33 ث ، 35 ث ، 38 ث) حسب الترتيب ، وكانت اسبقياتها - الأعلى فالأدنى - (ب ، أ ، ج) وكل مقاطعة تستغرق 5 ثواني من المعالج

- لتنفيذ الروتين الخاص بها ، ماهو تسلسل تنفيذها من قبل المعالج في حالة تفعيل الاسبقيات او تعطيل الاسبقيات ؟
- 17- افترض معالج له مسجل التعليمية بطول 16-خانة ومسجل عداد البرنامج بطول 10-خانة ، فما هو:
- أ- ماهو اقصى سعة للذاكرة القابلة للعنونة ؟
 - ب- ماهو طول التعليمية (عدد الخانات) ؟
 - ت- ماهو عرض ناقل العناوين ؟
 - ث- ماهو عرض ناقل البيانات ؟
 - ج- ماهو عرض كل موقع بالذاكرة ؟
 - ح- كم عدد الخانات المطلوبة لمسجل الذاكرة المؤقت (MBR) ؟
- 18- المعالج الافتراضي المذكور في الشكل (3.4) اضيفت له التعليمات التالية:
- 0011 = Load AC from I/O
- 0110 = Store AC to I/O
- في هذه الحالة ، الجزء المكون من 12-خانة في التعليمية والخاص بالعنوان يحدد جهاز ادخال/إخراج معين ، وضع كيفية تنفيذ البرنامج (على هيئة الجدول المبين بالمثال) للبرنامج التالي :
- أ- حمل المجمع (AC) من الجهاز 5
 - ب- اصف للمجمع محتويات الموقع 940
 - ت- خزن محتويات المجمع في الجهاز 6
- 19- افترض أن معالج له 5 خطوط مقاطعة (0 - 4) ، و بالية تعطى للمقاطعات الأدنى رقماً أسبقية في المعالجة على المقاطعات الأعلى رقماً ، المعالج بدأ العمل بدون أى مقاطعة في الانتظار ثم حدث التسلسل التالي من المقاطعات : 1 - 4 - 3 - 0 - 2 - 3 - 1 ، مع افتراض أن الزمن المستغرق لمعالجة المقاطعة الواحدة كافى لأن تصل فيه مقاطعتين أخريين (أثناء معالجة مقاطعة تصل مقاطعتين) ، وكل مقاطعة لا يمكنها أن تقاطع الأخرى . حتى نهاية وصول التسلسل المذكور من المقاطعات بالكامل ، ماهو تسلسل تنفيذها من قبل المعالج ؟

20.- افترض أن معالج ما صدر منه عنواناً بعرض 16-خانة وله ناقل بيانات بعرض 16-خانة :

- أ.- ماهي أقصى سعة للذاكرة يمكن للمعالج أن يتواصل معها إذا تم ربطه مع ذاكرة بعرض 16-خانة .
- ب.- ماهي أقصى سعة للذاكرة يمكن للمعالج أن يتواصل معها إذا تم ربطه مع ذاكرة بعرض 8-خانة .
- ت.- ماهي الخاصية المعمارية التي يمكن أن تسمح لهذا المعالج أن يتواصل مع مجموعة وحدات إدخال/إخراج منفصلة عن الذاكرة.

ث.- إذا كان للمعالج تعليمات إدخال/إخراج والحقل الخاص بتحديد رقم المنفذ في التعليمات عرضه 8-خانات ، كم عدد المنافذ ذات 8-خانات التي يمكن لهذا المعالج أن يتعامل معها . (وضح)

21.- المعالج أنتل 8088 له توقيتات ناقل قراءة مشابه لما هو موضح في المخطط المبين في الشكل (3.19) ولكنه يتطلب أربع دورات من نبضة المعالج ، البيانات الصحيحة موجودة على الناقل لفترة تصل حتى الدورة الرابعة لنبضة المعالج ، ومع افتراض أن معدل نبضة ساعة المعالج هي 8 ميغاهيرتز :

- أ.- ماهو المعدل الأقصى لنقل البيانات ؟
- ب.- إذا تمت إضافة حالة انتظار واحدة لكل ثمان من البيانات يتم نقلها، فما هو المعدل الأقصى لنقل البيانات ؟

الفصل الرابع

المعالجة الحسابية في الحاسب الآلي

4 - المعالجة الحسابية في الحاسب

في هذا الفصل سوف نستعرض بشكل عام وحدة الحساب والمنطق في المعالج ، وسنركز على أهم وظيفة لوحدة الحساب والمنطق وهي الحساب الثنائي . الحساب الثنائي ينجز على نوعين مختلفين من الأعداد : الصحيح والحققي (النقطة العائمة) ، وفي الحالتين الطريقة المختارة لتمثيل الأعداد في الحاسب هي قضية جوهرية في التصميم . سنتعرض بالنقاش أيضاً للعمليات الحسابية الأساسية على الأعداد الثنائية الصحيحة بدون إشارة فقط .

4.1 وحدة الحساب والمنطق

وحدة الحساب والمنطق (ALU) هي ذلك الجزء من الحاسب الذي ينفذ العمليات الحسابية والمنطقية على البيانات ، وكل العناصر الأخرى المكونة لنظام الحاسب - وحدة التحكم والمسجلات والذاكرة و وحدة الإدخال/الإخراج - هي في الأساس لإحضار البيانات إلى وحدة الحساب والمنطق لغرض المعالجة من ثم العودة بالنتائج . الشكل (4.1) يبين - بصورة عامة - كيفية ربط وحدة الحساب والمنطق مع باقي مكونات المعالج . يتم تقديم البيانات إلى وحدة الحساب والمنطق من المسجلات ، ويتم تخزين نتائج العملية في المسجلات . وهذه المسجلات هي أماكن تخزين مؤقتة داخل المعالج ترتبط بوحدة الحساب والمنطق بواسطة مسارات إشارة . وحدة الحساب والمنطق قد تضبط أعلام نتيجة لعملية ما ، فعلى سبيل المثال يتم رفع علم الفيض إلى (1) إذا كانت نتيجة العملية الحسابية تتجاوز طول المسجل الذي سيتم تخزين النتائج به . وتقدم وحدة التحكم الإشارات التي

تتحكم في عمل وحدة الحساب والمنطق ، وحركة البيانات من وإلى وحدة الحساب والمنطق.



الشكل (1.4) - منخلات ومخرجات وحدة الحساب والمنطق

4.2 تمثيل الأعداد الصحيحة

ليس هناك داعي لإشارة السالب والفاصلة من أجل التخزين والمعالجة البسيطة بالحاسب ، ويمكن استخدام الأرقام الثنائية (0 و 1) فقط لتمثيل الأعداد إذا كنا محددين بالأعداد الصحيحة الغير سالبة ، التمثيل واضح ومباشر بحيث يمكن لكلمة من 8-خانات أن تمثل الأرقام من 0 إلى 255 ، مثال ذلك :

$$\begin{aligned} 11111111 &= 255 \\ 10000000 &= 128 \\ 00101001 &= 41 \\ 00000001 &= 1 \\ 00000000 &= 0 \end{aligned}$$

بصفة عامة ، أي نسق مكون من n -خانة من الخانات الثنائية ويمثل علي شكل

$$a_{n-1} a_{n-2} \dots a_1 a_0$$

يمكن تفسيره بالعدد الصحيح A وبذون إشارة و قيمته هي:

$$A = \sum_{i=0}^{n-1} 2^i a_i$$

4.2.1 تمثيل إشارة المقدار

أبسط شكل من أشكال التمثيل التي توظف خانة للإشارة هو تمثيل إشارة المقدار. في كلمة من n -خانة ، الخانة الأقوى (أقصى اليسار) في الكلمة هي خانة الإشارة فإذا كانت خانة الإشارة 0 فالعدد موجب وإذا كانت خانة الإشارة 1 فالعدد سالب، بقية الخانات تحدد مقدار العدد الصحيح الذي يمثل العدد .

$$- 18_{10} = 10010010 \text{ (إشارة المقدار)}$$

$$+ 18_{10} = 00010010$$

هناك سليات عديدة لتمثيل إشارة المقدار منها أن الجمع والطرح يتطلب مراعاة إشارات الأعداد وكذلك مقاديرها لتنفيذ العملية المطلوبة ، والعيب الآخر هو أن هناك تمثيلين للصفر :

$$- 0_{10} = 10000000 \text{ (إشارة المقدار)}$$

$$+ 0_{10} = 00000000$$

وبصفة عامة يمكن وصفه بالصيغة التالية :

$$A = \begin{cases} \sum_{i=0}^{n-2} 2^i a_i & \text{if } a_{n-1} = 0 \\ - \sum_{i=0}^{n-2} 2^i a_i & \text{if } a_{n-1} = 1 \end{cases}$$

4.2.2 تمثيل المكمل الثاني

للتغلب على عيوب التمثيل السابق وجد تمثيل المكمل الثاني ، حيث يوجد تمثيل واحد للصفر وكذلك يمكن إجراء العمليات الحسابية مباشرة بدون مراعاة إشارة العدد. فتمثيل المكمل الثاني مثل تمثيل إشارة المقدار حيث يستخدم الخانة الأقوى

1. إيجاد المكمل المنطقي لكل خانة من العدد الصحيح بما في ذلك خانة الإشارة، بمعنى تغيير كل 1 إلى 0 وكل 0 إلى 1.
 2. معالجة النتيجة كعدد ثنائي صحيح بدون إشارة ، وإضافة 1.
- ويشار إلى هذه العملية بعملية المكمل الثاني أو أخذ المكمل الثاني لعدد صحيح :

$$\begin{array}{r} (+18)_{10} = 00010010 \\ (\text{المكمل الأول}) = 11101101 \\ + \quad 1 \\ \hline (-18)_{10} = (\text{المكمل الثاني}) = 11101110 \end{array}$$

وكما هو متوقع معكوس النفي هو نفس العدد :

$$\begin{array}{r} (-18)_{10} = 11101110 \\ (\text{المكمل الأول}) = 00010001 \\ + \quad 1 \\ \hline (+18)_{10} = (\text{المكمل الثاني}) = 00010010 \end{array}$$

هناك حالتين يجب أخذهما في الاعتبار ، أولاً ، إذا كانت قيمة العدد س - 0 ، وفي حالة كلمة من 8-خانات :

$$\begin{array}{r} (0)_{10} = 00000000 \\ (\text{المكمل الأول}) = 11111111 \\ + \quad 1 \\ \hline (0)_{10} = (\text{المكمل الثاني}) = 1\ 00000000 \end{array}$$

ويوجد حمل ناتج من الخانة الأقوى و تم تجاهله ، والنتيجة هي أن نفي $(0)_{10}$ هو $(0)_{10}$ وكما ينبغي أن يكون . الحالة الخاصة الثانية وهي أكثر إشكالا ، فإذا أخذنا معكوس لنمط من الخانات يبدأ بالرقم 1 يتبعه اصفار بالكامل سوف نحصل على نفس العدد ، وعلى سبيل المثال كلمة من 8-خانات :

- (آخر خانة) كخانة إشارة مما يسهل اختبار ما إذا كان العدد موجب أو سالب ، ولكنه يختلف عنه في كيفية تفسير بقية الخانات .
- تمثيل الأعداد الصحيحة باستخدام تمثيل المكمل الثاني يتم بإضافة 1 إلى المكمل الأول للعدد . لتوضيح ذلك دعونا ننظر للمثال التالي ، فكيف يمكننا أن نمثل العدد $(-5)_{10}$ بصورة المكمل الثاني مستخدمين 4-خانات ثنائية :
- أولاً ، علينا كتابة القيمة الموجبة للعدد ثنائي : $0101 = (+5)_{10}$
 - التالي ، نعكس كل خانة للحصول على المكمل الأول : 1010
 - أخيراً ، نضيف 1 إلى العدد السابق : $1011 \rightarrow (-5)_{10}$

ويمكن اجمال خصائص المكمل الثاني في الجدول التالي :

المدى	$2^{n-1} - 1$ إلى -2^{n-1}
عدد مرات تمثيل الصفر	واحد
المعكوس	المعكوس المنطقي لكل خانة في العدد الموجب، ثم معالجة العدد الناتج كعدد ثنائي صحيح بدون إشارة وذلك بإضافة "1" له .
تمديد عدد الخانات	إضافة خانات إلى أقصى اليسار و بقيمة خانة الإشارة الأصلية
قاعدة الفرض	إذا تم جمع عددين بنفس الإشارة (سالبين أو موجبين) ، يحدث الفرض إذا كان الناتج له إشارة مخالفة لهما .
قاعدة الطرح	لطرح ص من س ، نأخذ المكمل الثاني للعدد ص ثم نضيفه إلى العدد س .

4.3 حساب الأعداد الصحيحة

4.3.1 النفي

للقاعدة في تمثيل إشارة المقدار لنفي (معكوس) عدد صحيح بسيطة : عكس خانة الإشارة . وفي التمثيل بالمكمل الثاني يمكن نفي عدد صحيح بإتباع القاعدة التالية:

$\begin{array}{r} 1100 = -4 \\ +0100 = 4 \\ \hline 10000 = 0 \end{array}$ <p>(أ) $(-4) + (+4)$</p>	$\begin{array}{r} 1001 = -7 \\ +0101 = 5 \\ \hline 1110 = -2 \end{array}$ <p>(ب) $(-7) + (+5)$</p>
$\begin{array}{r} 1100 = -4 \\ +1111 = -1 \\ \hline 11011 = -5 \end{array}$ <p>(ج) $(-4) + (-1)$</p>	$\begin{array}{r} 0011 = 3 \\ +0100 = 4 \\ \hline 0111 = 7 \end{array}$ <p>(د) $(+3) + (+4)$</p>
$\begin{array}{r} 1001 = -7 \\ +1010 = -6 \\ \hline 10011 = \text{الفيض} \end{array}$ <p>(هـ) $(-7) + (-6)$</p>	$\begin{array}{r} 0101 = 5 \\ +0100 = 4 \\ \hline 1001 = \text{الفيض} \end{array}$ <p>(و) $(+5) + (+4)$</p>

الشكل (4.2) - جمع الأعداد بصيغة المكمل الثاني

$\begin{array}{r} 0101 = 5 \\ +1110 = -2 \\ \hline 10011 = 3 \end{array}$ <p>(ب) م = 5 = 0101 ط = 2 = 0010 ـ ط = 1110</p>	$\begin{array}{r} 0010 = 2 \\ +1001 = -7 \\ \hline 1011 = -5 \end{array}$ <p>(أ) م = 2 = 0010 ط = 7 = 0111 ـ ط = 1001</p>
$\begin{array}{r} 0101 = 5 \\ +0010 = 2 \\ \hline 0111 = 7 \end{array}$ <p>(د) م = 5 = 0101 ط = -2 = 1110 ـ ط = 0010</p>	$\begin{array}{r} 1011 = -5 \\ +1110 = -2 \\ \hline 11001 = -7 \end{array}$ <p>(ج) م = -5 = 1011 ط = 2 = 0010 ـ ط = 1110</p>
$\begin{array}{r} 1010 = -6 \\ +1100 = -4 \\ \hline 0110 = \text{الفيض} \end{array}$ <p>(هـ) م = -6 = 1010 ط = 4 = 0100 ـ ط = 1100</p>	$\begin{array}{r} 0111 = 7 \\ +0111 = 7 \\ \hline 1110 = \text{الفيض} \end{array}$ <p>(و) م = 7 = 0111 ط = -7 = 1001 ـ ط = 0111</p>

الشكل (4.3) - طرح الأعداد بصيغة المكمل الثاني

$$\begin{aligned} (-128)_{10} &= 10000000 \\ (\text{المكمل الأول}) &= 01111111 \\ &+ \quad \quad \quad 1 \\ (-128)_{10} &= (\text{المكمل الثاني}) = 10000000 \end{aligned}$$

مثل هذا الشذوذ لا مفر منه .

4.3.2 الجمع و الطرح

الشكل (4.2) يوضح الجمع (الأضافة) باستخدام المكمل الثاني . الجمع يتم كما لو أن العددين صحيحان بدون إشارة ، والأربعة أمثلة توضح ذلك . فإذا كان ناتج العملية موجب سوف نحصل على عدد موجب في شكل صحيح ، أما إذا كان ناتج العملية سالب سوف نحصل على عدد سالب في شكل المكمل الثاني . نلاحظ أنه في بعض الحالات يوجد حمل ناتج (المشار إليه بواسطة التظليل) والذي يتم تجاهله .

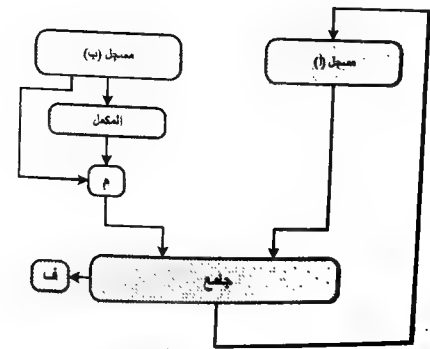
في أي عملية جمع فإنه من الممكن أن يكون الناتج أكبر من حجم الكلمة المستخدمة لحمله وهذا ما يسمى بالفيض . عندما يحدث فيض ، يجب على وحدة الحساب والمنطق أن تؤثر لهذا الأمر (رفع علم الفيض) بحيث لا تتم أي محاولة لاستخدام الناتج . للكشف عن الفيض ، يلتزم بالقاعدة التالية :

قاعدة فيض : إذا تم جمع عددين ، وهما موجبين أو سالبين على حد سواء ، يحدث الفيض فقط إذا كان الناتج ذو إشارة مخالفة لهما .

لما الطرح فيتم باتباع القاعدة التالية (الشكل (4.3)) :

قاعدة الطرح : لطرح عدد واحد (المطروح - ط) من آخر (الطارح - م) نأخذ المكمل الثاني للمطروح ونجمعه مع الطراح .

المخطط التصميمي الموضح في الشكل (4.4) يبين مسار البيانات والعناصر المادية اللازمة لتحقيق عملية الجمع والطرح ، العنصر الرئيسي في التصميم هو الجامع الثنائي والذي يمكنه جمع عددين وينتج عنه حاصل الجمع وإشارة الفيض . ويعامل الجامع الثنائي العددين على أنهما عددين صحيحين بدون إشارة ، ولإنجاز عملية الجمع يتم تقديم العددين إلى الجامع من مسجلين وهما في هذه الحالة المسجلين (أ) و (ب) ، والنتيجة قد يتم تخزينها في إحدى هذه المسجلات أو في مسجل ثالث ، وخانة الفيض في التصميم يخزن بها مؤشر/علم الفيض ($0 =$ لا يوجد فيض ، $1 =$ يوجد فيض) . أما في الطرح ، يتم تمرير المطروح (المسجل (ب)) إلى المكمل الثاني بحيث يتم تقديمه للجامع في صيغة مكمل الثاني ، لاحظ أن الشكل لا يظهر إلا مسارات البيانات ، ولذلك هناك حاجة إلى إشارات تحكم للتحكم في إدخال البيانات بحيث تمر عبر المكمل أم لا وهذا يتوقف على ما إذا كانت العملية جمع أو طرح.



ف = خفة الفيض
م = مقلح (اختيار الجمع أو الطرح)

(4) - مكونات الكيان المادي الخاص بعملية الجمع والطرح

4.3.3 الضرب

بالمقارنة مع عملية الجمع والطرح ، الضرب عملية معقدة سواء أجريت بالكيان المادي أو برنامج ، وقد أستخدمت مجموعة واسعة من الخوارزميات لهذا الغرض . سنبدأ مع ضرب عددين صحيحين بدون إشارة ومن ثم ننظر في إحدى التقنيات الأكثر شيوعاً لضرب الأعداد الصحيحة بدون إشارة (موجبة) .

ضرب الأعداد الصحيحة بدون إشارة

الشكل (4.5) يوضح ضرب الأعداد الثنائية الصحيحة بدون إشارة ، وعند إجرائها باستخدام الورقة والقلم ، يمكن ملاحظة التالي :

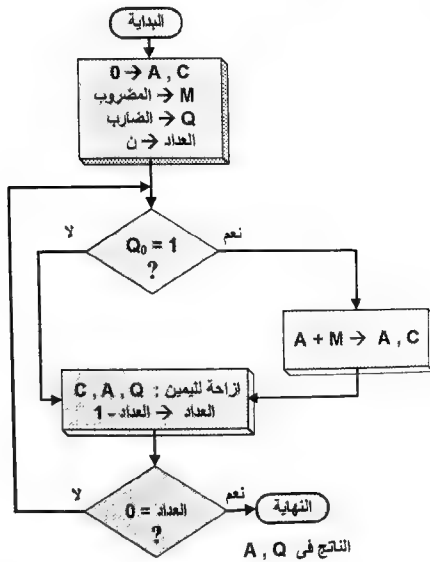
1. ينطوي الضرب على إنتاج عدد من النتائج الجزئية ، واحدة لكل خانة في العدد الضارب وهذه النتائج الجزئية تُجمع للحصول على الناتج النهائي .
2. النتائج الجزئية يكمن إيجادها بسهولة ، فعندما تكون خانة الضارب 0 ، الناتج الجزئي 0 ، عندما تكون خانة الضارب 1 ، فالناتج الجزئي هو المضروب والذي سيكون 1 أو 0 ، وذلك لأنه في الحساب الثنائي حاصل ضرب أي عدد في 1 هو العدد نفسه (نسخة منه) .
3. ويتم إيجاد الناتج الإجمالي عن طريق جمع النتائج الجزئية . ولهذه العملية يتم إزاحة الناتج الجزئي التالي خانة واحدة إلى اليسار نسبة إلى الناتج الجزئي السابق له ، ولاحظ هنا إنه تُجري عملية إزاحة للنتائج الجزئية بناءً على قوة خانة الضاربة في العدد المضروب .
4. ضرب عددين ثنائيين صحيحين بعدد ن- خانة ينتج عنه ناتج بطول يصل إلى 2ن- خانة . (مثال : $2(1001 = 11 \times 11)$) .

1011	(11)	المضروب
× 1101	(13)	الضارب
1011		
0000		
1011		
1011		
10001111	(143)	حاصل الضرب

الشكل (4.5) - ضرب الأعداد الثنائية الصحيحة بدون إشارة

بالمقارنة مع نهج الورقة والقلم هناك عدة أشياء يمكننا القيام بها لجعل الضرب المحوسب أكثر كفاءة. أولاً، يمكننا إجراء عملية جمع سريعة للنتائج الجزئية بدلاً من الانتظار حتى النهاية وهذا يلغي الحاجة لتخزين كل النتائج الجزئية مما يقلل عدد المسجلات المطلوبة. وثانياً، يمكننا اختصار بعض الوقت في إيجاد النتائج الجزئية، فلكل 1 من العدد الضارب نحتاج إلى عملية جمع وإزاحة، ولكن لكل 0 نحتاج فقط عملية إزاحة، والمخطط الأنسيابي المبين في الشكل (4.6) يوضح خوارزمية عملية الضرب. فالضارب والمضروب يتم تحميلهما في المسجلين (Q) و (M)، نحتاج أيضاً لمسجل ثالث وهو المسجل (A) ويتم في البداية تهيئته إلى 0. وهناك أيضاً المسجل (C) وهو بطول خانة واحدة ويهيئ في البداية إلى 0 وذلك لتخزين الحمل الناتج والمحتمل من عملية الجمع. عملية الضرب هي كما يلي: منطق التحكم يقرأ أجزاء الضارب خانة بخانة، إذا كانت الخانة $(Q)_0$ هي 1، وتتم إضافة المضروب إلى المسجل (A) ويتم تخزين النتيجة في المسجل (A) مع استخدام خانة الفيض (C)، من ثم يتم إزاحة كافة خانات المسجلات (C) و (A) و (Q) خانة واحدة لليمين بحيث تراج الخانة $(A)_{n-1}$ ، $(A)_0$ تذهب إلى $(Q)_{n-1}$ وتُفقد الخانة $(Q)_0$.

إذا كانت الخانة $(Q)_0$ تساوي 0 فلا تتم عملية إضافة بل مجرد إزاحة لكافة المسجلات (كالإزاحة السابقة). وتكرر هذه العملية لكل خانة من الضارب الأصلي. الناتج بعدد 2n من الخانات يخزن في المسجلات (A) و (Q).



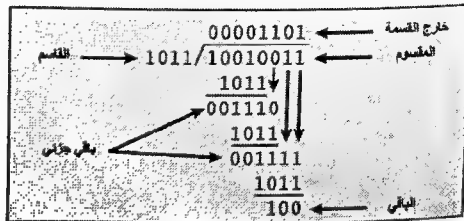
الشكل (4.6) - المخطط الأنسيابي لعملية ضرب الأعداد الثنائية الصحيحة بدون إشارة

والشكل (4.7) يبين الكيان المادي لعملية الضرب مع مثال يوضح العملية، ولاحظ أنه في الدورة الثانية، عندما تكون خانة المضروب 0 ليس هناك عملية إضافة.

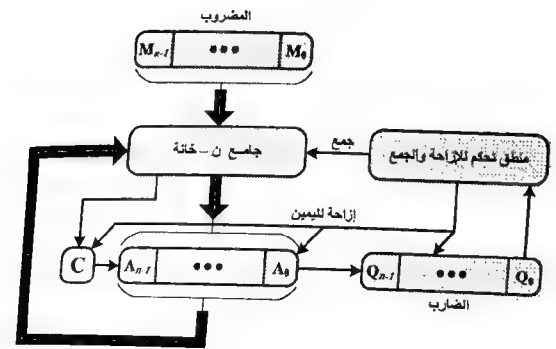
وهذه الخوارزمية لديها ميزة تسريع عملية الضرب مقارنة بالطريقة التقليدية.

4.3.4 القسمة

التقسيم هو نوعاً ما أكثر تعقيداً من الضرب ولكنه مبني على نفس المبادئ العامة. وكما سبق، فإن أساس الخوارزمية هو نهج الورقة والقلم، وهذه العملية تنطوي على الأضحية المتكررة والجمع أو الطرح. الشكل (4.8) يوضح مثالاً للتقسيم المطول للأعداد الصحيحة بدون إشارة، ومن المفيد هنا أن نصف العملية بالتفصيل. أولاً، يتم فحص أجزاء المقسوم من اليسار إلى اليمين حتى تمثل مجموعة الخانات التي تم فحصها عدداً أكبر من أو يساوي القاسم، ويشار لهذا على أن القاسم قادر على تقسيم العدد، وقيل هذه اللحظة يوضع 0 في الناتج من اليسار لليمين، وعند إجراء هذا الحدث يتم وضع 1 في الحاصل ويتم طرح القاسم من المقسوم وينتج عنه ناتج جزئي، ويشار إلى الناتج على أنه الباقي الجزئي. ومن هذه النقطة التقسيم يتبع نمطاً دورياً، ففي كل دورة يتم إلحاق خانة إضافية من المقسوم على الباقي الجزئي حتى يكون أكبر من أو يساوي القاسم. وكما سبق، يتم طرح القاسم من هذا العدد لإنتاج باقي جزئي جديد. وتستمر العملية حتى يتم إستنفاد جميع خانات المقسوم.



الشكل (4.8) - مثال على التقسيم الأعداد الثنائية الصحيحة بدون إشارة



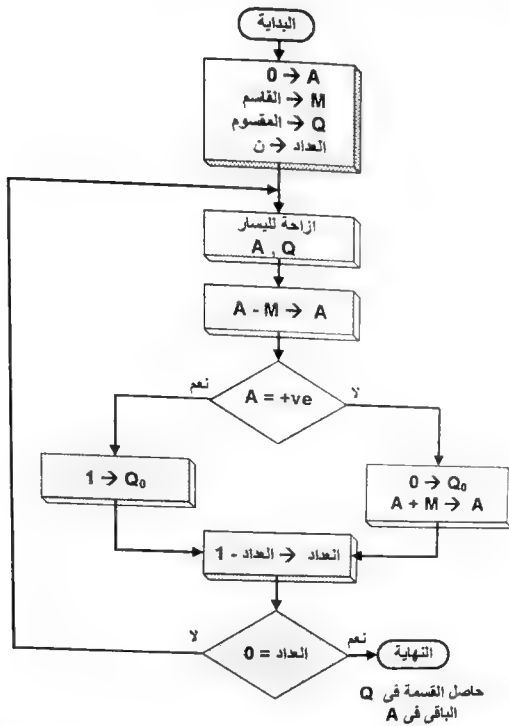
(أ)

C	A	Q	M	قيم ابتدائية
0	0000	1101	1011	
0	1011	1101	1011	جمع
0	0101	1110	1011	إزاحة
0	0010	1111	1011	إزاحة
0	1101	1111	1011	جمع
0	0110	1111	1011	إزاحة
1	0001	1111	1011	جمع
0	1000	1111	1011	إزاحة

(ب)

الشكل (4.7) - الكيان المادي ومثال لعملية ضرب الأعداد الثنائية الصحيحة بدون إشارة

المخطط الأنسيابي السابق يبين بوضوح أن الضرب لن يعمل إذا كان المضروب سالباً. هناك عدد من الطرق للخروج من هذه المعضلة، وأحدها وأكثرها شيوعاً هي خوارزمية "بوث".



الشكل (4.9) - المخطط الأنسيابي لعملية القسمة للأعداد الثنائية الصحيحة بدون إشارة

4.4 تمثيل النقطة العائمة

التمثيل بالنقطة الثابتة (الأعداد الصحيحة) له حدود ، فلا يمكن أن يمثل الأعداد الكبيرة جداً ، كذلك لا يمكن أن يمثل كسور صغيرة جداً في خانات محدودة . ومثال على ذلك يمكن للعدد 976,000,000,000,000 أن يمثل على شكل

الشكل (4.9) يظهر آلية الخوارزمية التي توافق عملية القسمة المطولة ، وفيها يتم وضع القاسم في المسجل (M) ، والمقسوم في المسجل (Q) ، في كل خطوة يتم إزاحة المسجلين (A) و (Q) معا لليسار خانة واحدة ، يتم طرح (M) من (A) لتحديد ما إذا كان يقبل القسمة على الناتج الجزئي ، إذا حدث ذلك $(Q)_0$ تساوي 1 ، وغير ذلك فإن $(Q)_0$ تساوي 0 ويجب إعادة إضافة (M) إلى (A) لإسترجاع قيمتها السابقة ، وينقص العداد وتستمر العملية لعدد من الخطوات ، لاحظ أن عدد الخطوات هو مساوي لعدد خانات كل عدد ولذلك يجب تعديل عدد خانات العددين لكي تكون متساوية قبل إجراء العملية كذلك فإن العددين ممثلين بصيغة المكمل الثاني ، وفي النهاية الحاصل يوجد في المسجل (Q) والباقي في المسجل (A) . والجدول التالي يوضح مثال تقسيم $(7/3)_{10}$ على كيفية عمل خوارزمية التقسيم بالمكمل الثاني .

A	Q	M=0011 ، ((7/3)) ₁₀ تقسيم
0000	0111	القيم المبدئية
0000	1110	إزاحة
1101	1101	للطرح استخدام المكمل الثاني للعدد 0011
1101	1110	طرح
0000	1110	ضع $Q_0 = 0$ ، إعادة قيمة A
0001	1100	إزاحة
1101	1100	طرح
1110	1100	ضع $Q_0 = 0$ ، إعادة قيمة A
0011	1000	إزاحة
1101	1001	طرح
0000	1001	ضع $Q_0 = 1$ ، طر
0001	0010	إزاحة
1101	0010	طرح
1110	0010	ضع $Q_0 = 0$ ، إعادة قيمة A
0001	0010	طرح



(أ) - الشكل

$$\begin{aligned}
 1.1010001 \times 2^{10100} &= 0 \ 10010011 \ 101000100000000000000000 = 1.6328125 \times 2^{20} \\
 -1.1010001 \times 2^{10100} &= 1 \ 10010011 \ 101000100000000000000000 = -1.6328125 \times 2^{20} \\
 1.1010001 \times 2^{-10100} &= 0 \ 01101011 \ 101000100000000000000000 = 1.6328125 \times 2^{-20} \\
 -1.1010001 \times 2^{-10100} &= 1 \ 01101011 \ 101000100000000000000000 = -1.6328125 \times 2^{-20}
 \end{aligned}$$

(ب) - الأمثلة

الشكل (4.10) - نموذج لتنسيق عدد بالنقطة العائمة بطول 32 - خانة

تمثيل النقطة العائمة للإعداد بصيغة IEEE-754

من أشهر تمثيلات النقطة العائمة للأعداد هي صيغة IEEE-754 أحادية الدقة [32 - خانة]، في هذه الصيغة يتم حفظ العدد في 32 - خانة ثنائية في نظام الحاسب، ويتم تمثيل العدد على شكل الصيغة القياسية التالية:

$$(-1)^s \times 2^E \times M$$

حيث s = إشارة العدد، فإذا موجب 0 وإذا سالب 1 ، M قيمة الكسر، و E قيمة الأس مضاف إليها 127.

صيغة IEEE-754 أحادية الدقة [32 - خانة] تُحدد خانة واحدة لأشارة العدد (s)، وتحدد 8 - خانات للأس، و أخيراً، 23 - خانة للكسر (M)، بحيث يكون تمثيل العدد في 32 - خانة ثنائية بالترتيب التالي لكل مكونات الصيغة القياسية: $[s(1)][E(8)][M(23)]$.

لتمثيل أي عدد ثنائي بهذه الصيغة يجب أولاً تعديله حتى يصبح في الصيغة القياسية (تعريف s) وذلك بأن يبدأ العدد بخانة واحدة صحيحة بعد الفاصلة

9.67×10^{14} وكما يمكن للعدد 0.00000000000000976 أن يُمثل على شكل 9.67×10^{-14} وهذا يسمح بتمثيل مجموعة من الأعداد الكبيرة جداً والصغيرة جداً في أعداد قليلة فقط (خانات محدودة). والهدف من تمثيل النقطة العائمة:

1. تصغير حيز التمثيل للأعداد.
2. تمثيل الإعداد الكبيرة جداً بشكل عملي.
3. تمثيل الإعداد الصغيرة جداً بشكل عملي.
4. الدقة في العمليات الحسابية وتقليل الأخطاء التراكمية.
5. التوفير في الذاكرة.

أي عدد بصيغة النقطة العائمة يكتب على شكل خانات الكسر (S =Significand)، وخانات الأس (E =Exponent)، والقاعدة (B =Base)، ويكتب العدد وفق العلاقة التالية (القاعدة = 2 للعدد الثنائي):

$$\pm S \times B^E$$

والشكل (4.10) يوضح المبادئ المستخدمة في تمثيل العدد الثنائي بالنقطة العائمة مع مثال على ذلك، ويظهر في الشكل نموذج لتنسيق عدد بتمثيل النقطة العائمة بطول 32 - خانة، وأقصى خانة للياسر في التمثيل خاصة لإشارة الكسر (0 = موجب، 1 = سالب)، وقيمة الأس تخزن في 8 - خانات التالية وباقي 23 خانة للكسر.

الأعداد التالية متكافئة، حيث تم التعبير عن الكسر على شكل ثنائي:

$$\begin{aligned}
 0.0110 \times 2^6 \\
 110 \times 2^2 \\
 0.110 \times 2^5
 \end{aligned}$$

(النقطة) قيمتها 1 و تراح أى خانات صحيحة أخرى (أن وجدت) لبعد الفاصلة ،
وتتم إزاحة خانات العدد يمينا أو يساراً حتى نتحصل على الصيغة القياسية (تحديد
ص) ، ويصاحب إزاحة خانات العدد تغيير فى قيمة الأس لأساس نظام العدد
الثاننى - 2 (تغيير قيمة ع) ، فإذا كانت الأزاحة لليمين تزداد قيمة الأس و إذا
كانت لليساى تنقص قيمة الأس ، وتحدد قيمة ع بأضافة 127 لقيمة الأس الناتج
بعد تعديل العدد و يصبح فى الصيغة القياسية .

لنأخذ مثال على تمثيل الإعدد بالصيغة المذكورة وذلك بتمثيل العدد $(-5.25)_{10}$ ،
أولاً ، العدد سالب ، إذن قيمة س = 1 ، والخانة الأولى فى التمثيل هى [1] .
وثانياً ، قيمة العدد بالنظام الثاننى هو $(101.01)_2$ ، لاحظ هنا أن العدد يبدأ بخانة
قيمتها 1 صحيح وتوجد ثلاث خانات بعد النقطة ، لذلك يجب تعديل العدد ليصبح
فى الصيغة القياسية (ص.1) و ما يصاحب ذلك من تعديل فى قيمة الأس ، وبعد
إزاحة العدد خانتين لليساى يصبح $(1.0101 \times 2^2)_2$ ، وهذا العدد مساوى فى
القيمة للعدد $(101.01)_2$ ولكن مع تغيير فى الشكل ، وبهذا تحصلنا على قيمة
الكسر (ص = $(0101)_2$) ، وتحصلنا على القيم التى ستوضع فى 23 - خانة
المخصصة للكسر بحيث أن قيمة ص تكون الخانات الأولى فى 23 - خانة
المخصصة لتمثيل الكسر $[010100000000000000000000]$.

أخيراً ، لإيجاد قيمة ع نضيف 127 لقيمة الأس الناتج بعد تعديل العدد للصيغة
القياسية ، $ع = 127 + 2 = 129$ ، تمثيل قيمة الأس (ع) كعدد ثنائى يصبح
 $(10000001)_2$ ، وبهذا تحصلنا فى القيم التى ستوضع فى 8 - خانات
المخصصة للأس $[10000001]$.

بتعريف قيمة س ، و ص ، و ع ، الآن يمكن كتابة العدد بتمثيل النقطة العائمة
بصيغة IEEE-754 أحادية الدقة [32 - خانة] ، على الشكل التالى :

$[11000000101010000000000000000000]$.

يمكننا ان نلخص الإجراءات السالفة فى المثالين التاليين :

مثال (1) : العدد $(-353.625)_{10}$ - :

أولاً ، تحويل العدد الى النظام الثاننى $(-101100001.101)_2$

ثانياً ، العدد سالب ، س = $(1)_2$

ثالثاً ، تعديل العدد للصيغة القياسية ، $(1.01100001101 \times 2^8)_2$

رابعاً ، بعد التعديل ، ص = $(01100001101)_2$

خامساً ، إيجاد قيمة الأس بالثنائى ، $135 = 127 + 8$ ، ع = $(10000111)_2$

سادساً ، تمثيل العدد بتجميع عناصره السابقة :

$[1100001110110000110100000000000000]$.

مثال (2) : العدد $(0.09375)_{10}$ - :

أولاً ، تحويل العدد الى النظام الثاننى $(0.00011)_2$

ثانياً ، العدد موجب ، س = $(0)_2$

ثالثاً ، تعديل العدد للصيغة القياسية ، $(1.1 \times 2^{-4})_2$

رابعاً ، بعد التعديل ، ص = $(1)_2$

خامساً ، إيجاد قيمة الأس بالثنائى ، $123 = 127 + (-4)$ ، ع = $(01111011)_2$

سادساً ، تمثيل العدد بتجميع عناصره السابقة :

$[00111101110000000000000000000000]$.

مصطلحات مهمة

القاسم	Divisor
الأس	Exponent
الفيض	Overflow
الجزئي	Partial
النقطة العائمة	Floating-point
المطروح	Minuend
الضارب	Multiplier
المعكوس	Negative
المكمل	Complement
إشارة المقدار	Sign-Magnitude
الحاصل	Quotient
المضروب	Multiplicand
عد	Count
حساب	Arithmetic
إزاحة	Shift
قاعدة	Base
حمل	Carry
تمثيل	Representation
المكمل الأول	One's Complement
المقسوم	Dividend
الكسر	Significant
المكمل الثاني	Two's Complement
الباقى	Remainder
الطرح	Subtrahend
وحدة الحساب والمنطق	Arithmetic & Logic Unit (ALU)
أعلام	Flags

أسئلة للمراجعة

- 1- أشرح كيفية تحديد ما إذا كان العدد سالبا أم لا في التمثيلات التالية:
المكمل الثنائي ، إشارة المقدار
- 2- ما هي العناصر الأساسية للعدد في تمثيل النقطة العائمة ؟
- 3- افترض ان الأعداد التالية يتمثل عدد صحيح بدون إشارة ثم يتمثل المكمل الثنائي ثم يتمثل إشارة المقدار ، أوجد صيغته العشرية لكل تمثيل : $(11101011)_2$ ، $(00101101)_2$ ، $(11101010)_2$.
- 4- افترض ان الأعداد ممثلة في 8 خانات ، أحسب ما يلي (وضح الخطوات) : $(55 - 77)_{10}$ ، $(-100 + 28)_{10}$ ، $(127 - 25)_{10}$.
- 5- أوجد ناتج عملية الطرح التالية باستخدام حساب المكمل الثنائي:

110011	1110111
011110-	1001100-
- 6- أضرب $(1010)_2$ في $(111)_2$ باستخدام المخطط الأنسيابي الموضح في الشكل (4.6) ، وضح الخطوات كما في المثال المبين.
- 7- أوجد حاصل قسمة $(45)_{10}$ على $(15)_{10}$ بالتمثيل الثنائي مستخدماً المخطط الأنسيابي للقسمة المبين في الشكل (4.9) ، وضح الخطوات كما في المثال المبين لذلك .
- 8- وضح مكونات الكيان المادى الخاص بعملية الجمع والطرح مع شرح آلية عمله ؟
- 9- مثل الأعداد العشرية التالية ثنائياً باستخدام 16 خانة مكمل ثنائي و إشارة المقدار (وضح الخطوات) : $(377)_{10}$ ، $(445)_{10}$ ، $(109-)_{10}$.
- 10- أوجد حاصل قسمة $(75)_{10}$ على $(20)_{10}$ بالتمثيل الثنائي بصورة المكمل الثنائي مستخدماً المخطط الأنسيابي للقسمة الموضح في الشكل (4.9) والمثال الموضح لذلك.
- 11- وضح مكونات الكيان المادى الخاص بعملية الضرب للعدد الثنائي؟

الفصل الخامس

معمارية طقم التعليمات

- 12- افترض أن الأعداد ممثلة بصيغة 8-خانات ، أحسب ما يلي (وضح الخطوات): $(-19+28)_{10}$ ، $(127-27)_{10}$ ، $(117-27)_{10}$ مستخدماً حساب المكمل الثاني.
- 13- وضح كيفية شكل العدد $(-5.325)_{10}$ ثنائياً ممثلاً بالنقطة العائمة بصيغة IEEE-754 ؟
- 14- أضرب $(7)_{10}$ في $(13)_{10}$ بإستخدام المخطط الأنسيابي الموضح في الشكل (4.6) ، وضح الخطوات كما في المثال المبين لذلك .

5 - معمارية طقم التعليمات

طقم أو فئة تعليمات المعالج هي أحد الأوجه التي قد ينظر إليها كل من مصمم الحاسب و مبرمج الحاسب برؤية مختلفة . فمن وجه نظر المصمم طقم تعليمات المعالج يحدد الوظائف المطلوبة من المعالج و كيفية أنجازها وتصميمها (رؤية تنظيمية) ، في حين أن المبرمج يهتم ببنية المسجلات والذاكرة وكذلك أنواع البيانات التي يمكن للمعالج أن يدعمها و وظائف وحدة الحساب والمنطق (رؤية معمارية) . إن وصف طقم تعليمات المعالج يمتد إلى شرح المعالج من الناحية التنظيمية ولكننا في هذا الفصل سوف نقتصر على شرح خصائص طقم تعليمات المعالج و وظائفها كدراسة لوحدة التحكم في المعالج من الناحية المعمارية .

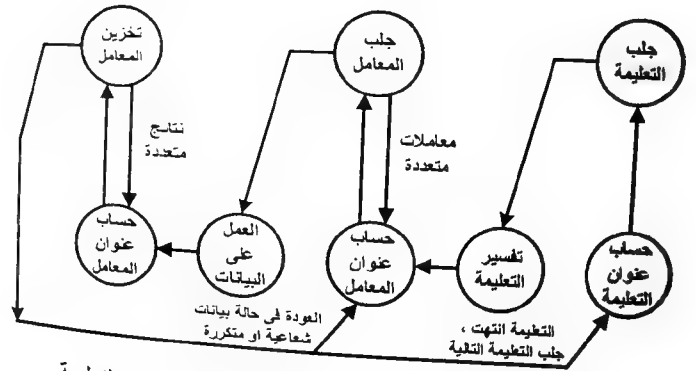
5.1 خصائص تعليمات المعالج

يتحدد عمل المعالج من خلال التعليمات التي يمكنه تنفيذها ، ويشار إليها بتعليمات المعالج أو تعليمات الحاسب ويشار إلى مجموعة التعليمات المختلفة التي يمكن للمعالج أن ينفذها على أنها طقم أو فئة تعليمات المعالج .

5.1.1 عناصر تعليمية المعالج

يجب على كل تعليمة أن تحتوي على المعلومات المطلوبة من قبل المعالج للتنفيذ. الشكل (5.1) يبين الخطوات المتبعة لتنفيذ التعليمة و - ضمناً - يحدد عناصر التعليمة ، وهذه العناصر هي كما يلي:

1. رمز العملية : يُحدد العملية التي يتعين القيام بها (على سبيل المثال ، جمع أو إدخال/إخراج) . فالعملية يرمز لها من خلال رمز ثانوي ، ويطلق عليه رمز العملية .
2. مؤشر للمعامل المصدر : أى عملية قد تنطوي على معامل مصدر أو أكثر، وهذه المعاملات هي المدخلات لهذه العملية .
3. مؤشر للمعامل الناتج : العملية قد تُسفر عن ناتج يجب أن يحفظ .
4. مؤشر للتعليمية التالية : يخبر المعالج من أين تُجلب التعليمية التالية بعد إنهاء تنفيذ التعليمية الحالية .



الشكل (5.1) - شكل تخطيطي للدورة المبسطة لحالات التعليمية

عنوان التعليمية التالية التي سيتم جلبها يمكن أن يكون إما عنواناً حقيقياً أو عنواناً ظاهرياً حسب المعمارية ، وهذا التمييز عادة ما يكون واضحاً في معمارية طقم التعليمات . وفي معظم الحالات التعليمية التالية التي سيتم جلبها هي تلقائياً بعد

التعليمية الحالية ، وفي هذه الحالات لا يوجد مؤشر صريح إلى عنوان التعليمية التالية . وعندما يكون هناك حاجة لمؤشر صريح لعنوان التعليمية التالية يجب أن يتم تقديم موقعها بالذاكرة الرئيسية أو الظاهرية .

المعامل المصدر أو الناتج يمكن أن يكون في أحد المناطق التالية :

1. الذاكرة الرئيسية أو الظاهرية : كما هو الحال مع مؤشر التعليمية التالية ، ويجب أن يتم توفير عنوان موقعه في الذاكرة الرئيسية أو الظاهرية .
2. مسجل المعالج : مع استثناءات نادرة يحتوي المعالج على مسجل أو أكثر يمكن الإشارة إليها بواسطة تعليمات المعالج . فإذا كان هناك مسجل واحد فقط الإشارة إليه تكون ضمنية أما إذا كان هناك أكثر من مسجل فيجب تعريف اسم أو رقم وحيد لكل مسجل والتعليمية يجب أن تحتوي على رقم أو اسم المسجل المطلوب (الذي يوجد به المعامل) .
3. فوري : قيمة المعامل موجودة في حقل بالتعليمية الجارية تنفيذها .
4. وحدة الإدخال/الإخراج : التعليمية يجب أن تحدد وحدة الإدخال/الإخراج التي يوجد بها معامل العملية .

5.1.2 تمثيل التعليمات

في نظام الحاسب يتم تمثيل التعليمية بسلسلة من الثنائيات (خانات ثنائية) . ونقسم التعليمية إلى عدة حقول ، ولكل عنصر مكون للتعليمية حقل يختص به والشكل (5.2) يبين مثال بسيط لشكل أو تنسيق تعليمية . في أغلب أطقم التعليمات يتم استخدام أكثر من شكل واحد للتعليمية . أثناء تنفيذ التعليمية يتم قراءة التعليمية لمسجل التعليمية (IR) في المعالج ، ومن ثم يجب على المعالج أن يكون قادراً على استخراج البيانات من حقول التعليمية المختلفة لتنفيذ العملية المطلوبة.

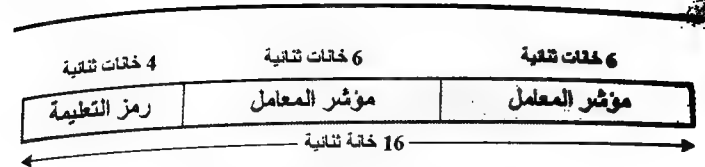
5.1.3 أنواع التعليمات

ينبغي أن يكون للحاسب طقم من التعليمات التي تسمح للمستخدم/المبرمج بصياغة أي عمل/برنامج لمعالجة البيانات ، وبطريقة أخرى أي برنامج مكتوب بلغة راقية المستوى يجب أن يترجم إلى لغة الآلة ليتم تنفيذه ، وبالتالي يجب على مجموعة تعليمات المعالج أن تكون كافية للتعبير عن أي تعليمة من اللغة الراقية المستوى.

ويمكننا تصنيف أنواع التعليمات على النحو التالي :

- معالجة البيانات : تعليمات الحساب والمنطق.
- تخزين البيانات : حركة البيانات إلى داخل أو خارج المسجل و/أو مواقع بالذاكرة .
- حركة بيانات : تعليمات الإدخال/الإخراج.
- التحكم : تعليمات الاختبار والتفرع.

التعليمات الحسابية توفر القدرات الحسابية لمعالجة البيانات الثنائية . والتعليمات المنطقية (بولي) تعمل على أجزاء من الكلمة الواحدة كخانات ثنائية بدلا من أعداد، وبالتالي فإنها توفر قدرة لمعالجة أي نوع آخر من البيانات التي قد يرغب المستخدم في إجراءها . وتجرى هذه العمليات على البيانات في مسجلات المعالج، ولذلك يجب أن تكون هناك تعليمات تتعامل مع الذاكرة لنقل البيانات بين الذاكرة والمسجلات . وهناك حاجة أيضا إلى تعليمات أذخال/إخراج لنقل البرامج والبيانات إلى الذاكرة والعودة بنتائج العمليات الحسابية إلى المستخدم . وتستخدم تعليمات الاختبار لأختبار قيم خانات كلمة أو حالة/شكل ناتج عملية حسابية ما ، ومن ثم يتم استخدام تعليمة تفرع للانتقال لمجموعة مختلفة من التعليمات تبعا للقرار الذي تم اتخاذه اعتمادا على قيمة الخانة أو الحالة الناتجة من عملية حسابية.



الشكل (5.2) - تنسيق لتعليمة بسيطة

من الصعب على المبرمج والقارئ على حد سواء التعامل مع التمثيل الثنائي لتعليمات المعالج ، وبالتالي فقد أصبح من الشائع استخدام التمثيل الرمزي لتعليمات المعالج . ومثال على ذلك طقم التعليمات المستخدمة مع نموذج الحاسب (IAS) . فرمز العملية عبارة عن اختصار رمزي يشير للعملية المزج إجراؤها،

ومن الأمثلة الشائعة لرموز العمليات ما يلي:

جمع	ADD
طرح	SUB
ضرب	MUL
قسمة	DIV
حمل بيانات من الذاكرة	LOAD
خزن بيانات في الذاكرة	STOR

المعاملات تمثل رمزياً ، فعلى سبيل المثال التعليمة [ADD R , Y] قد تعني إضافة القيمة الواردة في موقع البيانة Y إلى محتويات المسجل R ، وفي هذا المثال Y تشير إلى عنوان موقع في الذاكرة ، و R تشير إلى مسجل معين ، ولاحظ أن العملية تُنفذ على محتويات الموقع وليس على عنوانه .

مما سبق يتضح أنه من الممكن كتابة برنامج بلغة الآلة (المعالج) بشكل رمزي ، كل رمز عملية لديه تمثيل ثنائي ثابت ، والمبرمج يحدد موقع المعامل الذي عمل معه التعليمة .

5.1.4 عدد المعاملات

ما هو الحد الأقصى لعدد المعاملات المحتاجة لها التعليمات؟ فمثلاً ، التعليمات الحسابية والمنطقية تتطلب معاملات كثيرة ، وتقريباً كل العمليات الحسابية والعمليات المنطقية هي إما أحادية (معامل مصدر واحد) أو ثنائية (2 معامل المصدر) ، وبالتالي ، فإننا نحتاج كحد أقصى لعنوانين كمؤشرين لمعاملات المصدر (الداخلية في العملية) . وناتج العملية يتم تخزينه في عنوان ثالث يطلق عليه معامل النتيجة/الوجهة ، وأخيراً ، بعد الانتهاء من التعليمات لا بد من جلب التعليمات التالية لذلك كانت هناك حاجة لعنوانها.

الشكل (5.3) يقارن نماذج التعليمات بواحد ، واثنين ، وثلاثة معاملات والتي يمكن أن تستخدم لحساب المعادلة التالية :

$$Y = (A - B) / [C + (D \times E)]$$

باستخدام تعليمات ثلاثية كل تعليمات تحدد موقعين لمعاملين المصدر و آخر لمعامل الناتج ، ولأننا لا نريد أن نغير من قيمة أي من مواقع المعاملات ، لذلك يجب استخدام موقع مؤقت لس تخزين بعض النتائج المؤقتة . وشكل التعليمات ذات الثلاثة عناوين ليس شائعاً وذلك لأنها تتطلب شكلاً طويلاً نسبياً بحيث تحمل مؤشرات لثلاثة عناوين .

وفي التعليمات بعنوانين يوجد عنوان واحد يجب أن يكون مزدوج الوظيفة كمعامل مصدر ونتائج ، ولذلك ، فإن تعليمات $SUB\ Y, B$ ، تنفذ إجراءات حساب $Y - B$ وتخزن النتيجة في Y . والتسويق ثنائي العنوان يقلل من متطلبات

الحجم ، ولتجنب تغيير قيم المعامل المزدوج يتم استخدام تعليمات (MOVE) لنقل القيم لموقع مؤقت قبل تنفيذ العملية .

التعليمات	التطبيق
SUB Y, A, B	$Y \leftarrow A - B$
MPY T, D, E	$T \leftarrow D \times E$
ADD T, T, C	$T \leftarrow T + C$
DIV Y, Y, T	$Y \leftarrow Y / T$

(أ) تعليمات بثلاث عناوين

التعليمات	التطبيق
MOVE Y, A	$Y \leftarrow A$
SUB Y, B	$Y \leftarrow Y - B$
MOVE T, D	$T \leftarrow D$
MPY T, E	$T \leftarrow T \times E$
ADD T, C	$T \leftarrow T + C$
DIV Y, T	$Y \leftarrow Y / T$

(ب) تعليمات بعنوانين

التعليمات	التطبيق
LOAD D	$AC \leftarrow D$
MPY E	$AC \leftarrow AC \times E$
ADD C	$AC \leftarrow AC + C$
STOR Y	$Y \leftarrow AC$
LOAD A	$AC \leftarrow A$
SUB B	$AC \leftarrow AC - B$
DIV Y	$AC \leftarrow AC / Y$
STOR Y	$Y \leftarrow AC$

(ج) تعليمات بعنوان واحد

الشكل (5.3) - ثلاث برامج لتنفيذ المعادلة $Y = (A - B) / [C + (D \times E)]$ أبسط شكل للتعليمات هو التعليمات بعنوان واحد (معامل واحد) . ولكي تعمل التعليمات المعامل الثاني يجب أن يكون ضمناً ، وهذا كان هذا شأنها في المعالجات المبكرة ، فالعنوان الضمني هو لمسجل في المعالج يعرف باسم المجمع (AC) . ويحتوي المجمع على أحد المعاملات وكذلك يستخدم لتخزين النتيجة ، وفي مثالنا السابق تم إنجاز المعادلة في ثمانية تعليمات.

بعض التعليمات يمكن أن تنفذ بدون عنوان (بدون معامل) ، التعليمات التي بدون عنوان (صفر) تطبق على تنظيم معين للذاكرة يسمى بالمكس . المكس يعمل بأسلوب الداخل أخيراً - الخارج أولاً ، فعنوان المكس معروف حيث الإشارة دائماً إلى قمة المكس (عنوان الموقع الذي في القمة) ويخصص مسجل خاص

في المعالج لحفظ عنوان القمة ، ولذلك التعليمات بصفر عنوان تشير وتتعامل دائما مع العناصر التي بقيمة المكس .

الجدول (5.1) يلخص أوضاع التعليمات من الصفر أو واحد أو اثنين أو ثلاثة عناوين . وفي كل حالة من المفترض أن عنوان التعليمات التالية مشار إليها ضمناً ، ولذلك العملية يتم إجراءها بمعاملين معامل مصدر ومعامل ناتج .

عدد العناوين لكل تعليمة هو قرار أساسي في تصميم المعالج ، فعدد أقل من العناوين لكل تعليمة ينتج عنه تعليمات بدائية جداً ، ومعالج أقل تعقيداً ، وتعليمات أقل طولاً ، ومع ازدياد عدد التعليمات في البرنامج فإن ذلك يزيد من زمن التنفيذ وبالتالي برنامج أطول وأكثر تعقيداً . هناك مفارقة هامة ما بين العنوان الواحد و عدة عناوين ، ففي العنوان الواحد للمبرمج مسجل واحد متعدد الأغراض (المجمع) مما يفرض التعامل مع الذاكرة الرئيسية ، بينما في التعليمات المتعددة العناوين يوجد عدة مسجلات متعددة الأغراض وهذا يؤدي إلى سرعة في التنفيذ نتيجة أن الإشارة إلى المسجل أسرع منه إلى الذاكرة . وأغلب المعالجات تستخدم خليط من التعليمات الثنائية والثلاثية العنوان (المعامل) وذلك بسبب المرونة والقدرة على استخدام عدة مسجلات .

الجدول (5.1) - أشكال التعليمة باختلاف عدد العناوين (بدون تعليمات تفرع)

عدد العناوين	التمثيل الرمزي	التفسير
3	OPA, B, C	A ← BOPC
2	OPA, B	A ← AOPB
1	OPA	AC ← ACOPA
0	OP	T ← (T-1)OPT

AC = المعكس
T = أعلى المعكس
(T-1) = المعكس التالي للمعكس
A, B, C = مواقع ذاكرة أو مسجل

5.2 أنواع المعاملات

تشتغل تعليمات المعالج على البيانات وأكثر الأصناف العامة للبيانات أهمية هي:

1. العناوين : العناوين هي - في الواقع - شكل من أشكال البيانات . وفي كثير من الحالات يجب إجراء بعض العمليات الحسابية على مؤشر المعامل في التعليمة لتحديد عنوان في الذاكرة الرئيسية أو الظاهرية ، وفي هذا السياق يمكن اعتبار العناوين على أنها أعداد صحيحة بدون إشارة .
2. الأعداد : هناك ثلاثة أنواع شائعة من البيانات الرقمية في أجهزة الحاسب :
 - عدد ثنائي صحيح أو ثنائي بنقطة ثابتة .
 - ثنائي بالنقطة العائمة .
 - عشري .

3. الأحرف : النموذج الشائع للبيانات هو النص أو سلسلة أحرف . إن البيانات النصية هي الأكثر ملائمة للإنسان ، ولكن لا يمكن تخزينها بصيغتها الحرفية بسهولة أو نقلها بواسطة أنظمة معالجة البيانات والاتصالات ، والأنظمة الحاسوبية مصممة للعمل على البيانات الثنائية ، لهذا فقد وضعت عددا من الرموز التي تمثل الأحرف كنسق من الثنائيات . والمثال الشائع على ذلك هو نظام الترميز (ASCII) .

4. البيانات المنطقية : عادة ما يتم التعامل مع الكلمة الثنائية كوحدة واحدة من البيانات الثنائية ، ولكن من المفيد أحيانا النظر إلى وحدة تتكون من n من الخانات على أنها تتكون من n من الوحدات الثنائية المنفردة ، وكل عنصر موجود ينظر إليه إما 0 أو 1 ، وبهذه الطريقة يتم التعبير عنها كبيانات

جميع التعليمات بالمعاملات يجب تحديد طريقة العنوان لكل معام (آلية حساب عنوان المعامل) .

منطقية ويتم التعامل مع كل خانة ثنائية بإفراد و إجراء أى عمليات منطقية عليها (عمليات الحساب المنطقى الثنائى) .

5.3 أنواع العمليات

عدد رموز العمليات يختلف من معالج إلى آخر ، ومع ذلك فأنها تشترك فى نفس الأنواع العامة للعمليات ، وهذه الأنواع هي:

- نقل البيانات .
- الحسابية .
- المنطقية .
- التحويل .
- الإدخال/الإخراج .
- التحكم بالنظام .
- نقل السيطرة .

والجدول (5.2) يسرد بعض التعليمات لكل نوع .

هذا القسم يقدم مناقشة موجزة للإجراءات التى يتخذها المعالج لتنفيذ كل نوع من العمليات (الإجراءات موجزة فى الجدول (5.3)) .

نقل البيانات

النوع الأساسى من تعليمات المعالج هي تعليمات نقل البيانات . فيجب على تعليمات نقل البيانات تحديد عدة أشياء ، أولاً ، يجب تحديد موقع المعامل المصدر والوجهة ، والموقع يمكن أن يكون فى الذاكرة أو المسجل أو قمة المكس . ثانياً، لابد من الإشارة إلى طول البيانات التى سيتم نقلها . ثالثاً ، وكما هو الحال مع

الجدول (5.2) – العمليات الشائعة فى فئات التعليمات (1/3)

النوع	اسم العملية	وصف العملية
نقل البيانات	Move (transfer)	نقل كلمة أو قالب من مصدر الى وجهة
	Store	نقل كلمة من المعالج الى الذاكرة
	Load (fetch)	نقل كلمة من الذاكرة الى المعالج
	Exchange	استبدال محتويات مصدر مع وجهة
	Clear (reset)	نقل كلمة مكونة من أصفار (0...0) الى وجهة
	Set	نقل كلمة مكونة من أحاد (1...1) إلى وجهة
	Push	نقل كلمة من مصدر إلى قمة المكس
	Pop	نقل كلمة من قمة المكس الى وجهة
التحويل	Translate	ترجمة قيم فى مقطع من الذاكرة بناء على جدول مطابقة
	Convert	تحويل محتوى كلمة من شكل الى آخر (عشرى الى ثنائى)
الحسابية	Add	حساب مجموع معاملان
	Subtract	حساب الفرق بين معاملان
	Multiply	حساب ضرب معاملان
	Divide	حساب قسمة معاملان
	Absolute	استبدال معاملي بقيمة المطلقة
	Negate	تغيير إشارة معاملي
	Increment	زيادة 1 الى معاملي
	Decrement	انقاص 1 من معاملي

الجدول (5.2) - العمليات الشائعة في فئات التعليمات (3/3)

النوع	اسم العملية	وصف العملية
نقل السيطرة	Jump (branch)	انتقال غير مشروط ، تحميل عداد البرنامج بعنوان محدد
	Jump Conditional	اختبار شرط معين ، أما تحميل عداد البرنامج بعنوان محدد أو لا تعمل شيء ، حسب الشرط
	Jump to Subroutine	حفظ المحتويات الحالية لعداد البرنامج و غيرها من مسجلات في موقع معروف ، الانتقال الى عنوان محدد
	Return	استبدال محتوى عداد البرنامج و المسجلات الأخرى من موقع معروف
	Execute	جلب معامل من موقع محدد و التنفيذ حسب التعليم ، لا تعديل لعداد البرنامج
	Skip	زيادة عداد البرنامج لتخطي التعليم التالية
	Skip Conditional	اختبار شرط معين ، أما تخطي أو لا تعمل شيء ، حسب الشرط
	Halt	إيقاف تنفيذ برنامج
	Wait (hold)	إيقاف تنفيذ برنامج ، تكرار اختبار شرط ، إستئناف التنفيذ حال تحقق الشرط
	No Operation	لا تجرى أى عملية لكن تنفيذ البرنامج يستمر

الحسابية

معظم المعالجات توفر العمليات الحسابية الأساسية كالجمع والطرح والضرب والقسمة للأعداد الصحيحة بالإشارة (ذات نقطة ثابتة) ، وغالبا ما يتم توفيرها

الجدول (5.2) - العمليات الشائعة في فئات التعليمات (2/3)

النوع	اسم العملية	وصف العملية
المنطقية	AND	إجراء عملية (AND) منطقية
	OR	إجراء عملية (OR) منطقية
	NOT (Complement)	إجراء عملية (NOT) منطقية
	EXOR	إجراء عملية (EXOR) منطقية
	Test	إختبار شرط محدد : رفع (تصبح قيمتها 1) الأعلام بناء على نتيجة عملية تمت في وحدة الحساب والمنطق
	Compare	إجراء مقارنة منطقية أو حسابية لمعاملان أو أكثر ، تعريف (ترفع) قيم الأعلام بناء على الناتج
	Set Control Variables	صنف من التعليمات لتهيئة التحكم في روتين المقاطعة (تقديم الخدمة لمقاطعة) ، التحكم في ساعة النظام ، أو التحكم في إجراءات حماية ، أو غيره
	Shift	إزاحة معامل إلى اليمين (أو اليسار) مع إضافة ثابت في النهاية
	Rotate	إزاحة معامل إلى اليمين (أو اليسار) مع لف النهاية (حلقة)
	Input (read)	نقل بيانات من منفذ أو جهاز إدخال/إخراج محدد إلى وجهة (ذاكرة أو مسجل بالمعالج)
الإدخال/الإخراج	Output (write)	نقل بيانات من مصدر محدد إلى منفذ أو جهاز إدخال/إخراج
	Start I/O	نقل تعليمات إلى معالج الإدخال/الإخراج لبدء عملية إدخال/إخراج
	Test I/O	نقل معلومات الحالة من نظام الإدخال/الإخراج إلى وجهة محددة

أيضاً للأعداد العشرية ذات النقطة العائمة ، وتوجد عمليات أخرى متنوعة محتملة ضمن هذا النوع من العمليات وتشمل على سبيل المثال :

- القيمة المطلقة : أخذ القيمة المطلقة للمعامل .
- النفي : المعكوس المنطقي للمعامل .
- الزيادة : إضافة 1 إلى المعامل .
- النقصان : طرح 1 من المعامل .

المنطقية

معظم المعالجات توفر مجموعة متنوعة من التعليمات لمعالجة خانات الكلمة كل على حدة وإجراء عمليات منطقية عليها . وبعض العمليات المنطقية الأساسية التي يمكن القيام بها على البيانات الثنائية هي : عملية (NOT) أو (AND) أو (OR) أو (XOR) وهي أكثر العمليات المنطقية بمعاملين شيوعاً . بالإضافة إلى العمليات المنطقية المختصة بالمنطق الثنائي فإن معظم المعالجات توفر مجموعة متنوعة من تعليمات الأزاحة والتدوير . والشكل (5.4) يوضح هذه العمليات الأساسية ، ففي الإزاحة المنطقية تراح أجزاء الكلمة من اليسار أو اليمين وتقتد خانة واحدة في النهاية ، وفي التدوير أو الإزاحة الدائرية العملية تحافظ على كافة الخانات الخاضعة للعملية .

التحويل

تعليمات التحويل هي تلك التي يمكنها تغيير تنسيق البيانات أو تعمل على تنسيق البيانات ، فعلى سبيل المثال التحويل من النظام العشري إلى النظام الثنائي .

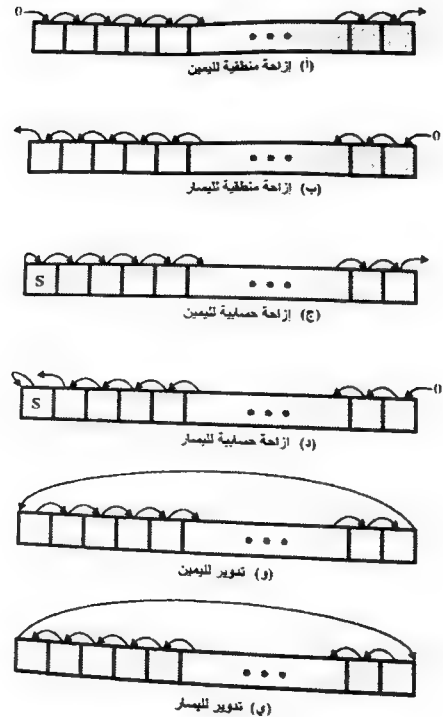
الإدخال / الإخراج

هناك مجموعة متنوعة من الأساليب لتقنيات الإدخال/الإخراج منها الإدخال/الإخراج المبرمج ، والإدخال/الإخراج المبرمج باستخدام الذاكرة ،

والوصول المباشر للذاكرة (DMA) أو استخدام معالج خاص بالإدخال/الإخراج ، وأكثر المعالجات لا توفر سوى عدد قليل من التعليمات الخاصة بالإدخال/الإخراج .

الجدول (5.3) – عمل المعالج في كل نوع من العمليات

نقل البيانات	نقل البيانات من موقع إلى آخر. إذا تضمنت التعامل مع الذاكرة: ■ تحديد العنوان بالذاكرة. ■ إجراء التحويل من عنوان ظاهري إلى حقيقي. ■ اختبار الذاكرة السريعة. ■ بدء القراءة/الكتابة من الذاكرة.
الحسابية	ربما تتضمن نقل بيانات قبل أو بعد إجراء عملية وظيفية في وحدة الحساب والمنطق . تعريف الأعلام (رفع قيمتها إلى 1).
المنطقية	مثل الحسابية.
التحويل	مثل الحسابية والمنطقية ، ربما تتضمن منطق خاص لإجراء التحويل.
نقل السيطرة	تعديل عداد البرنامج نتيجة الاستدعاء/العودة من روتين جزئي وتدير عملية تمرير المعاملات و الربط بينهما.
الإدخال/الإخراج	تصدر أوامر إلى وحدة الإدخال/الإخراج. إذا كان الإدخال/الإخراج مقترن بالذاكرة ، تحدد العنوان المناظر بالذاكرة.



الشكل (5.4) - عملية الإزاحة والتدوير

التحكم بالنظام

تعليمات التحكم بالنظام هي تلك التي يمكن تنفيذها فقط عندما يكون المعالج في حالة معينة وبصلاحيات خاصة أو تنفذ برنامجاً في منطقة مميزة وخاصة من الذاكرة ، وعادة ما يتم تنفيذ هذه التعليمات من قبل نظام التشغيل .

نقل السيطرة

في جميع أنواع العمليات السابقة فإن التعليمات التالية التي يتعين القيام بها بعد التعليمات الحالية هي التي تليها مباشرة في الذاكرة . ومع ذلك ، فإن جزءاً كبيراً من التعليمات في أي برنامج وظيفتها تغيير تسلسل تنفيذ التعليمات ، ومن أجل هذه التعليمات يقوم المعالج بعملية تحديث لعداد البرنامج إلى عنوان تعليمات ما في الذاكرة .

ننتقل الآن إلى مناقشة عمليات نقل السيطرة الأكثر شيوعاً والموجودة في طقم التعليمات : التفرع والقفز واستدعاء الإجراء.

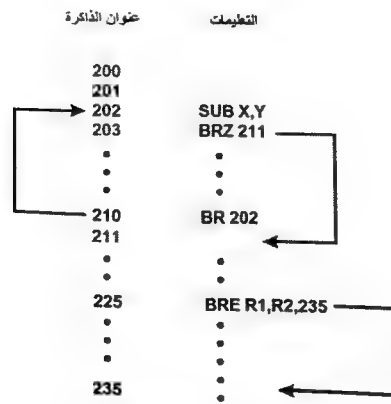
تعليمات التفرع : أحد معاملات تعليمات التفرع هو عنوان التعليمات التالية وذلك لجلبها وتنفيذها ، وهي في معظم الأحيان تعليمات تفرع مشروط ، بمعنى أن التفرع يتم إذا تحقق شرط معين وإلا يتم تنفيذ التعليمات التالية في التسلسل (زيادة عداد البرنامج كالعادة) . وتعليمات التفرع التي ينفذ فيها التفرع دائماً هي تفرع دون قيود أو شروط.

وهناك طريقتان لإختبار حالة المعالج وذلك لإجراء/تنفيذ تعليمات تفرع مشروط. أولاً ، اختبار خانة بمسجل الحالات الذي يعكس حالة ناتج عملية حسابية ومنطقية، ويمكن أن يكون هناك أربعة أنواع مختلفة من تعليمات التفرع المشروط :

تفرع للموقع X إذا كانت النتيجة إيجابية	BRP X
تفرع للموقع X إذا كانت النتيجة سلبية	BRN X
تفرع للموقع X إذا كانت النتيجة صفر	BRZ X
تفرع للموقع X إذا حدث فيض	BRO X

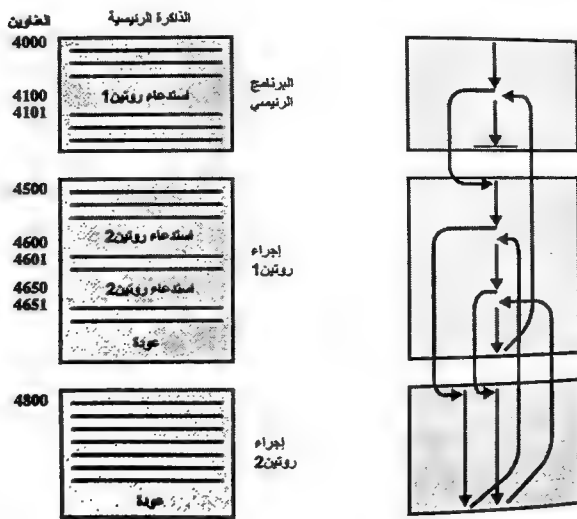
ففي التعليمات السابقة فإن نتيجة العملية الأخيرة التي تم تنفيذها في وحدة الحساب والمنطق هي التي تُعين (ترفع) علم الحالة (حالة الناتج : أيجابية أو سلبية أو صفر أو فيض) وجرى إختياره بواسطة هذه التعليمات . وفي الأسلوب الآخر يمكن إستخدام شكل من التعليمات بثلاثة عنوانين وذلك لإجراء المقارنة وتحديد التفرع في نفس التعليمية . والشكل (5.5) يوضح آلية عمل بعض أنواع التفرعات المذكورة سلفاً.

تعليمات التخطي : شكل آخر من أشكال نقل السيطرة هي تعليمية التخطي . تعليمات التخطي تتضمن عنواناً ضمنياً ، والتخطي عادة يعني تخطي تعليمية واحدة ، وبالتالي فإن العنوان الضمني يساوي عنوان التعليمية التالية مضاف إليه طول التعليمية.



الشكل (5.5) - تعليمات التفرع

تعليمات استدعاء الإجراء (برنامج جزئي - روتين) : الإجراء هو نفسه برنامج حاسب جزئي يتم دمجه في برنامج أوسع نطاقاً ، ويمكن عند أي نقطة في البرنامج استدعاء هذا الإجراء ، والإيعاز للمعالج بالذهاب وتنفيذ الإجراء بأكمله من ثم العودة إلى نقطة الاستدعاء . والشكل (5.6) يوضح طريقة استدعاء الإجراء والعودة منه وكذلك تسلسل تنفيذه .



الشكل (5.6) - الأجراءات المتداخلة

5.4 أساليب العنونة و تنسيقات التعليمية

في الاجزاء السابقة جرى التركيز على ماذا تنفذ أو تفعل التعليمات ، وبشكل خاص تم تناول أنواع المعاملات و العمليات التي تحددتها تعليمات المعالج . وفي هذا الجزء سنتناول كيفية تحديد المعاملات والعمليات التي تنفذها التعليمات ، وهنا تبرز قضيتين ، الأولى ، كيفية تحديد عنوان المعامل ، والثانية ، كيفية تنظيم خانات التعليمية لكي تُعرّف عنوان المعامل و العملية المطلوب إجراءها .

5.4.1 أساليب العنونة

حقّل أو حقول العنوان في الصيغة النموذجية للتعليمية صغير نسبيا . وفي العادة نود أن نكون قادرين على الإشارة إلى مجموعة كبيرة من المواقع في الذاكرة الرئيسية ، أو بالنسبة لبعض النظم ، الذاكرة الظاهرية . ولتحقيق هذا الهدف استخدمت مجموعة متنوعة من أساليب العنونة وهي تنطوي على نوع من المفازلة ما بين مدى العنوان و/أو مرونة العنونة من جهة ، ومن جهة أخرى ، عدد المؤشرات للذاكرة في التعليمية و/أو تعقيد حساب العنوان . وفي هذا الجزء ندرس أساليب العنونة الأكثر شيوعا ، وهي :

- الفورية .
- المباشرة .
- غير المباشرة .
- المسجل .
- المسجل غير المباشرة .
- الإزاحة .
- المكسر .

وتتضح أوضاع هذه الأساليب في الشكل (5.7) ، وفي هذه الجزء سوف نستخدم الاختصارات التالية :

(س) = محتويات موقع الذاكرة س أو المسجل س .

ع ف = العنوان الفعلي (المؤثر) للموقع الذي يحتوي على المعامل المؤشر إليه .

م = محتويات حقّل العنوان في التعليمية التي تشير إلى مسجل .

ع = محتويات حقّل العنوان في التعليمية .

الجدول (5.4) يوضح كيفية إجراء حساب العنوان لكل أسلوب عنونة ، والجدير بالذكر هنا إن بنية المعالجات توفر أكثر من أسلوب للعنونة بحيث يحدد رمز العملية نوع العنونة المستخدمة بالتعليمية . والملاحظة الثانية تتعلق بتفسير العنوان الفعلي (ع ف) .

ففي الأنظمة التي بدون ذاكرة ظاهرية ، فإن العنوان الفعلي يكون إما عنوان بالذاكرة الرئيسية أو لمسجل ، ولكن في أنظمة الذاكرة الظاهرية ، العنوان الفعلي هو عنوان ظاهري أو لمسجل ، والمطابقة أو التغيير الفعلي إلى العنوان المادى/الحقيقى هو وظيفة وحدة إدارة الذاكرة (MMU) وغير مرئى للمبرمج أو المستخدم .

الجدول (5.4) - أساليب العنوان الأساسية

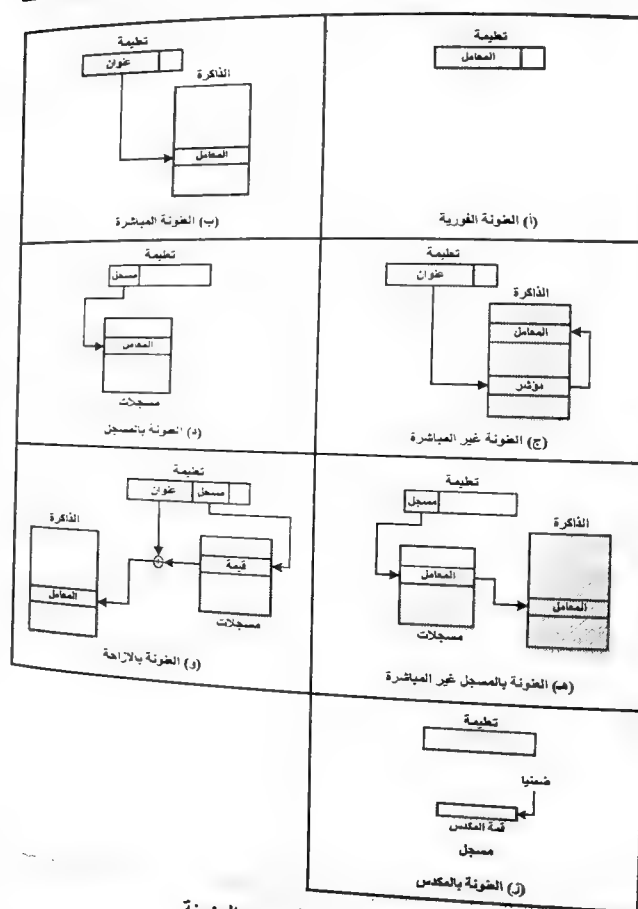
أسلوب العنوان	الخوارزمية	الميزة	العيب
الفورية	المعامل = ع	لا توجد إشارة للذاكرة	مقدار محدد للمعامل
المباشرة	ع = ف = ع	بسيط	سعة محدودة للذاكرة
غير المباشرة	ع = ف = (ع)	سعة كبيرة للذاكرة	تأثير متعدد للذاكرة
المسجل	ع = ف = م	لا توجد إشارة للذاكرة	سعة محدودة للذاكرة
المسجل غير المباشرة	ع = ف = (م)	سعة كبيرة للذاكرة	تأثير إضافي للذاكرة
الأزاحة	ع = ف - ع + (م)	مرنة	التعقيد
المكس	ع = ف = قيمة المكس	لا توجد إشارة للذاكرة	تطبيق محدود

العنوان الفورية

أبسط أسلوب من أساليب العنوان هي العنوان الفورية حيث قيمة المعامل موجودة في التعليمة (المعامل = ع) ، ويمكن استخدام هذا الوضع لتقديم واستخدام الثوابت أو تعريف قيم أولية للمتغيرات . ومن مميزات العنوان الفورية أنه لا حاجة للإشارة للذاكرة الرئيسية إلا لجلب التعليمة للحصول على المعامل وبذلك توفر من زمن التنفيذ . والعيب هو أن حجم المعامل محدود بحجم حقل العنوان والذي في معظم مجموعات التعليمات صغير مقارنة مع طول الكلمة الثنائية.

العنوان المباشرة

شكل بسيط آخر للعنوان هو العنوان المباشرة ، وفيها حقل العنوان بالتعليمة يحتوي على العنوان الفعلي للمعامل : ع = ف = ع . وهذه التقنية شائعة في الأجيال السابقة



الشكل (5.7) - أساليب العنوان

للمعالجات ولكن ليست شائعة في الأبنية المعاصرة للمعالجات وهي تتطلب إشارة واحدة فقط للذاكرة بدون أى حسابات خاصة . وهذه التقنية توفر فضاء محدودة للعناوين (أقصى سعة قابلة للعنونة من الذاكرة محدودة بطول حقل العنوان بالتعليمية) .

العنونة غير المباشرة

أحد الحلول للتغلب على عيوب العنونة المباشرة هو أن يكون حقل العنوان يشير إلى عنوان كلمة في الذاكرة ، والذي بدوره يحتوي على العنوان الكامل للمعامل ويعرف هذا بإسم العنونة غير المباشرة : $E = (C)$. والميزة الواضحة لهذا النهج هي لو أن طول الكلمة N - خانة فإن مساحة العناوين المتوفرة الآن هي 2^N . والعيب هو أن تنفيذ التعليمية يتطلب زمناً أطول بحيث يتطلب مراجعة الذاكرة مرتين لجلب المعامل : واحدة للحصول على العنوان والثانية للحصول على قيمته . وتادراً ما يتم استخدام العنونة غير المباشرة المتعددة المستويات أو المتتالية حيث $E = (C) \dots$.

العنونة بالمسجل

العنونة بالمسجل شبيهة بالعنونة المباشرة ، والفرق الوحيد هو أن حقل العنوان بالتعليمية يشير إلى مسجل حيث يوجد المعامل بدلاً من عنوان بالذاكرة الرئيسية : $E = M$. وللتوضيح ، إذا كانت محتويات حقل عنوان المسجل في التعليمية هي 5 ، إذن المسجل M_5 هو المقصود ، وقيمة المعامل موجودة في M_5 . نموذجياً ، حقل العنوان الذي يشير للمسجلات مكون من 3 إلى 5 خانات (ثنائى) ، وبذلك يكون إجمالي المسجلات التي يمكن التعامل معها والإشارة إليها هي من 8 إلى 32 مسجلاً للإغراض العامة .

مزايا عنونة المسجل (1) أن حقل العنوان صغير في التعليمية ، (2) والإشارة إليه لا تستهلك وقتاً حيث أن التواصل مع مسجل داخل المعالج يأخذ وقتاً أقصر بكثير منه لعنوان موقع بالذاكرة الرئيسية . وعيب العنونة بالمسجل أن مساحة العنوان محدودة جداً . فإذا تم استعمال أسلوب العنونة بالمسجل بكثافة في طقم التعليمات ، فهذا يعنى أن مسجلات المعالج سوف تستخدم بكثافة ونتيجة لأن عدد المسجلات محدود جداً (بالنسبة لعدد المواقع في الذاكرة الرئيسية) فإن استخدامها بهذه الطريقة له مردود مباشر إذا استعملت بكفاءة ، فإذا كان كل معامل يتم جلبه من الذاكرة الرئيسية لمسجل ما يتم استخدامه لمرة واحدة من ثم يعاد للذاكرة ، فإن هذا الإجراء يستنزف الزمن وإجراءات التحكم لأنه عبارة عن إضافة خطوة وسيطة ، وبالمقابل ، إذا بقى المعامل في المسجل لعدة استخدامات ثم يعاد إلى الذاكرة بهذا يتم الاستفادة القصوى منه ونتحصل على كفاءة حقيقية من استخدام المسجلات وذلك بتوفير في زمن جلب المعاملات والإجراءات التي تستلزم ذلك .

العنونة غير المباشرة بالمسجل

العنونة غير المباشرة بالمسجل مزايا للعنونة غير المباشرة ، حيث أن في العنونة غير المباشرة بالمسجل حقل العنوان بالتعليمية يشير إلى مسجل (يوجد به عنوان مسجل) الذي بدوره يحتوى على عنوان بالذاكرة للموقع الذي يحتوى على المعامل ، وباختصار ، $E = (M)$. ومزايا عيوب العنونة غير المباشرة بالمسجل نفسها للعنونة غير المباشرة . ففي كلتا الحالتين يتم التغلب على قيود مساحة العنونة (نطاق محدود من العناوين) في حقل العنوان من خلال أن الموجود في هذا الحقل يشير إلى موقع بعرض كلمة يحتوى على العنوان ،

وبالإضافة إلى ذلك ، فالعنونة غير المباشرة بالمسجل تستخدم الإشارة للذاكرة أقل منه في العنونة غير المباشرة .

العنونة بالإزاحة

هناك طريقة فعالة جداً للعنونة تجمع بين قدرات العنونة المباشرة والعنونة غير المباشرة بالمسجل وسوف نشير إليها بالعنونة بالإزاحة : $E - F + M$. العنونة بالإزاحة تتطلب أن يكون بالتعليمية حقلي عنوان ، أحدها يجب أن يكون صريحاً (قيمته = E ، فرضاً) ويتم استخدامه مباشرة ، والقيمة الأخرى الواردة في الحقل الآخر تشير (مؤشر) إلى مسجل بحيث تتم إضافة محتوياته إلى E لإنتاج العنوان الفعلي .

العنونة بالإزاحة لها عدة صور ، منها :

العنونة النسبية : النسبية هنا هي ضمناً إلى القيمة التي بمسجل عداد البرنامج ، بحيث أن عنوان التعليمية التالية (قيمة مسجل عداد البرنامج) يضاف لمحتويات حقل العنوان لإنتاج العنوان الفعلي ($E + F$) . العنوان الفعلي هو إزاحة نسبية من عنوان التعليمية الحالية (قيمة مسجل عداد البرنامج) .

الفهرسة : وتعني أن حقل العنوان يوضح لعنوان بالذاكرة الرئيسية ، والمسجل المشار إليه يحتوي على مقدار الإزاحة الموجبة لذلك العنوان. إذاً العنوان الفعلي هو العنوان المشار إليه في التعليمية مضاف إليه مقدار الإزاحة الموجودة بالمسجل ، $E + F + M$. المسجل المستعمل في هذا الأسلوب من العنونة ممكن أن يكون مسجل خاص بالفهرسة أو مسجل متعدد الأغراض (عام).

العنونة بالمكس

المكس هو صف خطي من المواقع و يشار إليها أحياناً بأسم طابور آخر-دخول أول-خروج (LIFO) حيث أن العناصر يتم إضافتها إلى أعلى أو قمة المكس. ويرتبط بالمكس مؤشر قيمته تؤثر دائماً إلى عنوان قمة المكس ، ويتم الحفاظ على قيمة مؤشر المكس في مسجل خاص ، وبالتالي ، فإن الإشارة إلى موقع بالمكس في الذاكرة هي في الحقيقة عنونة غير مباشرة بالمسجل .

5.4.2 أساليب العنونة لمعالجات إنتل (Intel)

الجدول (5.5) يوضح أوضاع العنونة المستخدمة في المعالجات إنتل x86 . ففي العنونة الفورية يتم تضمين المعامل في التعليمية ، وبهذا يمكن أن يكون المعامل 8-خانات أو كلمة أو كلمة مزدوجة من البيانات . وفي حالة المعامل بالمسجل ، فإن قيمة المعامل توجد في المسجل . للتعليمات العامة مثل نقل البيانات ، والحسابية ، والتعليمات المنطقية ، فيمكن أن يكون المعامل في أحد المسجلات العامة ذات 32-خانة ، أو أحد المسجلات العامة ذات 16-خانة ، أو أحد المسجلات العامة ذات 8-خانات ، وهناك أيضاً بعض التعليمات التي تشير إلى مسجلات محدد المقطع (جزء معين من الذاكرة الرئيسية).

بقية أوضاع أو أساليب العنونة تؤثر لمواقع في الذاكرة . ويجب تحديد موقع الذاكرة بالمقطع الذي يحتوي على الموقع و مقدار الإزاحة عن بداية هذا المقطع. في بعض الحالات تم تحديد المقطع بشكل صريح ، وفي حالات أخرى يتم تحديد المقطع من خلال قواعد بسيطة تحدد المقطع .

الجدول (5.5) - صيغ العنونة للمعالجات أنتل x86

الأسلوب العنونة	الخوارزمية
الفورية	المعامل A
معامل المسجل	$LA = R$
الإزاحة	$LA = (SR) + A$
القاعدة	$LA = (SR) + (B)$
القاعدة بالإزاحة	$LA = (SR) + (B) + A$
فهرسة بمقياس والإزاحة	$LA = (SR) + (I) \times S + A$
القاعدة بالفهرسة والإزاحة	$LA = (SR) + (B) + (I) + A$
القاعدة بالفهرسة بمقياس والإزاحة	$LA = (SR) + (I) \times S + (B) + A$
النسبية	$LA = (PC) + A$
مسجل	$R =$ العنوان الخطي
مسجل القاعدة	$B =$ قيمة x
مسجل الفهرسة	$I =$ مسجل المقطع
عامل المقياس	$S =$ عدد البرنامج
	$PC =$ محتوى حقل العنوان بالتعليمية
	$A =$

في وضع الإزاحة (العنونة بالإزاحة) فإن مقدار إزاحة المعامل موجود كجزء من التعليمية بطول 8 أو 16 أو 32 خانة للإزاحة . وفي المقاطع فإن جميع العناوين في التعليمات تشير إلى إزاحة داخل المقطع .
بقية طرق العنونة غير مباشرة بحيث أن الجزء الخاص بالعنوان في التعليمية يخبر المعالج بمكان تواجد العنوان .

5.4.3 تنسيق التعليمية

شكل أو تنسيق التعليمية يُحدد وضع خانات التعليمية و بماذا تختص . فشكل التعليمية يجب أن يتضمن رمز العملية و - ضمناً أو صراحةً - صفر أو أكثر من المعاملات . ويتم الإشارة إلي كل معامل صريح باستخدام إحدى وسائل العنونة المذكورة سلفاً . فالتنسيق أو شكل التعليمية يجب (ضمناً أو صراحةً) أن يشير إلى وسيلة العنونة لكل معامل ، وفي أغلب أطقم التعليمات يتم استخدام أكثر من تنسيق للتعليمية .

تصميم نسق التعليمية هو فن معقد وتوجد مجموعة متنوعة ومذهلة من التصميمات لهذا الغرض ، وفي التالي نتناول المسائل الأساسية في التصميم مع توضيح لبعض نقاطه .

طول التعليمية

أكثر المسائل أهمية في أسس تصميم معمارية طقم التعليمات والتي ينبغي مواجهتها هي طول نسق التعليمية . فهذا القرار يؤثر ، ويتأثر بحجم الذاكرة وتنظيم الذاكرة وهيكلية الناقل وتعقيد المعالج وكذلك سرعة المعالج . إن هذا القرار يحدد ثراء ومرونة المعالج من وجهة نظر المبرمج بلغة التجميع (لغة الآلة الأبجدية) .
المفاضلة الأكثر وضوحاً هنا هي بين الرغبة في تعليمية قوية والحاجة لتوفير المساحة ، فالمبرمجين يريدون المزيد من الرموز لعمليات أكثر (تعليمات) ، ومعاملات أكثر ، وأساليب عنونة أكثر ، وزيادة مدى العناوين . فالمزيد من رموز العمليات و معاملات أكثر تساعد المبرمجين لأنه يُمكن من كتابة برامج أقصر لإنجاز مهام معينة . وبالمثل ، أساليب أو طرق عنونة أكثر تعطي المبرمج قدرأ أكبر من المرونة في تحقيق وظائف معينة ، مثل التعامل بالجداول و التفرع

رموز تعليمات متغيرة الطول ، وفي هذا الأسلوب يوجد حد أدنى لطول رمز التعليمات ولكن بعض رموز التعليمات يمكنها وصف عمليات إضافية باستخدام خانات إضافية للتعليمات . بالنسبة للتعليمات الثابتة الطول ، فتوجد خانات قليلة للعنوان لذلك فهي تستعمل للتعليمات التي تتطلب معاملات قليلة و/أو أساليب عنوانية محدودة .

إستخدام الخانات المخصصة للعنوان يُحدد بالعوامل المترابطة التالية :

- عدد أساليب العنوانية : بعض أساليب العنوانية يمكن التعبير عنها ضمناً ، فمثلاً بعض رموز التعليمات قد تستخدم دائماً أسلوب الفهرسة ، وفي بعض الحالات الأخرى أساليب العنوانية يجب أن تكون صريحة لذلك يجب أن تخصص مجموعة من الخانات لهذه الأساليب .
- عدد المعاملات : كما ناقشنا سابقاً ، فعناوين أقل يمكن أن تجعل البرنامج أطول وغير ملائم . أن التعليمات النموذجية في المعالجات المعاصرة توفر معاملتين . وعنوان كل معامل في التعليمات ربما يتطلب دليله الخاص (يحدد أسلوب عنوانته) أو أن إستخدام دليل العنوانية (محدد أسلوب العنوانية) يكون مقتصرأ فقط على أحد حقول العنوانية .
- مسجلات مقابل ذاكرة : المعالج يجب أن تكون به مسجلات بحيث يتم إحضار البيانات لداخل المعالج للمعالجة . وبوجود مسجل واحد عام (المجمع) معامل واحد موجود ضمناً ولا حاجة لأي خانة في التعليمات للمعامل (للإشارة إليه) . عموماً ، البرمجة بوجود مسجل واحد غير ملائمة وتتطلب تعليمات عديدة ، وبوجود عدة مسجلات كانت الحاجة لعدد محدود من الخانات لتحديد المسجل والدراسات أوضحت أن عدداً من 8 - 32 مسجل متعدد الأغراض مناسب لذلك .

متعدد الاتجاهات . وبطبيعة الحال مع الزيادة في حجم الذاكرة الرئيسية وازدياد استخدام الذاكرة الظاهرية فإن المبرمجين يريدون أن تكون لهم القدرة للتواصل مع نطاق واسع من عناوين الذاكرة (زيادة سعة الذاكرة القابلة للعنوان) . إن كل هذه الأمور (رموز العمليات ، المعاملات ، وصيغ العنوانية ، مدى العناوين) تتطلب خانات مخصصة لذلك مما يدفع في اتجاه تعليمات أطول ولكن تعليمات أطول قد يكون قراراً غير سليم ، فتعليمات 64-خانة تحتل مرتين مساحة تعليمات 32-خانة ولكن ربما قد تكون مفيدة أقل من مرتين .

وراء هذه المفاضلة الأساسية هناك اعتبارات أخرى ، أما أن يكون طول التعليمات مساوياً لعرض ناقل الذاكرة (في نظام الناقل هو عرض ناقل البيانات) أو إحداهما يجب أن يكون متكرراً للأخر . وإلا فإننا لن نحصل على عدد لا يتجزأ من التعليمات خلال دورة الجلب . وهناك اعتبار آخر ذو صلة هو معدل نقل الذاكرة ، فبناءً على ذلك يمكن للذاكرة أن تصبح عنق الزجاجة إذا كان المعالج يستطيع تنفيذ التعليمات بشكل أسرع مما يمكن أن تجلب له . أحد الحلول لهذه المشكلة هي إستخدام ذاكرة التخزين السريعة ، وأخر هو إستخدام تعليمات أقصر وبالتالي يمكن لتعليمات بطول 16-خانة أن تجلب بمعدل أسرع مرتين من تعليمات 32-خانة ولكن ربما يستغرق زمن تنفيذها أقل من نصف زمن تعليمات 32-خانة .

تخصيص خانات التعليمات

تخصيص الخانات في نسق التعليمات هو مسألة صعبة وكذلك المفاضلة فيه معقدة . لتعليمات بطول معين هناك مفاضلة بين عدد رموز العمليات والقدرة على عنوان أكبر . فرموز لعمليات أكثر تعني خانات أكثر في حقل رمز العملية وهذا يقلل من عدد الخانات المتاحة للعنوان . وهناك تحسين لهذه المفاضلة وهي إستخدام

■ عدد أطقم المسجلات : أغلب المعالجات لها طقم واحد من المسجلات المتعددة الأغراض حيث يمكن إستخدامها لحفظ البيانات وحفظ العناوين في الإزاحة . ولكن بعض المعالجات لها عدة أطقم من المسجلات كل منها مخصص لغرض معين . وميزة الأسلوب الأخير انه يعدد ثابت من المسجلات فإن تجزئة الوظائف بين الأصقم تتطلب إستخدام عدد أقل من الخانات في التعليم . فمثلاً ، طقمين من المسجلات كل منها مكون من 8 مسجلات يحتاج الى 3 خانات لتعريف كل مسجل ضمن الصقم ، لذلك رمز العملية أو صيغة المسجل سوف تحدد أى صقم من المسجلات تتم الإشارة عليه .

■ مدى العنوان : بالنسبة للعناوين التي تؤثر لمواقع بالذاكرة فمدى العناوين التي يمكن إستخدامها مرتبط بعدد خانات العنوان ، ولأن هذا يفرض قيوداً شديدة فلذلك العنوان المباشرة نادرة الإستخدام . ولكن عند إستخدام العنوان بالإزاحة فمدى العنوان يزداد حسب عرض مسجل العناوين ، ورغم ذلك فإستخدام مقدار كبير من الإزاحة عن العنوان الذي بمسجل العناوين يتطلب عدداً أكثر من الخانات تخصص للعناوين في التعليم .

5.5 لغة التجميع (الرموز الأبجدية)

يمكن للمعالج فهم وتنفيذ تعليمات الآلة ، وهذه التعليمات هي مجرد الأرقام الثنائية المخزنة في الحاسب ، فإذا رغب المبرمج بالبرمجة مباشرة بلغة الآلة سيكون من الضروري إدخال البرنامج كبيانات ثنائية . مثلاً ، معادلة بسيطة مكتوبة بلغة البيسك $N=I+J+K$ ، ولنفترض أننا نرغب في برمجة هذا المعادلة بلغة الآلة

وتهينة المتغيرات I ، J ، K بالقيم 2 ، 3 ، و 4 على التوالي ، وهذا موضح في الشكل (5.8 - أ) . يبدأ البرنامج في الموقع $(101)_{16}$ ، وتم حجز ذاكرة لمتغيرات البرنامج الأربعة ابتداء من الموقع $(201)_{16}$. والبرنامج يتكون من أربعة تعليمات :

1. تحميل محتويات الموقع 201 الى المسجل المجمع (AC).
2. إضافة محتويات الموقع 202 إلى المسجل المجمع (AC).
3. إضافة محتويات موقع 203 إلى المسجل المجمع (AC).
4. تخزين محتويات المسجل المجمع (AC) في الموقع 204.

من الواضح أن الكتابة بلغة الآلة عرضة للخطأ وعمل ممل جداً . ولذلك إجراء تحسين طفيف في كتابة البرنامج يتم بإستخدام النظام السادس عشرى للإعداد بدلا من النظام الثنائي (الشكل 5.8 - ب) ، ويمكن كتابة البرنامج على شكل سلسلة من السطور كل سطر يحتوي على عنوان موقع بالذاكرة والمناظر السادس عشرى للقيمة الثنائية المراد تخزينها في هذا الموقع ، ومن ثم نحن في حاجة إلى برنامج يقبل هذه المدخلات (المناظر السادس عشرى) ، ويترجم كل سطر إلى ما يظاخره بالثنائي ويخزنه في الموقع المحدد . لمزيد من التحسين يمكننا الإستفادة من الإسم الرمزي لكل تعليمة بحيث يُمكننا ذلك من كتابة برنامج رمزي كما هو مبين في الشكل (الشكل 5.8 - ج) . ففي البرنامج الرمزي كل سطر يتكون من ثلاثة حقول تفصل بينها مسافات ، والحقول الأول يحتوي على عنوان الموقع (الذي تحفظ به التعليمة في الذاكرة) والحقول الثاني يحتوي على رمز من ثلاثة أحرف لرمز العملية وإذا كانت التعليمة تؤثر للذاكرة الحقول الثالث يحتوي على العنوان . ولتخزين البيانات في مكان ما بالذاكرة فقد ابتكارنا رمزا زائفاً (DAT)

وهو مجرد إشارة إلى أن الحقل الثالث في السطر يحتوي على عدد سادس عشري ليتم تخزينه في الموقع المحدد في الحقل الأول. لهذا النوع من المدخلات نحن بحاجة إلى برنامج معقد قليلا، وهذا البرنامج يقبل سطرًا من المدخلات وينتج عدد ثنائي على أساس الحقل الثاني والثالث (إذا كان موجوداً)، ويخزنها في الموقع المحدد من قبل الحقل الأول. إن استخدام برنامج رمزي يسهل الأمر ولكن مازال في الأمر صعوبة، فإذ يجب أن نعطي عنواناً مطلقاً لكل كلمة (نبدأ تعداد العناوين من عنوان محدد)، وهذا يعني أنه يمكن تحميل البرنامج والبيانات في مكان واحد فقط في الذاكرة، ويجب علينا أن نعرف ذلك المكان مسبقاً. والأسوأ من ذلك لنفترض أننا نود أن نغير البرنامج في يوم من الأيام عن طريق إضافة أو حذف السطر فسيؤدي ذلك إلى تغيير عناوين جميع الكلمات التالية.

هناك نظام أفضل بكثير، وهو استخدام عناوين رمزية، ويتضح هذا في الشكل (5.8 - د) حيث كل سطر ما زال يتألف من ثلاثة حقول، الحقل الأول لا يزال للعنوان، ولكن يتم استخدام رمز بدلاً من العنوان العددي المطلق. وبعض السطور ليس لها عنوان مما يعني ضمناً أن عنوان هذا السطر هو العنوان التالي للسطر السابق، والتعليمات التي تؤثر للذاكرة الحقل الثالث يحتوي أيضاً على عنوان رمزي.

مع التعديل الأخير أصبح لدينا لغة التجميع، ويتم ترجمة البرامج المكتوبة بلغة التجميع (برامج التجميع) إلى لغة الآلة من قبل المترجم التجميعي. وهذا البرنامج ليس فقط للترجمة الرمزية كما ناقشنا سابقاً ولكن أيضاً تحويل بعض عناوين الآلة، عناوين رمزية مناظرة.

العنوان	المحتويات	العنوان	المحتويات
101	0001 0000 0010 0010	101	101
102	0010 0000 0010 0001	102	102
103	0011 0000 0010 0011	103	103
104	0100 0000 0010 0011	104	104
201	0010 0000 0000 0000	201	0002
202	0011 0000 0000 0000	202	0003
203	0100 0000 0000 0000	203	0004
204	0000 0000 0000 0000	204	0000

(أ) - برنامج بالنظام الثنائي

العنوان	التعليق	العلامة	المعامل	العملية
101	LDA 201	FORMUL	I	LDA
102	ADD 202		J	ADD
103	ADD 203		K	ADD
104	STA 204		N	STA
201	DAT 2	I	2	DAT
202	DAT 3	J	3	DAT
203	DAT 4	K	4	DAT
204	DAT 0	N	0	DAT

(ب) - برنامج بالنظام العشري

(ج) - برنامج رمزي

(د) - برنامج تجميعي

الشكل (5.8) - حساب المعادلة $N=I+J+K$

مصطلحات مهمة

العنوان الحقيقي	Real address
العنوان الظاهري	Virtual address
فوري	Immediately
مؤشر صريح	Explicit reference
ظاهري	Virtual
ضمني	Implicit
تنسيق/تشكيل	Format
مقارنة	Compare
لغة الآلة	Machine-language
إزاحة	Shift
أدخال/إخراج معزول مبرمج	Isolated programmed I/O
صلاحية	Privilege
الذاكرة المسقطه	Memory mapped
التخطي	Skip
نقل السيطرة	Transfer-of-control
عودة	Return
السادس عشرى	Hexadecimal
الإزاحة	Displacement
مقطع	Segment
مدى العناوين	Address range
أساليب العنونة	Addressing modes
تخصيص	Allocation
قاعدة	Base
قاعدة بالإزاحة	Base with Displacement
العنونة الفورية	Direct addressing
مسجل الفهرسة	Index register
العنوان الفعلى	Effective address
نسبي	Relative
عنونة بالمسجل غير المباشرة	Register Indirect Addressing
العنونة بالإزاحة	Displacement Addressing
الفهرسة	Indexing
العنونة بالمسجل	Register addressing
خطي	Linear
تمثيل رمزي	Symbolic representation

تعليمية الآلة	Machine instruction
طقم تعليمات	Instructions set
معامل المصدر	Operand Source
معامل الناتج	Result operand
جلب	Fetch
استدعاء	Call
موقع	Location
مؤشر	Reference
مجمع	Accumulator
تدوير	Rotate
الوصول المباشر للذاكرة	Direct Memory Access (DMA)
نظام التشغيل	Operating system
استدعاء الإجراء	Procedure call
تفرع	Branch
مشروط	Conditional
العنونة الفورية	Immediate addressing
الفهرسة	Indexing
العنونة غير المباشرة	Indirect addressing
صيغة أو شكل التعليمية	Instruction format
العنونة المباشرة	Direct addressing
العنونة بالإزاحة	Displacement addressing
العنوان الفعلى	Effective address
العنونة بمسجل-القاعدة	Base-register addressing
العنونة بالمسجل	Register addressing
العنونة بالمسجل غير المباشرة	Register indirect addressing
العنونة النسبية	Relative addressing
كلمة	Word
برنامج رمزي	Symbolic program
لغة التجميع	Assembly language
برنامج تجميعي	Assembly programs
عنوان رمزي	Symbolic addresses
علامة	Label
وحدة إدارة الذاكرة	Memory Management Unit (MMU)

أسئلة للمراجعة

- 1- أشرح دورة التعليم ؟
- 2- ما هي أنواع المعاملات في طقم تعليمات المعالج ؟
- 3- لماذا نحتاج لتعليمات لنقل السيطرة ؟
- 4- ما هي المواقع أو المناطق التي تحتوي على المعاملات ؟
- 5- إذا كانت تعليمات تحتوي على أربعة حقول ، ماهو الغرض من كل حقل؟
- 6- إشرح بإيجاز القضايا المهمة التي تراعى في تصميم طقم تعليمات المعالج.
- 7- ما هي أنواع المعاملات في طقم تعليمات المعالج ؟ (مثال)
- 8- ما هي العناصر النموذجية لتعليمات المعالج وكم العدد الممكن للمعاملات بها ؟
- 9- ما هو تأثير عدد المؤشرات للمعامل (0 ، 1 ، 2 ، 3) على نموذج تعليمات المعالج ؟ (وضح بمثال)
- 10- ما هي المكونات التي يكمن أستنباطها من طول و تنسيق التعليمات؟ (وضح بمثال)
- 11- ما هي الطريقتين لإختبار الحالة في تعليمات التفرع المشروط ؟
- 12- ما هي المسائل التي ينبغي مراعاتها في تصميم طول نسق التعليمات؟
- 13- أشرح الفرق بين تعليمات الإزاحة والتدوير؟
- 14- أين يتم تخزين عنوان العودة عند إستدعاء الإجراء.
- 15- كثير من أطقم التعليمات بها تعليمات (NOP) و تعنى لا عملية وهي لا تؤثر على حالة المعالج إلا بزيادة عداد البرنامج ، إقترح أى إستخدام لهذه التعليمات .
- 16- يمكن إعتبار الإزاحة الحسابية والمنطقية لليسار مناظرة للضرب في 2 عند عدم إحتساب الفيض ، وعند الآخذ في الإعتبار الفيض فالإزاحة الحسابية والمنطقية لليسار تنتج نتيجة مختلفة ولكن الإزاحة الحسابية لليسار تحافظ على إشار العدد ، وضح صحة ماسبق علي عدد صحيح بخمس خانات ثنائية بتمثيل المكمل الثاني.

- 17- افترض أن حقل العنوان في التعليمات يحتوى على القيمة العشرية (14) ، فأين يكون موقع المعامل المناظر في حالة :

أ- العنوان الفورية .

ب- العنوان المباشرة .

ت- العنوان غير المباشرة .

ث- العنوان المسجل .

ج- العنوان غير المباشرة بالمسجل .

- 18- افترض أن معالج مصمم بشكل أن تعليماته تعتمد على المكس في تنفيذها ، وهي تتضمن عمليتي (PUSH) و (POP) ، العمليات الحسابية التي

نفذها المعالج تتضمن العنصر أو العنصرين الذين في قمة المكس ،

نفترض أننا بدئنا بمكس لا يحتوى على أى عنصر (فارغ) ، ما هي

العناصر المتبقية في المكس بعد تنفيذ التعليمات التالية :

PUSH 4
PUSH 7
PUSH 8
ADD
PUSH 10
SUB
MUL

- 19- افترض أن العنوان المخزن في عداد البرنامج يرمز له س₁ . وحقل

العنوان في التعليمات (مؤشر المعامل) التي في الموقع س₁ به القيمة س₂ ،

المعامل المطلوب تنفيذه من قبل التعليمات مخزن في الذاكرة بالموقع س₃ و

ومسجل الفهرس يحتوى على القيمة س₄ ، فما هي العلاقة ما بين هذه القيم

الرمزية إذا أستعملنا أساليب العنوان التالية :

أ- مباشرة

ب- غير المباشرة

ت- الإزاحة بالفهرسة

ث- الإزاحة النسبية

التعليمات	ذاكرة النظام	
	المحتوى	العنوان
1- LOAD IMMEDIATE 2011	4011	1011
2- LOAD DIRECT 2011	5011	2011
3- LOAD INDIRECT 2011	6011	3011
4- LOAD Register R	7011	4011
5- LOAD DIRECT 1011	8011	5011
6- LOAD INDIRECT (1011)	9011	6011
7- LOAD Register R INDIRECT	7011	7011
8- LOAD Displacement R 4000		

25- قارن أربع معالجات مختلفة المؤشرات (العنوانين) للمعامل (0، 1، 2، 3) بكتابة برنامج لحساب المعادلة :

$$X = (A + B \times C) / (D - E \times F)$$

لكل معالج والتعليمات المتوفرة للإستخدام لكل معالج هي :

عنوان - 0	عنوان - 1	عنوان - 2	عنوان - 3
PUSH M	LOAD M	MOVE (X ← Y)	MOVE (X ← Y)
POP M	STORE M	ADD (X ← X + Y)	ADD (X ← Z + Y)
ADD	ADD M	SUB (X ← X - Y)	SUB (X ← Z - Y)
SUB	SUB M	MUL (X ← X × Y)	MUL (X ← Z × Y)
MUL	MUL M	DIV (X ← X / Y)	DIV (X ← Z / Y)
DIV	DIV M		

26- الشكل التالي يوضح الإجراءات المتداخلة لكيفية إستدعاء الإجراءات والعودة منه في برنامج ما ، أرسم الشكل الذي يبين تسلسل تنفيذ هذا البرنامج موضحا فيه العناوين.

20- تعليمة تفرع بأسلوب عنوان نسبي طولها 3 ثمان ، عنوان التعليمة $(256028)_{10}$ ، حدد العنوان المستهدف للتفرع اذا كان مقدار الازاحة المنصوص عليه في التعليمة $(-31)_{10}$ ؟

21- نظام الحاسب (IBM 370) لا يوجد به أسلوب العنوان غير المباشرة ، وافترض أن عنوان المعامل موجود في الذاكرة الرئيسية ، فكيف سيتم التواصل مع المعامل ؟

22- هل يوجد أي تعليل منطقي لتعليمة بها رمزين لعمليتين ؟

23- المعالج (Zilog - Z8001) مصمم بتقنية 16-خانة وله تنسيق عام للتعليمة كالتالي :

المعامل 1	المعامل 2	ث/ك	رمز العملية	الوضع
0	3	7	8	13
15				

حقل الوضع : يحدد كيفية الحصول على المعاملات من حقول المعامل .
حقل ث/ك : يستخدم من بعض التعليمات لتحديد طول المعامل ثمان (8) خانات) أو كلمة (16) خانة).

حقل المعامل 1 : قد يحدد أحد من 16 مسجل للأغراض العامة (بناء علي محتوى حقل الوضع).

حقل المعامل 2 : قد يحدد أي من مسجلات الأغراض العامة عدا المسجل 0 ، وعندما تكون قيمة هذا الحقل كلها أصفار فإن رمز العملية يأخذ معني جديد .

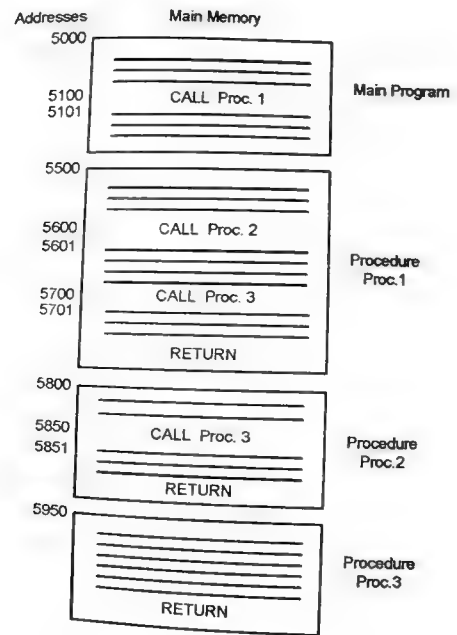
أ- كم عدد رموز العمليات التي يوفرها المعالج (Z8001) .

ب- اقترح طريقة فعالة لزيادة عدد رموز العمليات مبيناً المفاضلة الداخلة في المقترح .

24- افترض أن ذاكرة نظام تحتوي على القيم التالية وبعنوان فردية ومسجل مجمع (Acc) ومسجل عام R يحتوي على القيمة 2011 ، بتنفيذ التعليمات التالية ماهي القيم التي سيتم تحميلها للمجمع وماهو العنوان الفعلي المستخدم للمعامل :

الفصل السادس

المعالج :- البنية و الوظيفة



6 - المعالج :- البنية والوظيفة

فى هذا الفصل سوف نتطرق لتنظيم المعالج ، وكذلك سندرس المسجلات التى تشكل الذاكرة الداخلية للمعالج ، وسنعود أيضا لمناقشة دورة التعليم . ونهى هذا الفصل بدراسة عامة لتقنية التعليم المجزئة المستخدمة فى المعالجات الحديثة .

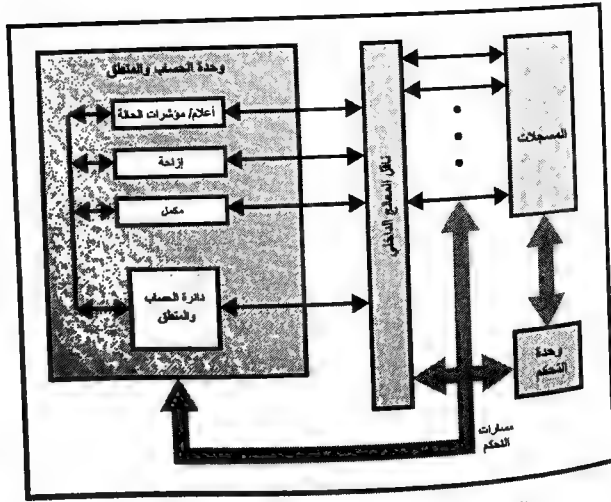
6.1 تنظيم المعالج

لفهم تنظيم المعالج يجب أن ننظر فى المتطلبات المفروضة على المعالج بمعنى الأشياء التى يجب على المعالج أن يفعلها :

1. إحضار التعليم : المعالج يقرأ التعليم من الذاكرة (مسجل ، أو الذاكرة الرئيسية) .
2. تفسير التعليم : يتم فك شفرة التعليم لتحديد ما يلزم من إجراءات .
3. إحضار البيانات : تنفيذ التعليم قد يتطلب قراءة بيانات من الذاكرة أو وحدة الإدخال/الإخراج .
4. معالجة البيانات : تنفيذ التعليم قد يتطلب إجراء بعض العمليات الحسابية أو المنطقية على البيانات .
5. كتابة البيانات : نتائج عملية التنفيذ قد تتطلب كتابة بيانات (نتائج) فى الذاكرة أو وحدة الإدخال/الإخراج .

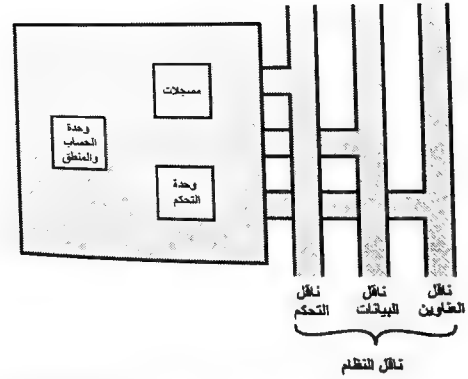
للقيام بهذه الوجبات ينبغي أن يكون واضحا أن المعالج يحتاج إلى تخزين مؤقت لبعض البيانات ، ويجب أن يتذكر مكان وجود آخر تعليمة سابقة حتى يتمكن من

بين المسجلات المختلفة بالمعالج و وحدة الحساب والمنطق وذلك لأن وحدة الحساب والمنطق تعمل فقط على البيانات التي في الذاكرة الداخلية للمعالج (المسجلات) ، ويوضح الشكل أيضا العناصر الأساسية النموذجية لوحدة الحساب والمنطق . لاحظ التشابه بين الهيكل الداخلي للحاسب ككل والبنية الداخلية للمعالج ، ففي كلتا الحالتين هناك مجموعة صغيرة من العناصر الرئيسية التي تكون النظام (الحاسب : معالج و وحدة إدخال/إخراج و ذاكرة ، المعالج : وحدة التحكم و وحدة الحساب والمنطق ومسجلات) متصلة ببعضها بواسطة مسارات للبيانات .



الشكل (6.2) - البنية الداخلية لوحدة المعالجة المركزية

معرفة مكان الحصول على التعليمية التالية . والمعالج يحتاج لتخزين التعليمات والبيانات بشكل مؤقت أثناء تنفيذ التعليمية وبعبارة أخرى فإن المعالج يحتاج إلى ذاكرة داخلية صغيرة ، والشكل (6.1) يوضح شكلاً مبسطاً للمعالج مشيراً إلى روابطه مع بقية النظام عبر ناقل النظام . ونذكر القارئ بأن مكونات المعالج هي وحدة الحساب والمنطق (ALU) و وحدة التحكم (CU) . فوحدة الحساب والمنطق هي التي تقوم فعليا بالحسابات أو معالجة البيانات ، و وحدة التحكم تتحكم في حركة البيانات والتعليمات من وإلى المعالج كذلك تتحكم في عمل وحدة الحساب والمنطق ، والشكل يوضح أيضا ذاكرة داخلية خاصة بالمعالج تتكون من فئة من مواقع التخزين تسمى المسجلات .



الشكل (6.1) - وحدة المعالجة المركزية مع ناقل النظام

الشكل (6.2) يوضح نسخة أكثر تفصيلاً للمعالج ، والشكل يبين مسارات نقل البيانات والتحكم ، والناقل الداخلي للمعالج الذي يحتاج إليه المعالج لنقل البيانات

6.2 تنظيم المسجلات

داخل المعالج هناك مجموعة من المسجلات التي تعمل في مستوى من الذاكرة أعلى من الذاكرة الرئيسية والذاكرة السريعة في التسلسل الهرمي للذاكرة . المسجلات في المعالج تؤدي دورين :

1. مسجلات عامة : تمكن المبرمج بلغة الآلة أو التجميع من تقليل الإشارة والتعامل مع الذاكرة الرئيسية وذلك عن طريق الإستخدام الأمثل لهذه المسجلات في إنجاز المهام والأعمال وهي مرئية للمستخدم بحيث يمكنه التعامل معها بحرية في تغيير محتوياتها وإستعمالها في عمليات المعالجة.
2. مسجلات التحكم والمراقبة : تستعمل من قبل وحدة التحكم للسيطرة على عمل المعالج ومراقبة المعالجة وكذلك من قبل بعض برامج نظام التشغيل للتحكم في تنفيذ البرامج .

6.2.1 المسجلات العامة

هذه المسجلات هي التي يمكن الإشارة إليها عن طريق التعليمات التي ينفذها المعالج وهي مرئية للمستخدم ، ويمكننا تصنيفها الى الفئات التالية :

- **مسجلات الأغراض العامة** : يمكن إستخدامها من قبل المبرمج لمجموعة متنوعة من الوظائف ، وأحيانا إستخدامها ضمن طقم التعليمات مناظراً لعملية ما ، بمعنى أن المسجل العام يمكن أن يحتوي على معامل لتعليمة ما . ومع ذلك قد توجد بعض القيود ، فمثلا توجد بعض المسجلات مخصصة لعمليات النقطة العائمة وعمليات المكس .

- **مسجلات البيانات** : ويمكن إستخدامها فقط لحفظ البيانات و لا يمكن أن تستخدم في حساب عنوان المعامل .
- **مسجلات العنوان** : يمكن أن تكون متعددة الأغراض أو قد تخصص لنوع أو صنف خاص من أساليب العنوان ، ومن الأمثلة على ذلك مسجلات الفهرسة وتستخدم للعنوان بالفهرسة ، ومسجل المكس وتستخدم إذا تم توفير أسلوب عنوان بالمكس للمستخدم حيث يشير المسجل دائما الى قمة المكس مما يلغى الحاجة للإشارة لقمة المكس في التعليمة أثناء إجراء أى عملية على المكس (دفع ، سحب أو غيره).
- **رموز الحالة (الأعلام)** : مسجلات رموز الحالة وهي جزئيا متاحة للمستخدم ، وبها خانات يضع قيمتها (1/0) المعالج نتيجة لعملية معالجة. على سبيل المثال ، قد يكون ناتج عملية حسابية ما عدد موجب أو سالب أو صفر أو فيض ، بالإضافة إلى تخزين قيمة الناتج في مسجل أو الذاكرة، يتم أيضا وضع رمز لحالة الناتج ، فربما في وقت لاحق يتم اختبار رمز الحالة كجزء من عملية تفرع مشروط حيث يتم فحص هذا العلم (رمز لحالة) لإتخاذ قرار التفرع لعنوان محدد . وهذه الرموز قد تجمع و توضع في مسجل أو مجموعة مسجلات وعادة ما توضع في مسجل المراقبة . وعموما ، تعليمات المعالج تسمح بقراءة خانات هذه الرموز فقط (لا تسمح بتغيير قيمتها) عبر الإشارة إليها ضمنيا في التعليمة .

في بعض المعالجات فإن إستدعاء روتين جزئي ينتج عنه حفظ تلقائي لجميع محتويات المسجلات العامة (المرئية للمستخدم) من ثم إسترجاعها عند العودة من

تنفيذ هذا الروتين . وفي حين إنه في بعض المعالجات الأخرى هي مسؤولية المبرمج في حفظ محتويات المسجلات العامة المستخدمة في البرنامج قبل استدعاء وتنفيذ الروتين الجزئي وذلك بوضع تعليمات لذلك ضمن البرنامج الجزئي (أول تعليمات في البرنامج الجزئي الروتين مكون من مجموعة تعليمات لحفظ بيانات المعالج الحالية قبل الشروع في تنفيذ تعليمات الروتين).

توجد بعض القضايا التصميمية التي تخص المسجلات العامة ويجب الإشارة إليها في هذا الجزء . أولاً ، هل نجعل استخدام المسجلات متعدد الأغراض (عام) أو نحدد ونخصص استخدامها (خاص) ، وحيث أن ذلك يؤثر على مجمل تصميم طقم تعليمات المعالج . فاستخدام مسجلات خاصة يمكن الإشارة إلى سجل المعامل (المحتوى علي قيمته) ضمناً في رمز العملية مما يوفر في عدد خانات التعليمات ولكن هذا الأسلوب يحد من مرونة البرمجة . ثانياً ، عدد المسجلات سواء كانت عامة أو خاصة بالبيانات أو العناوين حيث أن ذلك يؤثر في تصميم طقم التعليمات وذلك لأن عدداً أكثر من المسجلات يتطلب عدداً أكثر من الخانات للإشارة إليها ، وعدد قليل من المسجلات ينتج عنه كثرة الإشارة أو التعامل مع الذاكرة ، وقد دلت الدراسات أن الأفضل أن يكون عدد المسجلات ما بين 8 - 32 الذاكرة . وفي النهاية ، قضية عرض المسجل (عدد خاناته) ، فالمسجل الذي يتعامل مع العناوين يجب أن يكون بعرض يسع العنوان بالكامل (يسع أكبر عنوان) ، والمسجل الذي يتعامل مع البيانات يجب أن يتمكن من حفظ البيانات بأغلب أنواعها ، وأخيراً ، بعض المعالجات توفر إمكانية استعمال مسجلين كمسجل واحد ولكن بعرض مزدوج (باستخدام تعليمات خاصة بذلك) .

6.2.2 مسجلات التحكم والمراقبة

هناك مجموعة متنوعة من مسجلات المعالج التي تستخدم للسيطرة على عمل المعالج ومراقبته ، ومعظمها غير مرئية للمستخدم ، والبعض منها قد تكون واضحة لكن لتعليمات معينة تنفذ في وضع خاص . طبعاً ، كل معالج له تنظيم وتسمية خاصة لمسجلاته ، وسوف نسردها هنا أنواع هذه المسجلات مع وصف موجز لها متخذين نظام الحاسب (IAS) كنموذج ، ولهذا النموذج أربع مسجلات أساسية لتنفيذ أي تعليمية :

- عداد البرنامج (PC) : يحتوي على عنوان موقع التعليمية المطلوب جلبها (إحضارها) للمعالج .
- مسجل التعليمية (IR) : يحتوي على التعليمية التي تم إحضارها حالياً .
- مسجل عنوان الذاكرة (MAR) : يحتوي على عنوان موقع في الذاكرة (يؤشر لموقع) .
- مسجل الذاكرة المؤقت (MBR) : يحتوي على كلمة واحدة من البيانات المراد كتابتها في الذاكرة أو تمت قراءتها من الذاكرة .

ليس لكل المعالجات مسجلات داخلية مخصصة كمسجل عنوان الذاكرة (MAR) ومسجل الذاكرة المؤقت (MBR) ، ولكن بالضرورة لها آلية تخزين مؤقت للخانات المراد نقلها عبر ناقل النظام أو إستلامها من ناقل النظام .

نموذجياً ، يقوم المعالج بتحديث عداد البرنامج (PC) بعد جلب التعليمية مباشرة بحيث أن عداد البرنامج يشير إلى التعليمية التالية المراد تنفيذها ، وتشير هنا أن تعليمية تفرع أو قفز قد تغير محتوى عداد البرنامج . والتعليمية التي تم جلبها تُحمل في مسجل التعليمية حيث يتم تفسير رمز العملية ومؤشر المعامل . ويتم تبادل

البيانات مع الذاكرة باستخدام مسجل عنوان الذاكرة ومسجل الذاكرة المؤقت .
ومسجل عنوان الذاكرة مرتبط مباشرة بناقل العناوين ومسجل الذاكرة المؤقت
مرتبط مباشرة مع ناقل البيانات ، ويمكن أيضا استخدام المسجلات العامة لتبادل
البيانات مع مسجل الذاكرة المؤقت .

المسجلات الأربع السالفة الذكر تستخدم لحركة البيانات مابين المعالج والذاكرة .
وداخل المعالج يجب تقديم البيانات إلى وحدة الحساب والمنطق (ALU)
للمعالجة، ولذلك وحدة الحساب والمنطق يمكن أن تتواصل مباشرة مع مسجل
الذاكرة المؤقت والمسجلات العامة ، ويمكن أيضا أن تكون هناك مسجلات عامة
لها إمكانية التواصل مع وحدة الحساب والمنطق وكذلك التواصل مع مسجلات
أخرى .

العديد من تصاميم المعالجات يتضمن مسجل أو مجموعة من المسجلات للمراقبة.
وهذه المسجلات تحتوي على الأعلام التي تشير إلى حالة الناتج من اخر عملية
معالجة تمت (ليس قيمة الناتج) ، وهذه الأعلام عبارة عن قيم خانات ترفع أو
تخفض (1 أو 0) نتيجة لحالة الناتج ، وكل علم يشير لحالة فهناك علم إذا كانت
حالة الناتج موجبة وآخر للحالة السالبة وللحالة الصفر أو فيض وغيره . وخانات
الأعلام تحفظ في مسجل أو مسجلات وتعامل هذه المسجلات كتجمع لمجموعة
خانات منفصلة وتعالج منطقيا (كل خانة تعامل منفصلة لذلك يمكن فحص كل علم
لوحده بحيث يمكن ذلك من إتخاذ قرار بناءً علي قيمته) .

المسجلات التي تحفظ الأعلام كثيرا ما تعرف بإسم كلمة حالة البرنامج (PSW)
بحيث تحتوي على معلومات حول حالة المعالج ، وعادة ما تحتوي على رموز
الحالة بالإضافة إلى غيرها من المعلومات ، وحقول كلمة حالة البرنامج هي :

الإشارة : خانة تحتوي على إشارة قيمة ناتج العملية الحسابية السابقة.
صفر : ترفع عندما يكون ناتج العملية الحسابية السابقة صفراً .
الحمل : ترفع إذا كان ناتج العملية الحسابية المنفذة أسفر عن ترحيل (إضافة)
أو إلى إقتراض (الطرح) .

التساوى : ترفع إذا كان ناتج المقارنة المنطقية هي مساواة.

فيض : تستخدم للإشارة إلى فيض حسابي.

تمكين/تعطيل المقاطعة : يستخدم لتمكين أو تعطيل المقاطعات .

المشرف : تشير إلى ما إذا كان المعالج ينفذ التعليمات في وضع المشرف أو
وضع المستخدم ، فبعض التعليمات ذات الصلاحيات الخاصة تنفذ في وضع
المشرف ، وكذلك توجد مناطق معينة في الذاكرة يمكن الوصول إليها في
وضع المشرف فقط .

6.2.3 مثال : تنظيم مسجلات معالج دقيق

المعالج موتورولا (MC 68000) له مسجلات بيانات (D₀-D₇) ومسجلات
عناوين (A₀-A₇) ذات 32- خانة كما هو موضح الشكل (6.3- أ) ، وتنقسم إلى
ثمانية مسجلات بيانات وتسعة مسجلات عناوين . الثمانية مسجلات الخاصة
بالبيانات تستخدم أساسا للتعامل مع البيانات وكذلك تستخدم في العنونة كمسجل
فهرسة . وعرض هذه المسجلات يسمح لعمليات بعرض 8 و 16 و 32 خانة
ونذلك حسب ما يحدده رمز العملية . ومسجلات العناوين بعرض 32- خانة ،
وأثنان من هذه المسجلات تستخدم أيضا كمؤشر للمكس ، فأحدهما للمستخدمين
والآخر لنظام التشغيل ونذلك حسب وضع العمل/التنفيذ الحالي . وأثنان من
المسجلات له نفس الرقم (7) إلا أنه يمكن استخدام إحدهما فقط في نفس الوقت.

المعالج (MC 68000) يتضمن أيضا مسجل عداد برنامج بطول 32-بناة و 16-بناة مسجل الحالات (الأعلام) (Status Register).

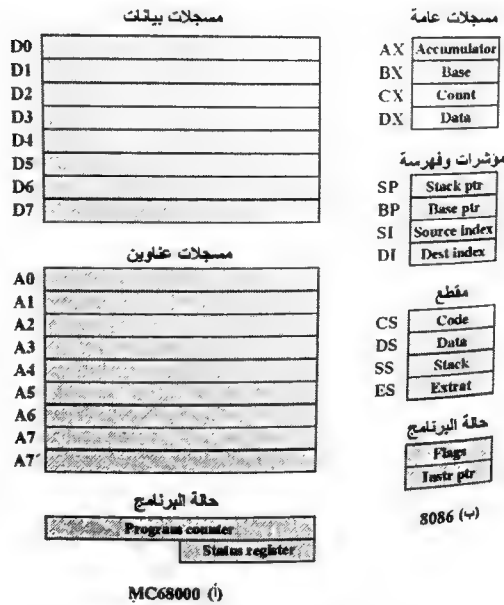
فريق عمل موتورولا أراد طقم تعليمات عادي بدون مسجلات للإغراض الخاصة، وهذا الأهتمام بكفاءة التعليمات من أجل برمجة أفضل قادهم لتقسيم المسجلات الى مجموعتين وظيفيتين ، وذلك وفر في طول الحقل المخصص للإشارة للمسجلات بالتعليمة .

أنتل 8086 أتخذت نهجا مختلفا لتنظيم المسجلات وكما هو موضح في الشكل (6.3-ب) فكل مسجل مخصص لغرض خاص ، ولكن بعض المسجلات قابلة للإستخدام للأغراض عامة . أنتل 8086 لها أربعة مسجلات بيانات بعرض 16 -بناة قابلة للعنونة كمسجل 8 -بناات أو 16 -بناة (المسجلات العامة :- AX, BX, CX & DX) ، وأربعة مسجلات 16 -بناة كمسجلات تأثير وفهرسة (مؤشرات وفهرسة :- SP, BP, SI & DI) . وبعض التعليمات يمكنها إستخدام مسجلات البيانات للأغراض العامة بمعنى أن المسجلات يشار إليها ضمنيا ، فعلى سبيل المثال تعليمة الضرب تستخدم دائما مسجل المجمع . والأربع مسجلات الخاصة بالتأشير تستخدم أيضا ضمنيا في عدد من العمليات ؛ وكل واحد منها يحتوي على بداية مقطع (المقطع عبارة عن جزء من الذاكرة الرئيسية القابلة للعنونة) .

توجد أيضا أربعة مسجلات 16 -بناة خاصة بالمقطع (المسجلات :- CS, DS, SS & ES) ، ثلاث منها مخصصة (ضمنيا) للعمل كمؤشر للمقطع الذي يحتوي على التعليمة الحالية (مفيدة لتعليمات التفرع) ، ويوجد مقطع مخصص للبيانات ، ومقطع مخصص للمكدس . وهذا التخصيص والإستخدام

الضمني وضع من أجل تصغير ودمج البرنامج لكن على حساب التقليل من المرونة . المعالج أنتل 8086 يتضمن أيضا مسجل مؤشر التعليمة ومسجل أعلام الحالة والتحكم (Flags & Instruction Pointer) .

وجه المقارنة هنا ، إنه لا يوجد مبدأ مقبول عالميا بشأن أفضل طريقة لتنظيم مسجلات المعالج ، وكما مع التصميم العام لطقم التعليمات والعديد من القضايا الأخرى في تصميم المعالج لا تزال القضية مسألة مفاضلة وإختيار وحكم .



الشكل (6.3) - مثال على تنظيم مسجلات المعالج

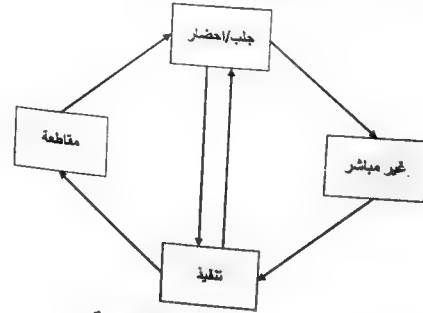
6.3 دورة التعليم

للتذكير دورة التعليم تتضمن المراحل الآتية :

- **إحضار/جلب** : قراءة التعليم التالية من الذاكرة إلى المعالج .
- **تنفيذ** : تفسير شفرة التشغيل (رمز العملية) وتنفيذ العملية المشار إليها .
- **مقاطعة** : إذا تم تمكين المقاطعات وحدثت مقاطعة ، فتحتفظ حالة العملية الراهنة ويتم إجراء روتين خدمة المقاطعة .

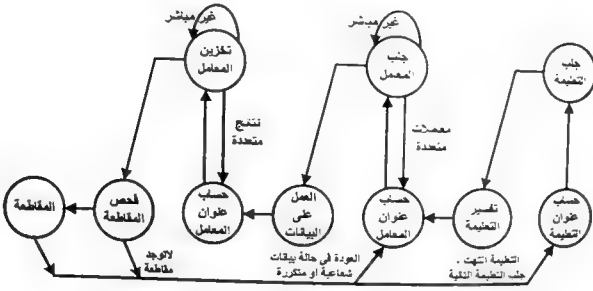
6.3.1 الدورة غير المباشرة

يمكن أن نفكر في جلب العناوين غير المباشرة على إنها مرحلة من مراحل التعليم كما في الشكل (6.4) . وكما يوضح الشكل ، فالنشاط الرئيسي يتكون في التناوب بين نشاط جلب التعليم ونشاط تنفيذها . فبعد جلب التعليم يتم فحصها لتحديد ما إذا كان الأمر ينطوي على عنوان غير مباشرة ، فإذا كان الأمر كذلك ، فيتم جلب المعاملات المطلوبة بإستخدام العنوان غير المباشرة ، وبعد التنفيذ تتم معالجة المقاطعة (إذا حدثت) قبل جلب التعليم التالية .



الشكل (6.4) - دورة التعليم

الشكل (6.5) يبين هذه الدورة بصورة تفصيلية كاملة وهو يوضح بشكل صحيح طبيعة دورة التعليم (الحالات التي تمر بها) . فبمجرد ما أن يتم جلب التعليم ، فلا بد من تحديد معاملاتها ومن ثم يتم جلب كل المعاملات من الذاكرة ، وهذه العملية قد تتطلب عنوان غير مباشرة . والمعاملات الموجودة بالمسجلات لا تحتاج لجلب . وبعد تنفيذ شفرة التشغيل (رمز العملية) قد تكون هناك حاجة لعملية مماثلة لتخزين النتيجة في الذاكرة الرئيسية .



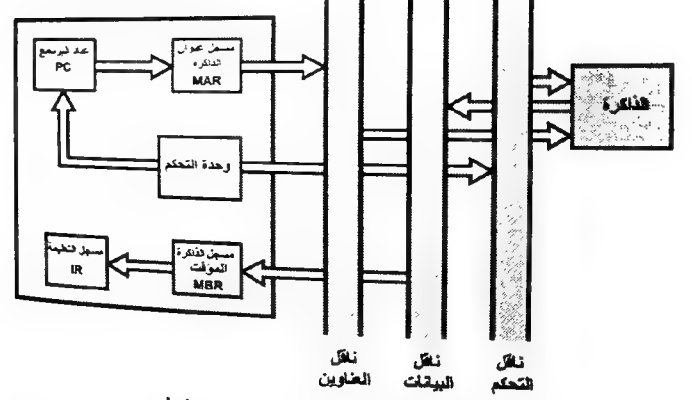
الشكل (6.5) - مخطط للدورة الكاملة لحالات التعليم

6.3.2 تدفق البيانات

التسلسل الدقيق للأحداث خلال دورة التعليم يعتمد على تصميم المعالج ومع ذلك يمكننا الإشارة بصورة عامة لما يجب أن يحدث ، ولنفترض هنا أن المعالج يستخدم مسجل عنوان الذاكرة (MAR) ومسجل الذاكرة المؤقت (MBR) وعدد برنامج (PC) ومسجل التعليم (IR) . فخلال دورة الجلب تتم قراءة التعليم من الذاكرة ، والشكل (6.6) يوضح تدفق البيانات خلال هذه الدورة . عداد البرنامج يحتوي على عنوان التعليم التالية التي يتعين جلبها ، ويتم نقل

هذا العنوان إلى مسجل عنوان الذاكرة ويوضع على ناقل العنوانين ، ومن ثم تطلب وحدة التحكم قراءة الذاكرة ، ويتم وضع النتيجة على ناقل البيانات من ثم تمسخ في مسجل الذاكرة المؤقت ثم تنتقل لمسجل التعليم . وفي غضون ذلك تتم زيادة عداد البرنامج بمقدار 1 وذلك للتحضير لجلب التعليم التالية . ومع انتهاء دورة الجلب وحدة التحكم تفحص محتويات مسجل التعليم لتحديد ما إذا كان يحتوي على معامل يستخدم أسلوب العنوان غير المباشرة ، فإذا كان الأمر كذلك يتم تنفيذ الدورة غير المباشرة .

وحدة المعالجة المركزية CPU



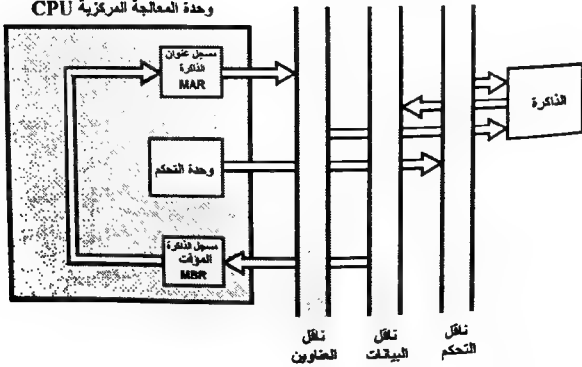
الشكل (6.6) - تدفق البيانات ، دورة الجلب

وكما هو مبين في الشكل (6.7) ، سيتم نقل الخانات إلى في أقصى اليمين في مسجل الذاكرة المؤقت والتي تحتوي على مؤشر العنوان إلى مسجل عنوان الذاكرة من ثم تطلب وحدة التحكم قراءة الذاكرة وذلك للحصول على العنوان المطلوب للمعامل بحيث يوضع في مسجل الذاكرة المؤقت (عنوان غير مباشرة).

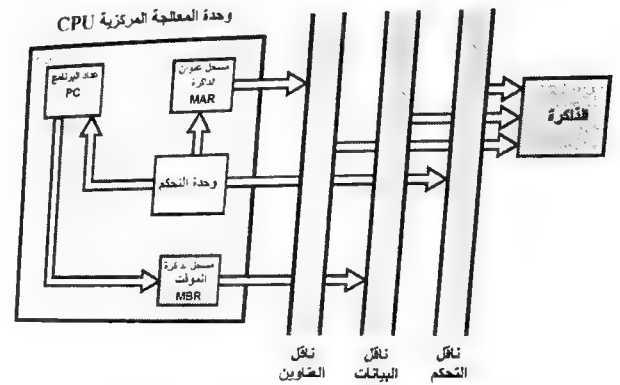
دورة التنفيذ قد تأخذ أشكالاً كثيرة وتعتمد على التعليم الموجودة في مسجل التعليم . وهذه الدورة قد تنطوي على نقل البيانات بين المسجلات ، أو القراءة أو الكتابة من الذاكرة أو إدخال/إخراج أو التعامل مع وحدة الحساب والمنطق .

الشكل (6.8) يوضح دورة المقاطعة حيث يجب أن يتم حفظ المحتويات الحالية لعداد البرنامج حتى يتسنى للمعالج استئناف نشاطه العادي بعد تنفيذ إجراءات المقاطعة . وبذلك يتم نقل محتويات عداد البرنامج إلى مسجل الذاكرة المؤقت حتى تتم كتابته في الذاكرة (المكدس) .

وحدة المعالجة المركزية CPU



الشكل (6.7) - تدفق البيانات ، الدورة الغير مباشرة



الشكل (6.8) - تدفق البيانات ، دورة المقاطعة

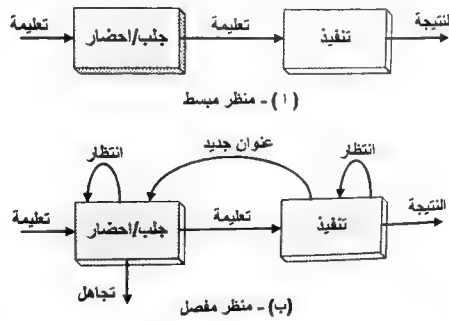
6.4 التعليم المجزئة

مع تطور التقنية أصبح بالإمكان الحصول على أداء أعلى للحاسبات ، وبالإضافة الى ذلك إن التحسين في تنظيم المعالج ساهم أيضا في الرفع من الأداء . هناك عدة طرق أستخدمت في تنظيم المعالجات منها استخدام عدة مسجلات بدل الإقتصار على واحد (المجمع) أو استخدام الذاكرة السريعة . ومن أحد الأساليب المستخدمة في تنظيم المعالجات والشائع حاليا هي تقنية التعليم المجزئة .

6.4.1 استراتيجية المعالجة التواردية

التعليم المجزئة مشابهة لإستخدام خط التجميع في وحدات التصنيع . فخط التجميع يستفيد من حقيقة أن المنتج يمر عبر مراحل مختلفة من الإنتاج ، ففي عملية الإنتاج بإستخدام خط التجميع يمكن العمل على منتج واحد في مراحل

مختلفة في وقت واحد (كل مرحلة تختص بجزء من المنتج) ويطلق على هذا الأسلوب في الإنتاج بخط التوارد ، حيث تستقبل مدخلات جديدة في بداية خط التجميع قبل أن تظهر المدخلات القديمة في نهاية خط التجميع . وبمقاربة بسيطة يمكن تقسيم معالجة التعليم إلى مرحلتين : جلب تعليمية وتنفيذ التعليمية ، ففي أثناء تنفيذ التعليمية لا يوجد تواصل مع الذاكرة الرئيسية ويمكن إستخدام هذا الوقت لجلب التعليمية التالية بالتوازي مع التنفيذ الحالي .



الشكل (6.9) - التعليم المجزئة بمرحلتين : منظر مبسط ، منظر تفصيلي

الشكل (6.9) - أ) يصور خط توارد بمرحلتين مستقلتين . فالمرحلة الأولى لجلب التعليمية وتخزينها مؤقتا والمرحلة الثانية للتنفيذ . وعندما تكون المرحلة الثانية شاغرة تقوم المرحلة الأولى بتمرير التعليمية المخزنة لديها لها . وأثناء تنفيذ المرحلة الثانية للتعليمية تستفيد المرحلة الأولى من الوقت (ليس هناك تواصل مع الذاكرة الرئيسية) لجلب التعليمية التالية وتخزينها مؤقتا وهذا ما يسمى الجلب المسبق للتعليمية أو الجلب المتداخل . لاحظ أن هذا النهج ، والذي ينطوي على

التخزين المؤقت للتعليمية يتطلب المزيد من المسجلات . وبشكل عام ، خط التوارد يتطلب مسجلات لتخزين البيانات بين المراحل ، وينبغي أن يكون واضحاً أن هذه العملية سوف تسرع من تنفيذ التعليمات . وإذا كانت مراحل الجلب والتنفيذ متساوية المدة ، فإنه سيتم إختصار دورة التعليمية للنصف ، ومع ذلك ، فإذا ما نظرنا عن كثب إلى خط التوارد الموضح بالشكل (6.9 - ب) سوف نرى أن هذه المضاعفة في التنفيذ غير واردة لسببين :

- 1- وقت التنفيذ عموماً أطول من وقت الجلب . فالتنفيذ ينطوي على إجراءات قراءة وتخزين المعاملات وأداء بعض العمليات ، وبالتالي مرحلة الجلب تضطر إلى الإنتظار لبعض الوقت قبل أن تتمكن من تفرغ المخزن فيها.
- 2- تعليمية التفرع المشروط تجعل عنوان التعليمية التالية التي سيتم جلبها غير معروف ، وبالتالي يجب على مرحلة الجلب الإنتظار حتى تحصل على عنوان التعليمية التالية من مرحلة التنفيذ وبالتالي على مرحلة التنفيذ الإنتظار إلى حين جلب التعليمية التالية .

التخمين يحد من خسارة الوقت للسبب الثاني ، وهناك قاعدة بسيطة هي : عندما يتم تمرير تعليمية تفرع مشروط من مرحلة الجلب إلى مرحلة التنفيذ ، فإن مرحلة الجلب تجلب التعليمية التالية في الذاكرة بعد تعليمية التفرع ، ثم إذا لم ينفذ التفرع لم تضيق الوقت ولكن إذا تم اتخاذ قرار التفرع ، لا بد من تجاهل التعليمية التي تم إحضارها وجلب تعليمية جديدة . ففي حين أن هذه العوامل تقلل من فعالية المحتملة لخط التوارد بمرحلتين ، ولكن بعض التسريع سيتم وللحصول على مزيد من التسريع يجب أن يحتوى خط التوارد على مزيد من المراحل .

التحليل التالي يقدم خط توارد بستة مراحل لمعالجة تعليمية :

- إحضار تعليمية (FI) : إقرأ التعليمية المتوقعة التالية في التخزين المؤقت.
- فك شفرة التعليمية (DI) : تفسير شفرة التشغيل (رمز التعليمية) وتحديد المعاملات.
- حساب المعاملات (CO) : حساب العنوان الفعال لكل معامل مصدر وهذا قد يتضمن حساب أساليب العنوانية (مباشر أو غير المباشر أو إزاحة أو غيرها من أساليب العنوانية) .
- إحضار المعاملات (FO) : جلب كل المعاملات من الذاكرة و المعاملات التي في المسجلات لا حاجة لجلبها.
- تنفيذ التعليمية (EI) : تنفيذ العملية المشار إليها وتخزين النتيجة إن وجدت في الموقع المحدد لذلك .
- كتابة المعامل (WO) : تخزين النتيجة في الذاكرة.

مع هذا التحليل المراحل المختلفة لا تشغل فترات زمنية متساوية تقريباً ، ومن أجل التوضيح لنفترض أنها فترات متساوية . وباستخدام هذا الافتراض الشكل (6.10) يوضح أن خط توارد بستة مراحل يمكن أن يقلل من وقت تنفيذ 9 تعليمات من 54 إلى 14 وحدة زمنية من الزمن . والشكل (6.11) يوضح نفس تسلسل المراحل لكن إتجاه الزمن يوضح إلى الأسفل (رأسياً) وكل صف (أفقياً) يوضح حالة خط التوارد في وقت ما بحيث يبين تأثير وضعية تنفيذ تعليمية التفرع على تسلسل عمل خط التوارد . وفي الشكل (6.11 - أ) ، ومقارنة مع الشكل (6.10) ، لخط التوارد يمثل عند الزمن 6 بواسطة ستة تعليمات مختلفة في مراحل عمل

مختلفة ، وأستمرت ممثلة حتى الزمن 9 مع إفتراض أن التعليمية 9 هي آخر تعليمية سوف تنفذ .

وفي الشكل (6.11 - ب) ، فإن خط التوارد يمثل عند الزمن 6 و 7 ، ففي الزمن 7 التعليمية 3 في مرحلة التنفيذ وتنفذ تعليمية تفرع الى التعليمية 15 ، وفي هذه الحالة التعليمات من 4 الى 7 سوف تطرد من خط التوارد ، وعند الزمن 8 تعليمتين فقط في خط التوارد وهما 3 و 15 . والشكل (6.12) يوضح المخطط الإنسيابي المقترح للمنطق اللازم لخط توارد بستة مراحل يأخذ في الحسبان التفرع والمقاطعة .

الزمن													
14	13	12	11	10	9	8	7	6	5	4	3	2	1
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI
								WO	EI	FO	CO	DI	FI

EI = تنفيذ التعليمية
FO = احضار المعاملات
WO = كتابة المعاملات
FI = احضار التعليمية
DI = تفسير التعليمية
CO = حساب المعاملات

الشكل (6.10) - البيان الزمني لعمل التعليمية المجزئة

WO	EI	FO	CO	DI	FI
					I ₁
					I ₁ I ₂
					I ₁ I ₂ I ₃
					I ₁ I ₂ I ₃ I ₄
					I ₁ I ₂ I ₃ I ₄ I ₅
					I ₁ I ₂ I ₃ I ₄ I ₅ I ₆
					I ₁ I ₂ I ₃ I ₄ I ₅ I ₆ I ₇
					I ₁ I ₂ I ₃ I ₄ I ₅ I ₆ I ₇ I ₈
					I ₁ I ₂ I ₃ I ₄ I ₅ I ₆ I ₇ I ₈ I ₉
					I ₁ I ₂ I ₃ I ₄ I ₅ I ₆ I ₇ I ₈ I ₉ I ₁₀
					I ₁ I ₂ I ₃ I ₄ I ₅ I ₆ I ₇ I ₈ I ₉ I ₁₀ I ₁₁
					I ₁ I ₂ I ₃ I ₄ I ₅ I ₆ I ₇ I ₈ I ₉ I ₁₀ I ₁₁ I ₁₂
					I ₁ I ₂ I ₃ I ₄ I ₅ I ₆ I ₇ I ₈ I ₉ I ₁₀ I ₁₁ I ₁₂ I ₁₃
					I ₁ I ₂ I ₃ I ₄ I ₅ I ₆ I ₇ I ₈ I ₉ I ₁₀ I ₁₁ I ₁₂ I ₁₃ I ₁₄

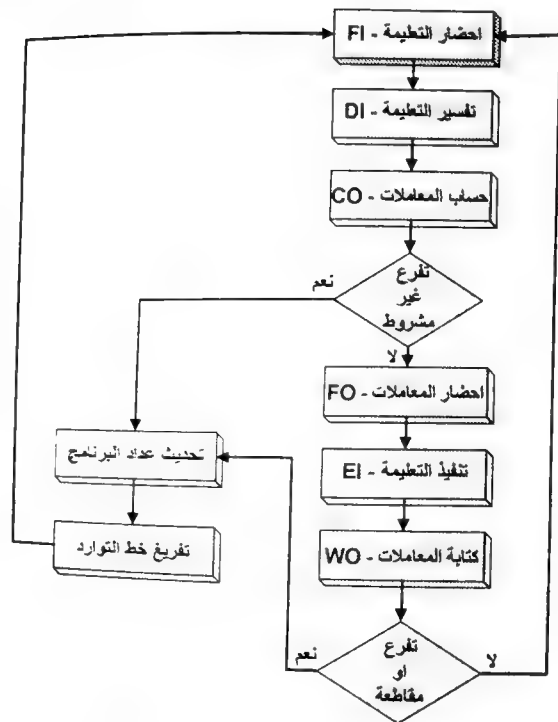
(ب) - تفرع مشروط

(أ) - بدون تفرع

الشكل (6.11) - توضيح مغاير لخط التوارد

6.4.2 مخاطر خط التوارد

تحدث أخطار خط التوارد عندما يجب على الخط أو جزء منه المماثلة/الانتظار لأن الظروف لا تسمح بالتنفيذ المستمر (تسلسل توارد التعليمات) ، وهناك ثلاثة أنواع من المخاطر : الموارد والبيانات والتحكم .



الشكل (6.12) - معالجة مجزئة بسنة مراحل

1. مخاطر الموارد : تحدث عندما تكون اثنين (أو أكثر) من التعليمات التي هي بالفعل في خط التوارد في حاجة إلى نفس المورد (وحدة الحساب والمنطق مثلاً) والنتيجة هي أنه يجب تنفيذ التعليمات تسلسلياً وليس بالتوازي في جزء من خط التوارد ، ويشار إليه أحيانا كخطر هيكلي . ومثال على ذلك خط توارد مبسط

بخمسة مراحل (كل المراحل تستغرق زمن متساوي - نبضة زمنية واحدة) ، فتموجياً في كل نبضة تدخل تعليمة جديدة ، ومع افتراض أن الذاكرة لها منفذ واحد ، وأن جلب التعليمة و قراءة البيانات وكتابتها تُجرى مرة كل على جدة ، ومع تجاهل وجود ذاكرة سريعة فإن قراءة أو كتابة بيانات (للذاكرة الرئيسية) لا يمكن أن تُجرى بالتوازي مع جلب تعليمة ، والحل في هذه الحالة أن يكون للذاكرة عدة منافذ يمكن من خلالها التواصل مع محتوياتها .

والشكل (6.13) يوضح مثال على مخاطر الموارد ، حيث يفترض الشكل أن معالج المصنر للتعليمة - موجود في الذاكرة وليس في مسجل بوحدة المعالجة المركزية ، ولذلك مرحلة جلب التعليمة في خط التوارد يجب أن تُعطّل لدورة واحدة قبل البدء بمرحلة جلب التعليمة للتعليمة-3 ، ويفترض الشكل أن جميع باقي المعاملات موجودة بالمسجلات .

نبضة الساعة									
9	8	7	6	5	4	3	2	1	
				WO	EI	FO	DI	FI	تعليمة - 1
			WO	EI	FO	DI	FI		تعليمة - 2
		WO	EI	FO	DI	FI			تعليمة - 3
	WO	EI	FO	DI	FI				تعليمة - 4

(أ) - خط توارد بخمس مراحل ، الحالة التمثيلية

الشكل (6.13 - أ) - مثال على مخاطر الموارد

مصطلحات مهمة

دورة التعليم	Instruction Cycle
الجلب المسبق للتعليم	Instruction Prefetch
تنبؤ بفرع	Branch Prediction
دورة مقاطعة	Interrupt Cycle
جلب/إحضار	Fetch
غير المباشر	Indirect
إحضار تعليم	Fetch Instruction (FI)
حساب المعاملات	Calculate Operands (CO)
تنفيذ التعليم	Execute Instruction (EI)
مخاطر البيانات	Data Hazard
مخاطر تحكم	Control Hazard
التعليم المجزئة	Instruction Pipeline
مخاطر خط التوارد	Pipeline Hazards
إحضار البيانات	Fetch Data
ناقل التحكم	Control Bus
ناقل البيانات	Data Bus
ناقل العنوان	Address Bus
ناقل النظام	System Bus
فك شفرة التعليم	Decode Instruction (DI)
إحضار المعاملات	Fetch Operands (FO)
كتابة المعامل	Write Operand (WO)
مخاطر المورد	Resource Hazard
خطر هيكل	Structural Hazard
المعالجة التواردية/المجزئة	Pipeline Processing
كلمة حالة البرنامج	Program Status Word (PSW)

○ تعليمية تقرأ محتوى مسجل أو موقع ذاكرة ، والتعليمية التالية

تكتب بيانات في ذلك الموقع ، فإن الخطر يقع إذا تمت

الكتابة قبل إنجاز القراءة .

• كتابة بعد كتابة أو اعتمادية الإخراج

○ (Write After Write (WAW))

○ تعليمتان تكتبان لنفس الموقع في الذاكرة ، فإن الخطر يقع

إذا تمت الكتابة بعكس التسلسل المفروض .

3. مخاطر التحكم : تعرف أيضا باسم مخاطر التفرع ، وتحدث عندما يتخذ خط

التوارد قرار تنبؤ بفرع خاطئ ويجلب بالتالي تعليمية إلى خط التوارد ثم يتم

تجاهلها لاحقاً . وتوجد عدة حلول لهذه المعضلة منها :

• خطوط توارد متعددة .

• الجلب المسبق للتفرع المستهدف .

• التنبؤ بالتفرع .

• تأخير التفرع .

أسئلة للمراجعة

(بالنسبة للمسائل البرمجية الخاصة بالمعالج الافتراضي (PIPPIN) فيمكن الأطلاع واستخدام طقم تعليمات المعالج من موقع المعالج على شبكة المعلومات وكذلك يوجد شرح كامل لعمله - روابط المعالج مذكورة في مصادر ومراجع الكتاب ، ويمكن إجراء تطبيق مباشر للبرامج المكتوبة على برنامج المحاكاة الخاص به والموجود بالموقع والتحقق من النتائج).

1. اشرح الدورة الكاملة للتعليمية ؟
2. افترض أن معالج مصمم بشكل أن تعليماته تعتمد على المكس في تنفيذها ، وهي تتضمن عمليتي (PUSH) و (POP) ، والعمليات الحسابية التي ينفذها المعالج تتضمن العنصر أو العنصرين الذين في قمة المكس ، ولنفترض أننا بدئنا بمكس لا يحتوي على أى عنصر (فارغ) ، ماهى العناصر المتبقية في المكس بعد تنفيذ التعليمات التالية :

PUSH 4
PUSH 7
PUSH 8
ADD
PUSH 10
SUB
MUL

3. إذا كانت آخر عملية جرى تنفيذها فى معالج هى (A - B) ، حيث A = 11110000 ، و B = 0010100 ، ماذا ستكون قيم الأعلام التالية : حمل (Carry) ، صفر (Zero) ، فيض (Overflow) ، الإشارة (Sign) .
4. اشرح مخاطر البيانات التي يتعرض لها خط التوارد موضحا أنواعه ؟
5. افترض معالج تواردى بأربع مراحل (جلب ، تفسير ، تنفيذ ، تخزين) أرسم الشكل الزمنى الذي يوضح كم وحدة زمنية مطلوبة لتنفيذ (7) تعليمات علما بأن التعليمية رقم (3) قفز الى التعليمية (10) مع عدم وجود بيانات معتمدة على بعضها. (أنظر للشكل 6.11).

6. كيف يكون تدفق البيانات أثناء تنفيذ دورة الجلب/الأحضار و دورة المقاطعة فى المعالج ؟

7. ماهى استراتيجية المعالجة التواردية ، أشرح مستعينا بالمخطط الانسيابى ؟
8. ماهى المسائل التي ينبغي مراعاتها فى تصميم طول نسق التعليمية ؟
9. ماهى العوامل التي تحدد استخدام خانات العنوان ؟
10. ماهى وظيفة لغة التجميع ؟
11. افترض معالج له تعليمية بطول 16-خانة و تنقسم لجزئين : 6 - خانات الأولى تحتوي على رمز التعليمية فى حين أن بقية الخانات تحتوى على المعامل نفسه (فورى) أو مؤشر له :

- ماهى أقصى سعة للذاكرة القابلة للعنوان ؟
- ماهو عدد التعليمات بطقم التعليمات ؟
- ماهو عرض كل موقع بالذاكرة ؟
- كم عدد الخانات المطلوبة لكل من مسجل التعليمية و مسجل عداد البرنامج ؟

12. معالج له تعليمية بطول 32-خانة والعنوانين بطول 12-خانة . مع افتراض أن له 250 تعليمية ذات عنوانين (مؤشرين لمعاملين) ، كم عدد التعليمات ذات العنوان الواحد (مؤشر واحد للمعامل) التي يمكن أن تكون بطقم تعليمات هذا المعالج ؟ (وضح أجابتك)

13. معالج يشغل بمعدل 5 غيغا هرتز نبضة لساعة النظام ، فما طول دورة النبضة و ماهو زمن نوع معين من التعليمات يستغرق 3 دورات نبضية ؟
14. مع افتراض أن تعليمية تستغرق 4 دورات لتنفذ على معالج غير تواردى : دورة لجلب التعليمية ، ودورة لتفسير التعليمية ، ودورة لإجراء العملية الحسابية أو المنطقية ، ودورة لتخزين الناتج . وفي معالج تواردى بأربع مراحل نفس التعليمية تستغرق 4 دورات لتنفذ ، فكيف يمكننا القول أن المعالجة التواردية أسرع من تنفيذ البرنامج ؟

15. طول التعليمية لتنسيق معين لتعليمية معالج هو 11-خانة و طول حقل العنوان 4-خانات ، هل من الممكن أن يتضمن طقم تعليمات هذا المعالج : 5 تعليمات ذات عنوانين (معاملين) ، و 45 تعليمية ذات عنوان واحد و 32 تعليمية ذات

صفر عنوان (بدون معامل) بالتنسيق المذكور ؟ . ومع أفترض أن مصمم معمارية المعالج صمم 6 تعليمات ذات عنوانين و 24 تعليمة ذات صفر عنوان باستخدام التنسيق السالف الذكر ، فما هو أقصى عدد من التعليمات ذات العنوان الواحد التي يمكن إضافتها لطقم التعليمات ؟

16. نظام حاسب له وحدة ذاكرة ذات 24 خانة للكلمة . وطقم تعليمات هذا النظام يتضمن 150 عملية مختلفة ، وكل التعليمات لها حقل لرمز العملية و حقل للعنوان . وكل تعليمة تسع كلمة ذاكرة واحدة :

- كم عدد الخانات المطلوبة لرمز العملية ؟
- كم عدد الخانات المتبقية لعنوان المعامل ؟
- كم أقصى سعة للذاكرة يمكن للنظام التواصل معها ؟
- كم أقصى عدد ثنائي صحيح بدون إشارة يمكن أن يوضع في التعليمة ؟
- كم أقصى عدد ثنائي صحيح بدون إشارة يمكن أن يوضع في كلمة بالذاكرة ؟

17. اكتب برامج باستخدام لغة الرموز للمعالج الافتراضي (PIPPIN) للتالى :

- إيجاد ناتج المعادلة : $X = ((M \times 5) + (N - 2)) / (K \times 2)^2$.
- إيجاد ناتج المعادلة : $Z = X(X + Y) + Y$.
- إيجاد ناتج المعادلة : $X = (5 \times W) / (2 + Y)$.
- الى مالا نهاية يضيف قيمة 3 الى W ويخزن النتيجة في Y .
- يحفظ قيمة 5 في مسجل اذا كانت قيمة X تساوى صفر ويحفظ قيمة 10 اذا كانت قيمة X خلاف ذلك .
- عد تنازلى من قيمة 50 الى 0 بخطوة مقدارها 10 .
- إيجاد متوسط الاعداد من 0 ، ... ، X .
- إيجاد Y^X .
- إيجاد النسبة المئوية لقيمة X نسبة الى قيمة Y .
- طرح قيمة 3 من W حتى تصل قيمته الى 0 ثم تخزن الناتج في Y (W-30) . (مستعملاً التفرع المشروط)

- برنامج يحول درجة الحرارة من نظام المنوى (C) الى النظام الفهرنهايت (F) مستخدماً معادلة التحويل التالية : $C = 5 \times (F - 32) / 9$. علماً بأن قيمة F مخزنة في العنوان W والعنوانين الآخرين للمعالج X ، Y يمكن أستخدامهما فى البرنامج للنتائج الجزئية.



الفصل السابع

نظام الذاكرة والذاكرة السريعة



7- نظام الذاكرة والذاكرة السريعة

المكون الرئيسي الثاني لنظام الحاسب وحسب نموذج فون نيومان لنظام الحاسب هو نظام الذاكرة . وبالرغم من أنها تبدو بسيطة كمفهوم ولكن ذاكرة الحاسب تشمل مدى عريض من الأنواع والتقنيات والتنظيمات والأداء والتكلفة مقارنة بأي مكون آخر في نظام الحاسب . ولا توجد تقنية واحدة ترضي المطلوب من الذاكرة في نظام الحاسب ، لذلك في نظام الحاسب النموذجي توجد مجموعة متسلسلة من الأنظمة الجزئية للذاكرة ، فمنها ما هو داخل الحاسب و أخرى خارجه . وفي هذا الفصل سوف نتناول نظرة عامة لأنظمة الذاكرة بالحاسب ثم أول مستوى في أنظمة الذاكرة : الذاكرة السريعة .

7.1 نظرة عامة على نظام ذاكرة الحاسب

7.1.1 خصائص نظم الذاكرة

يمكن تسهيل موضوع ذاكرة الحاسب المعقد إذا أمكن لنا أن نصنف أنظمة الذاكرة وفقاً لخصائصها الرئيسية وهي كالتالي :

الموقع : الموقع يشير إلى ما إذا كانت الذاكرة هي داخل أو خارج الحاسب . وعادة ما تتساوى الذاكرة الداخلية مع الذاكرة الرئيسية ولكن هناك أشكال أخرى من الذاكرة الداخلية فالمعالج يتطلب ذاكرة محلية خاصة على شكل مسجلات ، وذاكرة التخزين السريع هي شكل آخر من أشكال الذاكرة الداخلية . الذاكرة الخارجية تتكون من أجهزة التخزين الطرفية مثل القرص ، والشريط وهي في متناول المعالج عن طريق أجهزة تحكم الإدخال/الإخراج .

2. **السعة** : سعة الذاكرة الداخلية عادة ما يتم التعبير عنها بعدد الخانات (8 خانات ثنائية = ثمان - بايت - 8 بت) أو الكلمات . والطول الشائع للكلمة هو 8 أو 16 أو 32 خانة ، كذلك يتم أيضا التعبير عن سعة الذاكرة الخارجية بعدد الثمان .

3. **وحدة النقل** : بالنسبة للذاكرة الرئيسية هي عدد الخانات التي تُقرأ من أو تُكتب في الذاكرة في كل مرة (بالتوازي) ، فوحدة النقل لا تساوي بالضرورة كلمة واحدة . وأما بالنسبة للذاكرة الخارجية فغالبا ما يتم نقل البيانات في وحدات أكبر بكثير من كلمة واحدة وتتم الإشارة إليها على أنها قوالب .

4. **طريقة التواصل** : للوصول إلى وحدة معينة من البيانات في الذاكرة هناك عدة أساليب وتشمل التالي :

أ. **الوصول المتسلسل** : يتم تنظيم الذاكرة في وحدات من البيانات تدعى سجلات ، والوصول إليها يتم في تسلسل خطي محدد ، فالمعلومات المحفوظة عن موقع السجل تستخدم كعازل بين السجلات . وفي هذه الطريقة تستخدم آلية واحدة (رأس خاص) للقراءة والكتابة ، ويتم الانتقال من الموضع الحالي إلى المطلوب في تسلسل خطي وبالمرور على جميع السجلات التي بين السجل الحالي والمطلوب (تتبع) ، ولاحظ هنا أن زمن الوصول لسجل عشوائي متغير بشدة ، وهذه الطريقة تستخدم في وحدة الأشرطة المغناطيسية .

ب. **الوصول المباشر** : كما هو الحال مع الوصول المتسلسل ، فالوصول المباشر ينطوي على آلية واحدة للقراءة والكتابة . وفي هذه الطريقة كل قالب أو سجل له عنوان فريد بناءً على موقعه في الذاكرة ، ويتم الوصول

إليه مباشرة عن طريق بحث متتابع أو العد أو الانتظار حتى الوصول إلى الموقع النهائي بدون المرور على السجلات البينية ولكن باستخدام عنوان السجل . وفي هذه الطريقة زمن الوصول لسجل عشوائي متغير ، ويتم استخدامها في وحدة الأقراص .

ث. **الوصول العشوائي** : لكل موقع في الذاكرة عنوان فريد حسب آلية العنوان . وزمن الوصول إلى موقع معين في الذاكرة لا يعتمد على الوصول لموقع سابق وثابت وبالتالي يمكن اختيار أي موقع عشوائيا والوصول إليه مباشرة ، والبيانات المخزنة في الذاكرة الرئيسية والسريعة الوصول إليها عشوائي .

ث. **الترابطي** : هذا نوع من ذاكرة الوصول العشوائي التي تمكن من إجراء مقارنة لخانات الموقع المطلوب مع خانات معينة بغرض التوافق من عدمه وبالتالي يتم إسترداد الوصول للكلمة على أساس جزء من محتوياتها بدلاً من عنوانها ، وبعض أنواع الذاكرة السريعة التواصل مع محتواها يتم بهذه الطريقة .

5. **الأداء** : تستخدم ثلاثة معايير لقياس الأداء :

أ- **زمن الوصول (التأخير)** : بالنسبة لذاكرة الوصول العشوائي هو الزمن الذي يُستغرق لإجراء عملية القراءة أو الكتابة ، ويتضمن ذلك الزمن المستغرق من لحظة تقديم العنوان إلى الذاكرة إلى لحظة تخزين البيانات أو إتاحتها للإستخدام . أما بالنسبة لذاكرة الوصول غير العشوائي ، فزمن الوصول هو الزمن الذي يُستغرق لوضع آلية القراءة/الكتابة في الموقع المطلوب .

ب- زمن دورة الذاكرة : يتكون من زمن الوصول بالإضافة الى أي زمن مطلوب قبل بداية الوصول التالي .

ت- معدل النقل : هو المعدل الممكن لنقل البيانات من أو إلى وحدة الذاكرة . وبالنسبة لذاكرة الوصول العشوائي هو يساوي 1 / (زمن دورة الذاكرة) .

6. النوع المادي : لقد استخدمت مجموعة متنوعة من الأنواع المادية في تصميم الذاكرة . والأكثر شيوعاً اليوم هي الذاكرة الشبه موصلة (الألكترونية) والمغناطيسية التي تستخدم في الأقراص والأشرطة ، والذاكرة الضوئية .

7. الخصائص الفيزيائية : الخصائص الفيزيائية المستخدمة في تخزين البيانات مهمة . ففي الذاكرة المتطايرة المعلومات تضمحل بشكل طبيعي أو يتم فقدانها عندما تفقد الذاكرة الطاقة الكهربائية . وفي الذاكرة الغير متطايرة (المستقرة) المعلومات المسجلة لا تفقد أو تضمحل حتى يتم تغييرها بشكل متعمد ولا تحتاج إلى الطاقة الكهربائية للحفاظ على المعلومات . إن الذاكرة المغناطيسية غير متطايرة ، أما ذاكرة أشباه الموصلات (الألكترونية) فقد تكون متطايرة أو غير متطايرة .

8. التنظيم : في ذاكرة الوصول العشوائي التنظيم هو قضية تصميمية والمقصود بالتنظيم هنا كيفية الترتيب الفعلي للخانات لتشكل كلمات (ترتيب شرائح الذاكرة للحصول على كلمة) .

7.1.2 التسلسل الهرمي للذاكرة

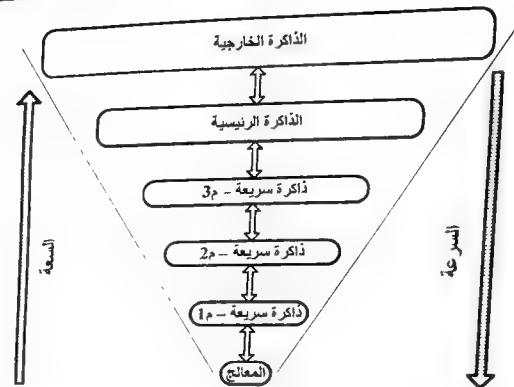
يمكن تلخيص المعوقات في تصميم ذاكرة الحاسب في ثلاثة أسئلة : كم السعة ؟ ، كم السرعة ؟ ، كم التكلفة ؟ . مسألة السعة هي إلى حد ما مفتوحة ، فكلما زادت السعة تطورت التطبيقات البرمجية لكي تستغلها . أما السرعة فهي قضية مباشرة ،

ولتحقيق أكبر قدر من الأداء يجب أن تكون الذاكرة قادرة على مواكبة سرعة المعالج بمعنى كلما كان المعالج ينفذ التعليمات لا نريد أن يكون لديه وقفة انتظار للحصول على تعليمات أو معاملات . وأخيراً ، السؤال الأخير ينبغي النظر فيه ، وللحصول على نظام عملي يجب أن تكون تكلفة الذاكرة معقولة بالنسبة للمكونات الأخرى . وكما كان متوقعاً ، فهناك مفاضلة بين الخصائص الرئيسية الثلاث للذاكرة وهي : السعة ، زمن الوصول (السرعة) و التكلفة .

وتستخدم تقنيات متنوعة لتصميم وإنجاز نظم الذاكرة ، ومن خلال هذا الطيف من التقنيات تبرز العلاقات التالية :

- أسرع زمن وصول ، أكثر تكلفة لكل خانة .
- أكثر سعة ، أقل تكلفة لكل خانة .
- أكثر سعة ، أبداً زمن وصول .

المعضلة التي تواجه المصمم هي واضحة ، فالمصمم يرغب في استخدام تقنيات ذاكرة تضمن سعة كبيرة للذاكرة نتيجة أن السعة الكبيرة مطلوبة وتكلفة كل خانة أقل ، ومع ذلك ، لتلبية متطلبات الأداء المصمم يحتاج إلى استخدام ذاكرة مكلفة ونسبياً سعتها قليلة وزمن وصولها قصير ، والشكل (7.1) يوضح التسلسل الهرمي وعلاقة كل مستوى مع زمن الوصول و السعة .



الشكل (7.1) - التسلسل الهرمي للذاكرة وعلاقته مع زمن الوصول والسعة والسبيل للخروج من هذه المعضلة هو عدم الاعتماد على عنصر أو تقنية واحدة للذاكرة ولكن توظيف تسلسل هرمي للذاكرة . والشكل (7.2) يوضح التسلسل الهرمي النموذجي لنظام الذاكرة ، وكلما تنخفض في التسلسل الهرمي تلاحظ ما يلي :

1. تقل التكلفة لكل خانة.
 2. تزداد السعة.
 3. يزداد زمن الوصول (تقل السرعة).
 4. تنخفض وتيرة الوصول للذاكرة من قبل المعالج (تكرار التواصل).
- وهكذا اصغر حجماً وأكثر تكلفة وأسرع تقابلها ذاكرة أكبر وأرخص وأبطأ . ومفتاح النجاح لهذا التنظيم هو الفقرة (4) : تخفيض وتيرة الوصول للذاكرة .



الشكل (7.2) - التسلسل الهرمي لنظام الذاكرة

7.2 مبادئ الذاكرة السريعة (Cache)

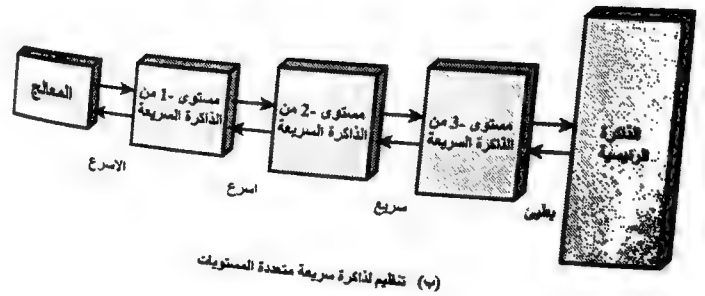
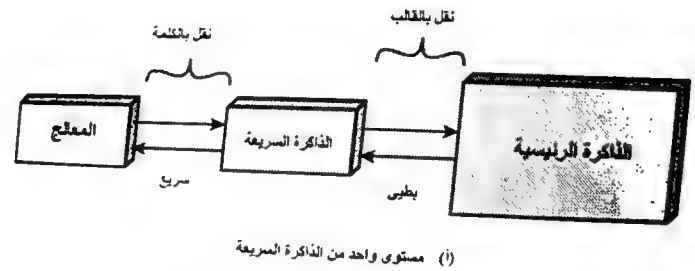
مبدأ الذاكرة السريعة يطمح لإعطاء سرعة للذاكرة تقترب من أسرع ذاكرة متوفرة ، وفي الوقت نفسه توفير حجم كبير للذاكرة بتكلفة أقل نوع من أنواع الذاكرة الألكترونية . ويتجلى هذا المفهوم في الشكل (7.3 - أ) ، فهناك ذاكرة رئيسية كبيرة نسبياً وبطيئة جنباً إلى جنب مع ذاكرة سريعة أصغر وأسرع ، والذاكرة السريعة تحتوي على نسخ من أجزاء في الذاكرة الرئيسية .

عندما يريد المعالج قراءة كلمة من الذاكرة ، فسيتم إجراء فحص لتحديد ما إذا كانت الكلمة في الذاكرة السريعة أم لا ، إذا كان الأمر كذلك فسيتم تسليم الكلمة إلى المعالج . وإن لم يكن ، فسيتم قراءة قالب من الذاكرة الرئيسية والذي يتكون من عدد محدد من الكلمات إلى الذاكرة السريعة ومن ثم يتم تسليم الكلمة إلى

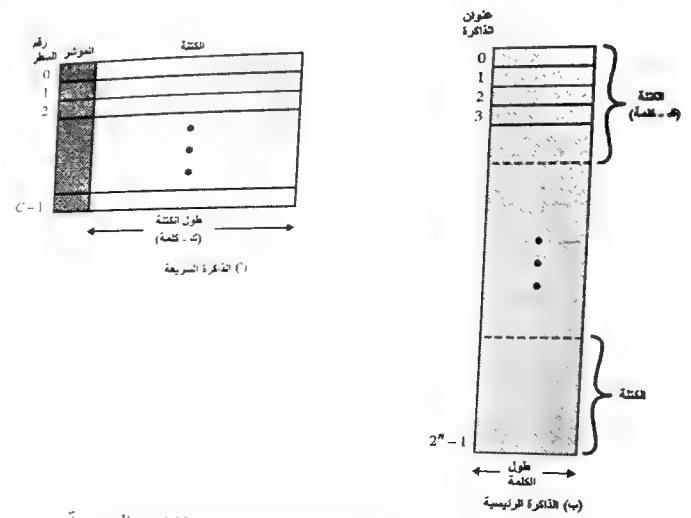
الشكل (7.4) يصور بنية نظام الذاكرة الرئيسية والذاكرة السريعة. فالذاكرة الرئيسية تتكون إلى ما يصل 2^ن عنوان كلمة، وكل كلمة لها عنوان وحيد يعرض من الخانات. ولغرض المطابقة ما بين الذاكرة الرئيسية والذاكرة السريعة، فإن الذاكرة الرئيسية تتألف من عدد من القوالب بطول ثابت (القالب عبارة عن عدد محدود من المواقع)، وطول القالب (ن) من الكلمات، وبذلك يكون بالذاكرة الرئيسية م - ن / 2 قالب. والذاكرة السريعة تتكون من عدد (ص) قالب، وتسمى سطور (السطر بسعة قالب)، وكل منها يحتوي على (ن) كلمة بالإضافة إلى علامة بخانات محدودة. وكل سطر يتضمن أيضاً خانة للتحكم (لا تظهر) وذلك لبيان ما إذا كان تم تعديل السطر منذ أن تم تحميله أم لا.

عدد السطور هو أقل بكثير من عدد قوالب الذاكرة الرئيسية (ص >> م)، وفي أي لحظة، فإن عدد محدود من قوالب الذاكرة موجود في سطور الذاكرة السريعة. فإذا قرأت كلمة بقالب في الذاكرة الرئيسية يتم نقل ذلك القالب إلى أحد سطور الذاكرة السريعة، وبما أن القوالب أكثر بكثير من السطور لا يمكن لسطر معين أن يكون بشكل وحيد ودائم مخصص لقالب ما، ولذلك توجد علامة بالسطر تبين أي قالب من الذاكرة الرئيسية مخزن به حالياً. والعلامة هي في العادة جزء من عنوان بالذاكرة الرئيسية. والشكل (7.5) يوضح عملية القراءة، فالمعالج ينتج عنوان قراءة (العنوان المطلوب - RA) لقراءة كلمة واحدة، فإذا كانت الكلمة في الذاكرة السريعة يتم تسليمها إلى المعالج. وخلاف ذلك، يتم تحميل القالب الذي يحتوي على تلك الكلمة إلى الذاكرة السريعة ومن ثم يتم تسليم الكلمة إلى المعالج، والشكل (7.5) يوضح أن العمليتين الأخيرتين تحدثان بالتوازي في نفس الوقت ويعكس هذا التنظيم الشكل (7.6)، وهو الأمر المعهود في تنظيم الذاكرة السريعة المعاصرة.

المعالج. والشكل (7.3 - ب) يوضح استخدام مستويات متعددة من الذاكرة السريعة، فالذاكرة السريعة في المستوى 2 أبطأ وأكبر عادة من الذاكرة السريعة في المستوى 1، والذاكرة السريعة في المستوى 3 أبطأ وأكبر عادة من الذاكرة السريعة في المستوى 2.

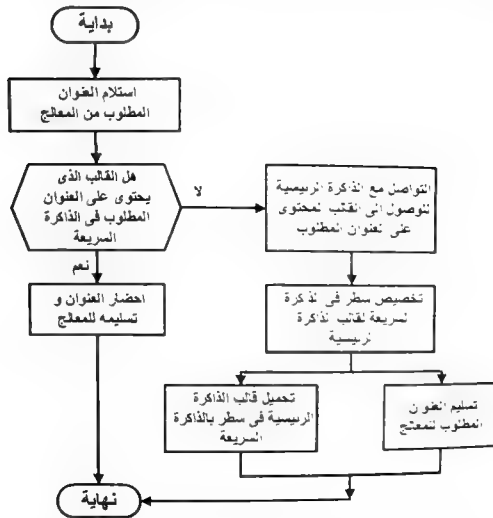


الشكل (7.3) - الذاكرة الرئيسية والسريعة

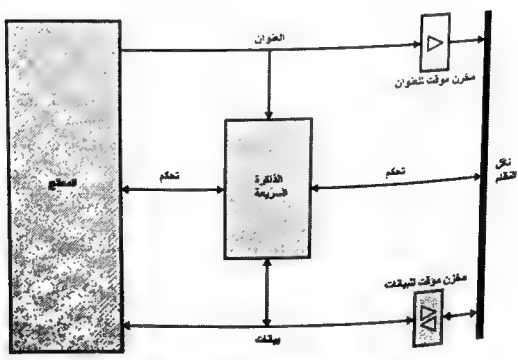


الشكل (7.4) - بنية نظام الذاكرة الرئيسية والذاكرة السريعة

في هذه التنظيم ، الذاكرة السريعة تتصل بالمعالج عن طريق خطوط البيانات والتحكم والعنوان . خطوط البيانات مرتبطة بمخزن مؤقت للبيانات و خطوط العنوان مرتبطة بمخزن مؤقت للعنوان ، المخزنين مرتبطين بنقل النظام الذي يتصل بالذاكرة الرئيسية . عند القراءة من الذاكرة السريعة يُعطى المخزن مؤقت للبيانات والمخزن مؤقت للعنوان (الشكل - 7.6) ويتم الاتصال فقط بين المعالج والذاكرة السريعة . عند عدم توفر البيانات في الذاكرة السريعة يتم تحميل العنوان المطلوب على نظام الناقل ويتم أسترجاع البيانات من خلال المخزن المؤقت للبيانات إلى الذاكرة السريعة والمعالج في نفس الوقت .



الشكل (7.5) - عملية القراءة من الذاكرة السريعة



الشكل (7.6) - التنظيم النموذجي للذاكرة السريعة

7.3 عناصر تصميم الذاكرة السريعة

هذا القسم يقدم لمحة عامة عن معايير تصميم الذاكرة السريعة وتقرير بعض النتائج النموذجية ، ويضم ما يلي :

- العنونة : ظاهرة/افتراضية أو مادية .
- الحجم .
- طريقة المطابقة : مباشرة أو ترابطية .
- خوارزميات الاستبدال :

- أقل استخدام مؤخراً (LRU)
- الأول دخول أول خروج (FIFO)
- الأقل تكرار استخداماً (LFU)
- عشوائياً .
- سياسة الكتابة
- الكتابة الذاتية .
- إعادة الكتابة .

■ حجم الكتلة

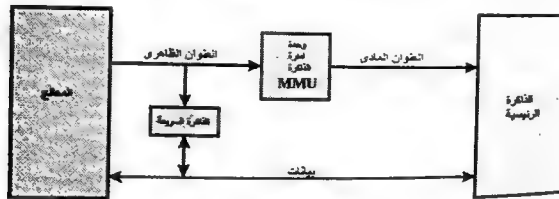
- مستويات الذاكرة السريعة : مستوى واحد أو اثنين ، وموحدة أم منفصلة .

7.3.1 عنونة الذاكرة السريعة

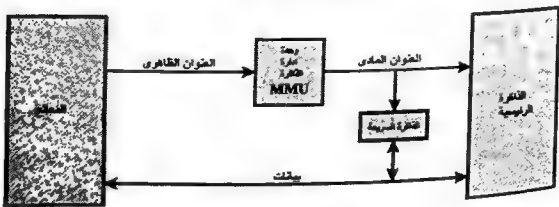
أغلب المعالجات المعاصرة تدعم استخدام الذاكرة الظاهرية/الافتراضية ، فالذاكرة الافتراضية خاصة تسمح للبرامج بالعنونة للذاكرة من ناحية افتراضية بدون الأخذ في الاعتبار الحجم المادي المتوفر من الذاكرة الرئيسية ، وعند استخدام العنوان في الذاكرة الافتراضية ، فإن حقول العناوين الموجودة في

التعليمة تحتوى على عناوين افتراضية ، وللقراءة أو للكتابة من الذاكرة الرئيسية تقوم وحدة إدارة الذاكرة (MMU) بترجمة العنوان الافتراضى الى عنوان مادي حقيقي في الذاكرة الرئيسية .

عند استخدام الذاكرة الافتراضية يختار المصمم أن يضع الذاكرة السريعة ما بين المعالج ووحدة إدارة الذاكرة أو بين وحدة إدارة الذاكرة والذاكرة الرئيسية وكما هو موضح في الشكل (7.7) . ففي الذاكرة السريعة الظاهرية تُخزن البيانات باستخدام العناوين الافتراضية ، والمعالج يصل إلى الذاكرة السريعة مباشرة دون المرور عبر وحدة إدارة الذاكرة . والذاكرة السريعة المادية تُخزن البيانات باستخدام عناوين الذاكرة الرئيسية المادية الحقيقية.



(أ) الذاكرة السريعة الظاهرية



(ب) الذاكرة السريعة المادية

الشكل (7.7) - الذاكرة السريعة الظاهرية والمادية

7.3.2 حجم الذاكرة السريعة

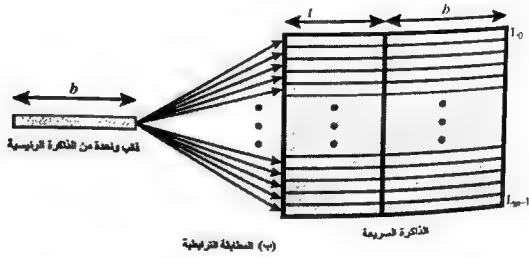
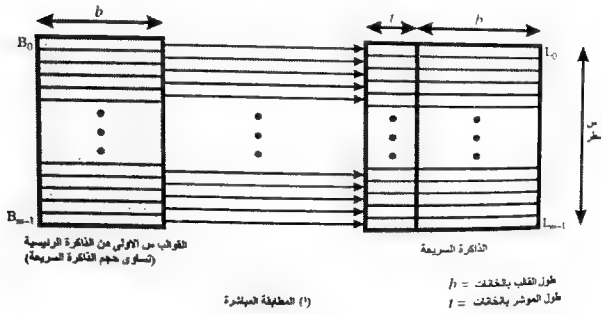
نود أن يكون حجم الذاكرة السريعة صغيراً بما فيه الكفاية بحيث يكون متوسط التكلفة الإجمالية للخانة بالذاكرة الداخلية بالكامل هو قريب منه في الذاكرة الرئيسية فقط (تكلفة الذاكرة السريعة ضئيلة جداً مقارنة مع الرئيسية)، وفي نفس الوقت نريد أن يكون حجمها كبيراً بما فيه الكفاية بحيث يكون أجمالي متوسط زمن الوصول قريباً من الذاكرة السريعة لوحدها (كبر حجم الذاكرة السريعة يقلل من التواصل مع الذاكرة الرئيسية - البيانات المطلوبة من المعالج متوفرة في الذاكرة السريعة - مما يزيد من سرعة الذاكرة عامة)، وهناك نوافع أخرى عديدة للتقليل من حجم الذاكرة السريعة منها أن كبر الحجم قد يقلل من السرعة وكذلك المساحة المتاحة على رقيقة المعالج محدودة.

مما سبق يتضح أن قضية الحجم تخضع لمفاضلة مابين التكلفة و الأداء، ولذلك كان هناك تنوع في أنظمة الحاسب بناءً على ذلك، فبعض الأنظمة تركز على الأداء بغض النظر عن التكلفة والأخرى بالعكس وذلك حسب المستهدف من تصميم نظام الحاسب.

7.3.3 طريقة المطابقة

لأن عدد سطور الذاكرة السريعة أقل بكثير جداً من عدد قوالب الذاكرة الرئيسية فكانت الحاجة إلى طريقة لتحميل (مطابقة) قوالب الذاكرة الرئيسية على سطور الذاكرة السريعة، وعلاوة على ذلك كانت هناك حاجة إلى وسيلة لتحديد أي قالب من الذاكرة الرئيسية يشغل حالياً سطر في الذاكرة السريعة. وهناك طريقتين أساسيتين لتنظيم المطابقة هما كالتالي:

المطابقة المباشرة: وهي أبسط تقنية معروفة، وفيها يتم تحميل كل قالب من الذاكرة الرئيسية في سطر محدد من الذاكرة السريعة، وكما هو موضح في الشكل (7.8-أ). والعيب الرئيسي هو أن هناك مكان مخصص ثابت لكل قالب معين، وبالتالي، إذا كان البرنامج يُوْشِرُ إلى كلمات مراراً وتكراراً في قالبين مختلفين لكن يشغلان نفس السطر فإنه سيتم تبادل القالبين باستمرار في الذاكرة السريعة بغض النظر عن احتمال وجود سطور أخرى شاغرة في الذاكرة السريعة.



الشكل (7.8) - مطابقة الذاكرة الرئيسية على الذاكرة السريعة : المباشرة والترايبطة

المطابقة الترابطية : وبهذه الطريقة يتم التغلب على عيوب المطابقة المباشرة من خلال السماح لكل قالب بالذاكرة الرئيسية بأن يتم تحميله في أي سطر بالذاكرة السريعة كما هو موضح بالشكل (7.8-ب) .

7.4.3 خوارزميات الاستبدال

عند تعبئة الذاكرة السريعة وجلب قالب جديد ، فلا بد من إستبدال أحد السطور الموجودة . وفي المطابقة المباشرة هناك سطر محدد لكل قالب معين ، وليس هناك أي خيار آخر في الاستبدال . ولكن في المطابقة الترابطية هناك حاجة لخوارزمية للاستبدال ، وهناك عدد من الخوارزميات وسنذكر منها الأكثر شيوعاً .

الأقل استخداماً مؤخراً (LRU) : يستعاض عن ذلك القالب في المجموعة التي في الذاكرة السريعة أطول مدة مع عدم الإشارة إليها (عدم التواصل مع محتوياتها). والأحتمال الآخر هو الأول دخول أول خروج (FIFO) : ويستعاض عن ذلك القالب في المجموعة التي أمضت أطول مدة في الذاكرة السريعة (أول دخلاً) . وآخر احتمال هو الأقل وتيرة استخداماً (LFU) : ويستعاض عن ذلك القالب في المجموعة التي شهدت أقل عدد مرات من القراءة .

7.4.4 سياسة الكتابة

عندما يكون قالب من الذاكرة الرئيسية موجوداً في الذاكرة السريعة ووجب إستبداله هناك حالتين يجب أخذهما في الاعتبار ، فإذا كان القالب قديماً ولم يتم تعديله يمكن كتابة قالب جديد عليه من دون الحاجة لإعادة كتابته أولاً في الذاكرة الرئيسية ، أما إذا تم تعديل ولو كلمة واحدة من ذلك السطر في الذاكرة السريعة فيجب أن يتم تحديث الذاكرة الرئيسية من خلال كتابة ذلك السطر من الذاكرة

السريعة إلى قالبه في الذاكرة قبل أن يكتب قالب جديد . وهناك مجموعة متنوعة من سياسات الكتابة ، ويطلق على أبسطها تقنية "الكتابة الذاتية" ، وباستخدام هذه التقنية ، فإنه يتم إجراء كافة عمليات الكتابة إلى الذاكرة الرئيسية وكذلك إلى الذاكرة السريعة في نفس الوقت (بالتوازي) لضمان أن الذاكرة الرئيسية دائماً صحيحة ويمكن لأي معالج آخر في النظام مراقبة حركة المرور إلى الذاكرة الرئيسية للحفاظ على التناسق مع ذاكرته السريعة (يعدل محتوى ذاكرته حسب التعديل الذي يطرا على الذاكرة الرئيسية) ، والعيب الرئيسي لهذا الأسلوب هو أنه ينتج عنه حركة مرور كبيرة . والتقنية البديلة تعرف باسم "إعادة الكتابة" للقليل من الكتابة للذاكرة الرئيسية ، ففي هذه التقنية يتم إجراء التحديثات فقط في الذاكرة السريعة ومن ثم يعاد تحديث الذاكرة الرئيسية إذا تم تعديل نسختها في الذاكرة السريعة وذلك عن طريق فحص خانة علامة السطر في الذاكرة السريعة والتي تتغير إذا تم تعديل محتوى السطر .

7.4.5 حجم القالب

هناك عنصر آخر في التصميم هو حجم القالب/السطر . فعندما يتم إسترداد قالب من البيانات ووضعه في الذاكرة السريعة ، ففي هذه الحالة يتم إسترداد الكلمة المطلوبة وبعض الكلمات الملاصقة لها ، وكلما زاد حجم القالب إلى حجم أكبر يتم جلب مزيد من البيانات المفيدة إلى الذاكرة السريعة ولكن إحتمال إستخدام البيانات التي تم إحضارها حديثاً يصبح أقل من إحتمال إعادة إستخدام البيانات التي تم إستبدالها . وعلى العموم هناك إعتباران يجب أخذهما في الاعتبار في هذه الحالة :

مصطلحات مهمة

موقع	Location
وصول	Access
النوع المادي	Physical Type
متطاير	Volatile
زمن الوصول	Access Time
التأخير	Latency
علامة	Tag
قالب	Block
سريع	Fast
بطيء	Slow
سطر	Line
الذاكرة السريعة الافتراضية	Virtual Cache
الذاكرة السريعة الموحدة	Unified Cache
وحدة إدارة الذاكرة	Memory Management Unit (MMU)
الكتابة الذاتية	Write Through
المطابقة الترابطية	Associative Mapping
المطابقة المباشرة	Direct Mapping
الذاكرة الظاهرية	Logical Cache
هيكلية الذاكرة	Memory Hierarchy
الذاكرة السريعة المتعددة المستويات	Multilevel Cache
الذاكرة السريعة المادية	Physical Cache
الوصول العشوائي	Random Access
خوارزمية الاستبدال	Replacement Algorithm
الذاكرة السريعة	Cache Memory
الوصول المتسلسل	Sequential Access
الذاكرة السريعة المنفصلة	Split Cache
إعادة الكتابة	Write Back
عنوان قراءة	Read Address (RA)
القرص الضوئي	Optical Disc (CD, DVD, ...)
القرص المغناطيسي	Magnetic Disc
مطابقة تناظرية	Mapping
الأول دخولا أول خروج	First In First Out (FIFO)
الأقل استخداما مؤخرا	Least Recently Used (LRU)

■ قالب أكبر يخفض من عدد القوالب التي يمكن أن تدرج في الذاكرة السريعة .

■ كلما كبر القالب أصبحت أى كلمة إضافية بعيدة عن الكلمة المطلوبة .

7.4.6 مستويات الذاكرة السريعة

مع بداية ظهور الذاكرة السريعة كان لها مستوى واحد ، ولكن مع تطور التقنية أصبح استخدام ذاكرة سريعة بمستويات متعددة أمر طبيعي . ومع تعدد المستويات أصبح من الممكن أن يكون المستوى الأول ملاصق للمعالج على الشريحة نفسها (ذاكرة سريعة داخلية) والمستوى الثانى على اللوحة (ذاكرة سريعة خارجية) .

هناك استراتيجيتان فى تصميم الذاكرة السريعة ، فهي موحدة أو منفصلة . فالذاكرة الموحدة تحتوى على البيانات والتعليمات معا بمعنى أنهما يشتركان فى نفس الذاكرة السريعة ، أما المنفصلة فذاكرة سريعة للتعليمات وأخرى للبيانات .

من مميزات الذاكرة السريعة الموحدة أن احتمال وجود البيانات المطلوبة عالى مقارنة بالمنفصلة نتيجة لأنها توازن ما بين جلب التعليمات وجلب البيانات تلقائياً، وكذلك أقل تعقيداً فى تصميم نظام الذاكرة لأنه سيتم تصميم ذاكرة واحدة فقط للبيانات والتعليمات . وميزة الذاكرة السريعة المنفصلة أنها تحد من التزامن ما بين البيانات والتعليمات فى عملية الجلب وهذا مهم جداً فى تصميم المعالجات ذات المعالجة التواردية للتعليمات إذ جلب التعليمات منفصل عن جلب البيانات .

Least Frequently Used LFU)	الأقل وتيرة إستخداماً
Bit	خانة ثنائية
Byte	ثمان - 8 خانات ثنائية

أسئلة للمراجعة

1. ماهي العلاقة العامة ما بين زمن الوصول والتكلفة والسعة للنظام الهرمي للذاكرة ؟
2. ماهو الفرق ما بين المطابقة المباشرة والمطابقة الترابطية في الذاكرة السريعة ؟
3. ناقش المخطط الأنسيابي لعمل الذاكرة السريعة؟
4. ناقش خوارزميات الاستبدال في الذاكرة السريعة ومتى تستعمل؟
5. ماهي الخصائص التي تصنف على ضوءها الذاكرة؟
6. ماهو الفرق بين الوصول المتسلسل والوصول المباشر والوصول العشوائي؟
7. ناقش المبدأ العام لأختيار حجم الذاكرة السريعة ؟
8. ماهي معايير تصميم الذاكرة السريعة ؟
9. أفترض ذاكرة رئيسية من 32 قالب (من 0 إلى 31) وذاكرة سريعة من 8 أسطر (0 إلى 7) ، باستخدام المطابقة المباشرة ، ماهو القالب من الذاكرة الرئيسية الموجودة في السطر 2 من الذاكرة السريعة ؟
10. أفترض ذاكرة رئيسية من 36 قالب (من 0 إلى 35) وذاكرة سريعة من 6 أسطر (0 إلى 5) ، باستخدام المطابقة الترابطية ، ماهي القوالب من الذاكرة الرئيسية الموجودة في الذاكرة السريعة ، علماً بأن تسلسل التأشير أو المرجعية إلى الذاكرة الرئيسية هي كما يلي وطريقة الاستبدال في الذاكرة السريعة هي (FIFO) :

ترتيب التأشير	1	2	3	4	5	6	7	8	9	10	11	12
الكتلة المؤشرة لها	2	23	15	23	15	24	16	15	17	18	30	23



الفصل الثامن

الذاكرة الداخلية



8 - الذاكرة الداخلية

نبدأ هذا الفصل مع دراسة مسحية للنظم الفرعية للذاكرة الرئيسية الإلكترونية (أشباه الموصلات) ، وتتضمن أنواع الذاكرة : ذاكرة القراءة فقط (ROM) والذاكرة التفاعلية (DRAM) والذاكرة الساكنة (SRAM) ، ومن ثم ننتقل إلى تقنيات التحكم في الأخطاء والمستخدم في تعزيز موثوقية الذاكرة ، وفي النهاية ننتقل إلى البنية المتقدمة للذاكرة التفاعلية .

8.1 الذاكرة الرئيسية الألكترونية

في أنظمة الحاسب الأولى كانت ذاكرة الوصول العشوائي الرئيسية في التخزين بالحاسب والأكثر شيوعاً هي استخدام مصفوفة من الحلقات المغناطيسية على شكل كعكي ويشار إليها بالقوالب ، ولذلك ، فغالبا ما يشار إلى الذاكرة الرئيسية بالقالب ، وهو مصطلح لا يزال قائماً حتى يومنا هذا . ومع التطور والمزايا الكثيرة لتقنية الإلكترونيات الدقيقة (أشباه الموصلات) أصبح استخدام الرقائق الإلكترونية كذاكرة رئيسية عالمياً وتغلبت على الذاكرة المغناطيسية ، وسيتم إستكشاف الجوانب الأساسية للذاكرة الألكترونية في هذا الجزء .

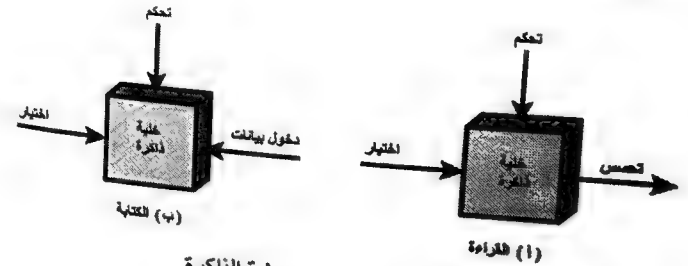
8.1.1 التنظيم الأساسي

العنصر الأساسي في الذاكرة الألكترونية (أشباه الموصلات) هي خلية الذاكرة . وعلى الرغم من استخدام مجموعة متنوعة من التقنيات الإلكترونية ولكن كل خلايا الذاكرة الإلكترونية تشترك في بعض الخصائص :

- تُظهر حالتين مستقرتين (أو شبه مستقرة) ، بحيث يمكن إستخدامهما لتمثيل الثنائي 1 و 0 .
- قابلية للكتابة (على الأقل مرة واحدة) بتعريف حالة الخلية (1 أو 0) .
- قابلية للقراءة بتحسس حالة الخلية (1 أو 0) .

يوضح الشكل (8.1) عمل خلية الذاكرة . والشائع فإن الخلية لديها ثلاث منافذ وظيفية قادرة على حمل الإشارة الكهربائية : منفذ الإختيار بحيث يتم إختيار خلية الذاكرة لعملية القراءة أو الكتابة ، ومنفذ التحكم يُحدد نوع العملية قراءة أم كتابة ، وفي الكتابة يُدخل المنفذ الثالث الإشارة الكهربائية التي تحدد حالة الخلية بقيمة 1 أو 0 ، أما في القراءة فيتم إستخدام المنفذ الثالث لإخراج/إظهار حالة الخلية (1 أو 0) .

تفاصيل التنظيم الداخلي والأداء وتزامن خلية ذاكرة يعتمد على تقنية الدوائر المتكاملة المستخدمة . ولغرض الشرح سوف نُسلم بأن الخلايا يمكن إختيارها لعمليات القراءة والكتابة .



الشكل (8.1) - عمل خلية الذاكرة

8.1.2 أنواع الذاكرة الإلكترونية

جميع أنواع الذاكرة التي سُبُحِثَ في هذا الفصل هي ذات وصول عشوائي ، حيث يتم الوصول المباشر لكل كلمة فردية في الذاكرة من خلال عنوانها وذلك بواسطة منطق عنوان معين (منطق مادي) . والجدول (8.1) يسرد الأنواع الرئيسية للذاكرة الإلكترونية (أشباه الموصلات) ، ويشار إليها عامة بذاكرة الوصول العشوائي (RAM) ، وهذا بطبيعة الحال إستخدام غير صحيح للمصطلح لأن كل الأنواع المدرجة في الجدول هي ذات وصول عشوائي . ومن الخصائص المميزة لذاكرة الوصول العشوائي هي أنه من الممكن قراءة بيانات من الذاكرة وكتابة بيانات جديدة إلى الذاكرة على حد سواء بسهولة وبسرعة ، كذلك يتم إنجاز كل من القراءة والكتابة من خلال إستخدام إشارات كهربائية.

الجدول (8.1) - أنواع الذاكرة الإلكترونية (أشباه الموصلات)

نوع الذاكرة	التصنيف	المسح	الآلية الكتابة	استقرار البيانات
ذاكرة الوصول العشوائي (RAM)	ذاكرة قراءة - كتابة	كهربائي ، بمستوى كلمة (8 خانات)	كهربائية	متطايرة
ذاكرة القراءة فقط (ROM)	ذاكرة قراءة فقط	غير ممكن	تصنيعي	مستقرة
ذاكرة القراءة فقط القابلة للبرمجة : (PROM)	ذاكرة قراءة - غالباً	اشعة فوق البنفسجية ، بمستوى الشريحة	كهربائية	
ذاكرة القراءة فقط القابلة للمسح و البرمجة (EPROM)		كهربائي ، بمستوى كلمة (8 خانات)		
ذاكرة القراءة فقط القابلة للمسح و البرمجة كهربائياً (EEPROM)		كهربائي ، بمستوى قالب		
الذاكرة الوميضية (Flash Memory)				

السمة الأخرى المميزة لذاكرة الوصول العشوائي هو أنها متطايرة ، ولذلك يجب توفير إمدادات طاقة مستمرة لذاكرة الوصول العشوائي ، فإذا قطعت إمدادات الطاقة ستُفقد البيانات ، وبالتالي يمكن استخدام ذاكرة الوصول العشوائي في التخزين المؤقت فقط .

النوعان التقليديان لذاكرة الوصول العشوائي والمستخدم في أجهزة الحاسب هي الذاكرة التفاعلية (DRAM) والذاكرة الساكنة (SRAM) .

8.1.3 الذاكرة التفاعلية (DRAM)

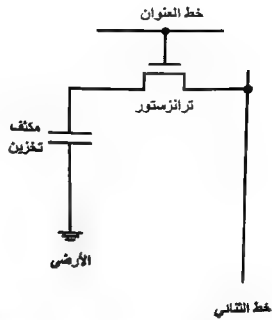
تنقسم تقنية ذاكرة الوصول العشوائي (RAM) إلى قسمين إثنين : ساكنة وتفاعلية . فذاكرة الوصول العشوائي التفاعلية (DRAM) تُصنع من خلايا تخزن البيانات كشحنة كهربائية على المكثفات ، و وجود أو غياب الشحنة على المكثف يفسر كثنائي 1 أو 0 . ولأن المكثفات لديها ميل طبيعي لفقد الشحنة ، لذلك ذاكرة الوصول العشوائي التفاعلية تتطلب شحن تنشيطي دوري للمحافظة على البيانات المخزنة ، ومصطلح تفاعلية يشير إلى هذا الاتجاه حيث أن الشحنة المخزنة لها ميل للتسرب حتى مع الإستمرار في التغذية بالطاقة .

الشكل (8.2 - أ) يوضح البنية النموذجية للذاكرة التفاعلية مكونة من خلية واحدة تخزن خانة ثنائية واحدة (Bit) . ويتم تنشيط خط العنوان عندما يراد قراءة أو كتابة قيمة خانة هذه الخلية . الترانزستور يعمل بمثابة المفتاح ويُغلق (يسمح للتيار بالمرور) إذا تم تطبيق جهد كهربائي على خط العنوان ويُفتح (لا يمر التيار) إذا لم يطبق جهد على خط العنوان .

في عملية الكتابة يتم تطبيق إشارة جهد على خط الخانة ؛ والجهد العالي يمثل المنطق 1 ويمثل الجهد المنخفض المنطق 0 ، ومن ثم يتم تطبيق إشارة على خط العنوان (اختيار الخلية) الذي يسمح بانتقال الشحنة إلى المكثف .

في عملية القراءة وعند اختيار خط العنوان ، فإن الترانزستور يشغل وينتقل الشحنة المخزنة على المكثف للخارج بواسطة خط الخانة إلى مضخم حساس والذي بدوره يقارن شحنة المكثف بقيمة مرجعية ويحدد ما إذا كانت الخلية تحتوي على منطق 0 او منطق 1 . والقراءة من الخلية تفرغ المكثف لذلك يجب إعادة تخزينها لإستكمال عملية القراءة .

وعلى الرغم من استخدام خلية الذاكرة التفاعلية لتخزين قيمة خانة ثنائية واحدة (0 او 1) فهي في الأساس جهاز تناظري . فالمكثف يمكن أن يخزن أي قيمة ضمن نطاق محدد ؛ وقيمة جهد العتبة يحدد ما إذا كان يتم تفسير هذه الشحنة كمنطق 1 أو 0 (تقارن كمية الشحنة مع قيمة جهد العتبة فإذا زادت تفسر 1 وإذا نقصت تفسر 0) .



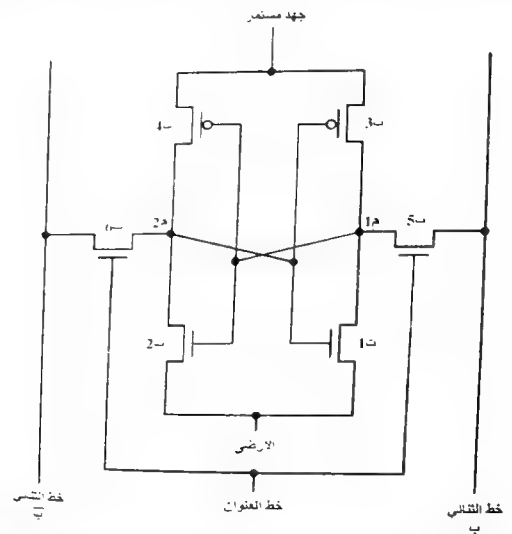
الشكل (8.2 - أ) - البنية النموذجية لخلية الذاكرة - خلية تفاعلية (DRAM)

ونقطة من منخفضة وفي هذه الحالة ، T_1 و T_2 لا تعمل ، و T_3 و T_4 تعمل .
في الحالة المنطقية (1) ، النقطة من منخفضة ونقطة من عالية وفي هذه الحالة ، T_1
و T_2 تعمل ، و T_3 و T_4 لا تعمل . وكلتا الحالتين مستقرة طالما طبق جهد تيار
مستمر (DC) ، وخلافاً للذاكرة التفاعلية لا حاجة للتنشيط للاحتفاظ بالبيانات .

كفا في الذاكرة التفاعلية فإنه يتم استخدام خط العنوان الخاص بالذاكرة الساكنة لفتح
أو إغلاق المفتاح . وخط العنوان يتحكم بالترانزستورات (T_1 و T_2) ، وعندما يتم
تطبيق إشارة على هذا الخط يفتح الترانزستورين وذلك للسماح بعملية القراءة أو
الكتابة . لعملية الكتابة فإنه يتم تطبيق القيمة المرجوة للخانة على الخط T_1 ، ويتم
تطبيق المكمل لها (المعكوس) على الخط T_2 ، وهذا يفرض على الترانزستورات
الأربعة (T_1 ، T_2 ، T_3 ، T_4) أن تكون في حالة صحيحة . ولعملية القراءة تُقرأ
قيمة الخانة من الخط T_3

عند المقارنة بين الذاكرة الساكنة والذاكرة التفاعلية فإن الذاكرتين الساكنة والتفاعلية
متطابرة بمعنى يجب توفير الطاقة بشكل مستمر للذاكرة للحفاظ على قيم الخانة ،
وخلية الذاكرة التفاعلية هي أبسط وأصغر من الذاكرة الساكنة ، ولذلك التفاعلية
أكثر كثافة (خلايا أصغر - خلايا أكثر على نفس وحدة مساحة) وأقل تكلفة من
خلايا الذاكرة الساكنة المناظرة لها ، ومن ناحية أخرى تتطلب الذاكرة التفاعلية
دوائر تنشيط داعمة .

في الذاكرة ذات السعة الكبيرة فإن التكلفة الثابتة لدوائر التنشيط تعوض بالتكلفة
الصغيرة المتغيرة لخلايا الذاكرة التفاعلية ، ولذلك فالذاكرة التفاعلية تميل إلى أن
تكون المفضلة لمتطلبات الذاكرة الكبيرة . وثمة نقطة أخيرة هي أن الذاكرة الساكنة
عموماً نوعاً ما أسرع من الذاكرة التفاعلية ، وبسبب هذه الخصائص النسبية يتم



الشكل (8.2 - ب) - البنية النموذجية لخلية الذاكرة - خلية ساكنة (SRAM)

8.1.4 الذاكرة الساكنة (SRAM)

ذاكرة الوصول العشوائي الساكنة (SRAM) هي نظام رقمي يستخدم نفس عناصر
المنطق المستخدمة في المعالج . ففي الذاكرة الساكنة يتم تخزين القيم الثنائية
باستخدام بوابات منطق القلايات التقليدية ، والذاكرة الساكنة تحتفظ ببياناتها طالما
تزويدها بالطاقة مستمر .

الشكل (8.2 - ب) يوضح البنية النموذجية لخلية من الذاكرة الساكنة . ودائرة
الخلية توضح أربعة ترانزستورات (T_1 ، T_2 ، T_3 ، T_4) متصلة على شكل
مقاطع لتنتج حالة بمنطق مستقر . ففي الحالة المنطقية 1 ، فإن النقطة من عالية

إستخدام الذاكرة الساكنة في ذاكرة التخزين المؤقت - الذاكرة السريعة - داخل وخارج الشريحة ، وتستخدم الذاكرة التفاعلية في الذاكرة الرئيسية لنظام الحاسب.

8.1.5 ذاكرة القراءة فقط (ROM)

وكما يوحي أسمها ، فذاكرة القراءة فقط (ROM) تحفظ نمط دائم من البيانات بشكل لا يمكن تغييرها . وذاكرة القراءة فقط غير متطايرة ؛ بمعنى أنها لا تتطلب مصدر دائم للطاقة للحفاظ على قيم الخانة في الذاكرة . وفي حين أنه من الممكن القراءة من ذاكرة القراءة فقط ، فإنه ليس من الممكن كتابة بيانات جديدة فيها . ذاكرة القراءة فقط تستخدم في تطبيق مهم وهو البرمجة الدقيقة ، والتطبيقات الأخرى المحتملة تشمل ما يلي :

- مكتبة بالبرامج الفرعية للوظائف المطلوبة باستمرار .
- برامج النظام
- جداول الجوال

ميزة ذاكرة القراءة فقط هو أن البيانات أو البرنامج موجود بشكل دائم في الذاكرة الرئيسية (جزء من الذاكرة الرئيسية عبارة عن ذاكرة قراءة فقط) ولا تحتاج أبداً لأن يتم تحميلها ثانية من جهاز التخزين الثانوي . ويتم تصنيع ذاكرة القراءة فقط مثل أي شريحة دوائر متكاملة أخرى ، ولكن مع تثبيت البيانات سلكياً على الشريحة كجزء من عملية التصنيع . وهذا يعرض مشكلتين : خطوة إدراج البيانات أثناء خطوات عملية التصنيع تتضمن تكلفة ثابتة كبيرة نسبياً ، وذلك سواء أنتجت واحدة أو آلاف النسخ من ذاكرة القراءة فقط ، وثانياً ، ليس هناك مجال للخطأ ، فخطأ في خانة واحدة عند التصنيع ينتج عنه رمي المجموعة بأكملها من شرائح ذاكرة القراءة فقط المصنعة .

عند الحاجة لعدد قليل من ذاكرة القراءة فقط بمحتوي معين وُجد بديلاً أقل تكلفة وهو ذاكرة القراءة فقط القابلة للبرمجة : (PROM) . ومثل ذاكرة القراءة فقط فإن ذاكرة القراءة فقط القابلة للبرمجة (PROM) غير متطايرة وربما قابلة للكتابة مرة واحدة فقط (أو عدة مرات) . وفي ذاكرة القراءة فقط القابلة للبرمجة يتم تنفيذ عملية الكتابة كهربائياً ويمكن إجرائها من قبل المورد أو العميل في وقت لاحق بعد تصنيع الشريحة الأصلي ، ولعملية الكتابة أو "البرمجة" تتطلب معدات خاصة . ذاكرة القراءة فقط القابلة للبرمجة توفر مرونة وملاءمة ولكن تبقى ذاكرة القراءة فقط (ROM) جذابة لحاجات الإنتاج بكميات كبيرة .

نتيجة التطبيقات المعاصرة وتطور تقنيات التصنيع تم إنتاج ذاكرة القراءة - غالباً وهي تطوير عن ذاكرة القراءة فقط ، وهي مفيدة للتطبيقات التي تكون بها عمليات القراءة أكثر تواتراً من عمليات الكتابة ولكن تتطلب تخزين غير متطابق (مستقر) ، وهناك ثلاثة أشكال شيعاً من ذاكرة القراءة - غالباً : ذاكرة القراءة فقط القابلة للمسح والبرمجة (EPROM) وذاكرة القراءة فقط القابلة للمسح والبرمجة كهربائياً (EEPROM) ، والذاكرة الوميضية (Flash) .

ذاكرة القراءة فقط القابلة للمسح والبرمجة (EPROM) تتم القراءة والكتابة بها كهربائياً وكما هو الحال مع ذاكرة القراءة فقط القابلة للبرمجة (PROM) ، ولكن قبل عملية الكتابة تتم عملية مسح ضوئي للشريحة وذلك لمسح جميع خلايا التخزين لتعود للحالة الأولية عن طريق تعريض الشريحة المعبأة للأشعة فوق البنفسجية .

ويتم تنفيذ المسح من خلال تسليط ضوء فوق البنفسجي مكثف من خلال نافذة تم تصميمها في شريحة الذاكرة لهذا الغرض ، ويمكن تنفيذ عملية المسح مراراً وتكراراً ، وتنفيذ كل عملية مسح يمكن أن يصل إلى 20 دقيقة . وهكذا ، يمكن

تعديل ذاكرة القراءة فقط القابلة للمسح والمسح والبرمجة عدة مرات ومثل ذاكرة القراءة فقط وذاكرة القراءة فقط القابلة للبرمجة يمكن لذاكرة القراءة فقط القابلة للمسح والبرمجة حفظ البيانات إلى ما لا نهاية تقريباً ولكميات متساوية من التخزين فإن ذاكرة القراءة فقط القابلة للمسح والبرمجة هي أكثر تكلفة من ذاكرة القراءة فقط القابلة للبرمجة ولكن لديها ميزة القدرة على التحديث المتكرر لمحتوياتها.

هناك شكل أكثر جاذبية من أنواع ذاكرة القراءة - غالباً هي ذاكرة القراءة فقط القابلة للمسح والبرمجة كهربائياً (EEPROM) ذاكرة القراءة فقط القابلة للمسح والبرمجة كهربائياً يمكن الكتابة بها في أي وقت دون الحاجة لمسح محتوياتها (السابقة) ويمكنها تحديث كلمة (ثمان) أو عدة كلمات . عملية الكتابة تأخذ وقتاً أطول بكثير من عملية القراءة (عدة مئات من الميكروثانية لكل كلمة) . ذاكرة القراءة فقط القابلة للمسح والبرمجة كهربائياً (EEPROM) تجمع بين الاستفادة من كونها غير متطايرة مع مرونة كونها قابلة للتحديث في مكانها وذلك باستخدام الخطوط العادية لنقل التحكم والعناوين والبيانات . وذاكرة القراءة فقط القابلة للمسح والبرمجة كهربائياً (EEPROM) هي أكثر تكلفة من ذاكرة القراءة فقط القابلة للمسح والبرمجة (EPROM) وأيضاً أقل كثافة ، وبعدد خانات أقل لكل شريحة .

شكل آخر من أشكال الذاكرة الإلكترونية (أشباه الموصلات) هي الذاكرة الوميضية (Flash Memory) (أطلق عليها هذا الاسم بسبب السرعة التي يمكن برمجتها) وقامت لأول مرة في منتصف 1980 . الذاكرة الوميضية هي وسيطة بين ذاكرة القراءة فقط القابلة للمسح والبرمجة وذاكرة القراءة فقط القابلة للمسح والبرمجة كهربائياً في التكلفة والوظيفة . ومثل ذاكرة القراءة فقط القابلة للمسح والبرمجة

كهربائياً فإن الذاكرة الوميضية تستخدم تقنية المسح الكهربائي ويمكن أن تمسح الذاكرة الوميضية بالكامل في ثانية أو بضع ثوان وهذا أسرع بكثير من ذاكرة القراءة فقط القابلة للمسح والبرمجة ، بالإضافة إلى ذلك يمكن مسح قوالب معينة من الذاكرة بدلاً من الشريحة بأكملها .

الذاكرة الوميضية حصلت على اسمها لأن شريحة الذاكرة منظمة بحيث يمكن مسح قسم من خلايا الذاكرة في إجراء واحد أو "ومضة" ولكن الذاكرة الوميضية لا توفر مسح على مستوى الكلمات (وحدة المسح قالب) . ومثل ذاكرة القراءة فقط القابلة للمسح والبرمجة فإن الذاكرة الوميضية تستخدم ترانزستور واحد فقط لكل خانة ولذلك تحقق كثافة عالية مثل ذاكرة القراءة فقط القابلة للمسح والبرمجة .

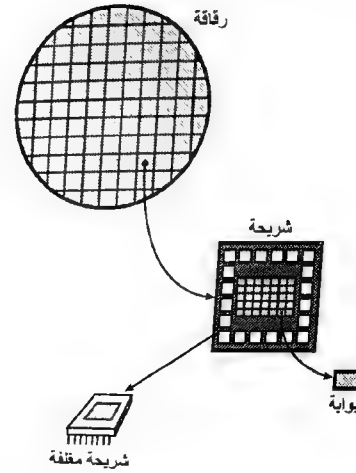
8.1.6 شرائح الذاكرة الإلكترونية

الذاكرة الإلكترونية تأتي في شرائح مغلفة كما هو موضح في الشكل (8.3) ، وكل شريحة تحتوي على مجموعة من خلايا الذاكرة . وفي التسلسل الهرمي للذاكرة كل هناك مفاضلة بين السرعة والقدرة والتكلفة ، وهذه المفاضلة موجودة أيضاً عند النظر إلى تنظيم خلايا الذاكرة والمنطق الوظيفي للشريحة .

في الذاكرة الإلكترونية فإن إحدى القضايا الرئيسية في التصميم هو عدد خانات البيانات التي يمكن قراءتها/كتابتها في آن واحد . وأحد الحلول هو تنظيمي وفيها تنظم الذاكرة بحيث يكون الترتيب الفعلي للخلايا في المصفوفات هو نفس الترتيب المنطقي للكلمات في الذاكرة (كما يُنظر إليه من قبل المعالج) .

إن حجم معين من الذاكرة يمكن تنظيمه بعدة ترتيبات مادية مختلفة ، وفي كل ترتيب فإن عناصر المصفوفة ترتبط بخطوط أفقية (صف) ورأسية (عمود) ، وكل خط أفقي يرتبط بمنفذ الاختيار لكل خلية في هذا الصف ، وكل خط عمودي يرتبط بمنفذ دخول البيانات/التحسس في كل خلية من هذا العمود . وخطوط العنوان تقدم عنوان الكلمة التي سيتم اختيارها ، ونحتاج هنا إلى ما مجموعه \log_2 من الخطوط ، وحيث S هو حجم الذاكرة بعدد الكلمات و ليس عرضها (الذاكرة يمكن اعتبارها كمصفوفة ذات بعدين ، عدد الكلمات \times عرض كل كلمة). في مثالنا المذكور سلفاً ، كانت هناك حاجة إلى (11) خط عنوان لاختيار صف من (2048) صف $(2^{11} = 2048)$ ، وهذه (11) خط يتم تغذيتها إلى وحدة فك الترميز بالصف الذي له (11) خط دخول و (2048) خط خروج ، ومنطق وحدة فك الترميز ينشط إحدى هذه (2048) مخرج اعتماداً على نمط الخانة (القيمة الثنائية) الموجود على خطوط الدخول (11) . ونحتاج إلى (11) خط عنوان إضافي لاختيار واحد من (2048) عمود حيث كل عمود متصل 4 - خانات ، وتستخدم أربعة خطوط بيانات وذلك من أجل إدخال وإخراج 4 - خانات من وإلى مخزن مؤقت للبيانات . ففي حالة الإدخال (الكتابة) يتم تنشيط مشغل الخانة الخاص بكل خط خانة إلى 1 أو 0 حسب قيمة خط البيانات المناظر ، وفي حالة الإخراج (القراءة) يتم تمرير قيمة كل خط خانة من خلال حساس مضخم إشارة وتوضع القيمة على خط البيانات . وخط الصف يحدد أي صف من الخلايا الذي يستخدم للقراءة أو للكتابة .

نتيجة أن بيانات 4 خانات فقط يمكن قراءتها/كتابتها لهذه الذاكرة التفاعلية (DRAM) ، فيجب أن تكون هناك عدة شرائح من الذاكرة التفاعلية متصلة بوحدة



الشكل (8.3) - العلاقة بين المصفوفة والشريحة والبوابة المنطقية

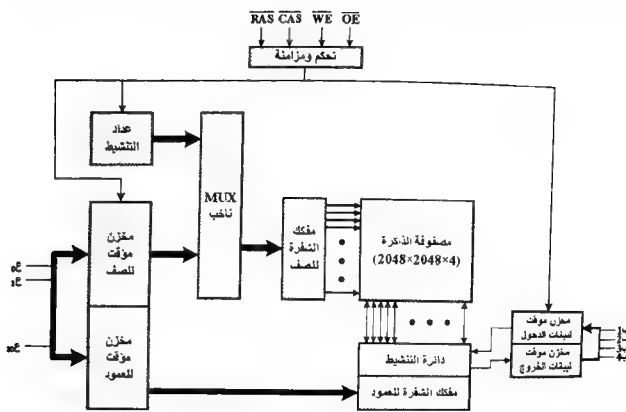
يتم تنظيم مصفوفة الذاكرة من (س) من الكلمات لكل منهما (ص) خانة (الذاكرة يمكن اعتبارها كمصفوفة ذات بعدين ، عدد الكلمات \times عرض كل كلمة) .

فعلى سبيل المثال فإنه يمكن تنظيم شريحة ذاكرة بسعة 16 - ميغا خانة على شكل 1 - ميغا كلمة ذات 16 - خانة لكل كلمة (السعة : 1 - ميغا كلمة \times 16 - خانة لكل كلمة = 16 - ميغا خانة) ، وهو ما يسمى بتنظيم خانة لكل - شريحة ، وحيث تتم قراءة/كتابة بيانات خانة في كل مرة . والشكل (8.4) يبين التنظيم النموذجي لذاكرة تفاعلية (DRAM) بسعة 16 - ميغا خانة ، وفي هذه الحالة تتم قراءة أو كتابة 4 - خانات في المرة الواحدة ، ومنطقياً مصفوفة الذاكرة منظمة في أربع مصفوفات مربعة كل منها بعدد (2048) في (2048) عنصر .

تحكم الذاكرة لقراءة/كتابة كلمة من البيانات الى الناقل (على اعتبار أن الكلمة تتكون من 8 خانات).

في الشكل الذي يوضح المثال (الشكل (8.4)) نلاحظ أن هناك (11) خط عنوان فقط (ع0 - ع10) وهو نصف العدد المتوقع لمصفوفة ذاكرة بحجم (2048 × 2048) كلمة ، وذلك للتقليل من عدد مسامير الإدخال/الإخراج الخارجية للشريحة والخطوط (22) المطلوبة لعناوين هذه الذاكرة التفاعلية يتم تمريرها من خلال (4 × 4 ميغا = 2048 × 2048 × 4 = 2¹¹ × 2¹¹ × 4 = 22 خط عنوانية) منطق إختيار خارج الشريحة وتُختزل الى (11) خط عنوان (مشتركة). فأولا ، يتم تمرير الجزء الأول من العنوان على (11) خط العنوان إلى الشريحة لتحديد عنوان صف في مصفوفة الذاكرة ، ومن ثم يتم تمرير الجزء الأخير على (11) خط العنوان لتحديد العمود في مصفوفة الذاكرة . وتوافق هذه الإشارات (إشارات العنوان على 11 خط) إشارة إختيار عنوان الصف (RAS) وإشارة إختيار عنوان العمود (CAS) وتلك لتوفير التزامن مع الشريحة ، ومسمار تفعيل الكتابة (WE) وتفعيل الخرج (OE) تُحدد ما إذا كانت العملية كتابة أو قراءة . مسمارين آخرين ليسا موضحين في الشكل (8.4) ، وهما الأرضي (V_{ss}) ومصدر الجهد (V_{cc}) .

إن أسلوب مشاركة العنوان واستخدام مصفوفات مربعة نتج عنه مضاعفة في حجم الذاكرة الى أربعة أمثال مع كل جيل جديد من شرائح الذاكرة .



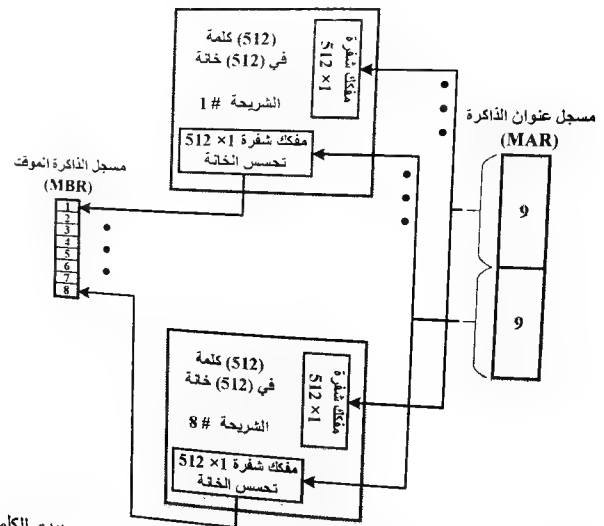
الشكل (8.4) - التنظيم النموذجي لذاكرة تفاعلية (DRAM) بسعة 16 - ميغا خانة (4 × 4 ميغا)

الشكل (8.4) يبين أيضا إدراج دوائر التنشيط في الذاكرة حيث أن جميع شرائح الذاكرة التفاعلية تتطلب عملية تنشيط ، وهناك تقنية بسيطة للتنشيط وهي في الواقع تعطل شريحة الذاكرة التفاعلية عن التواصل الخارجي أثناء تنشيط البيانات في كل الخلايا ، ففي خلال عملية التنشيط تتم قراءة البيانات وإعادة كتابتها في نفس الموقع وبهذا يتم تنشيط كل خلية في الصف .

8.1.7 تنظيم وحدة الذاكرة الإلكترونية

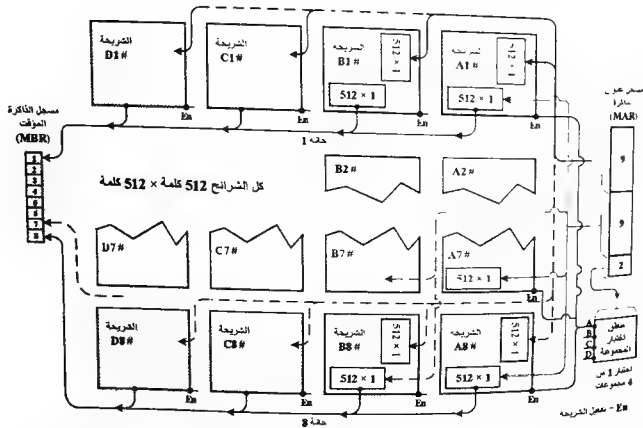
إننا كانت شريحة ذاكرة الوصول العشوائي تحتوي على خانة ثنائية لكل كلمة ، فمن الواضح أننا سنحتاج على الأقل لعدد من الشرائح مساو لعدد خانات الكلمة . وكذلك على ذلك الشكل (8.5) يبين كيف يمكن تنظيم وحدة ذاكرة تتكون من 256 كيلو كلمة / 8 - خانات للكلمة . ومن أجل 256 كيلو كلمة فإننا بحاجة إلى عنوان بحجم

18- خانة ($2^{18} = 256$ كيلو) ويتم تزويده إلى الوحدة من مصدر خارجي (مثل خطوط العنوان من ناقل النظام المرفقة به الوحدة). ويزود العنوان إلى 8 شرائح بسعة 256 كيلو كلمة / خانة للكلمة ، كل منها توفر إدخال/إخراج خانة . وهذا التنظيم يعمل طالما حجم الذاكرة يساوي عند الخانات لكل شريحة ، وفي حالة الحاجة لذاكرة أكبر فإننا بحاجة لمجموعة أخرى من الشرائح .



الشكل (8.5) - تنظيم وحدة ذاكرة تتكون من 256 كيلو كلمة / 8-خانات للكلمة
الشكل (8.6) يبين كيفية تنظيم ذاكرة تتكون من 1 ميغا كلمة / 8 خانات لكل كلمة . وفي هذه الحالة لدينا أربعة أعمدة من الشرائح ، و رُتّب كل عمود بحيث يحتوي 256 كيلو كلمة كما في الشكل (8.5) . ومن أجل ذاكرة بسعة 1 ميغا كلمة

هناك حاجة إلى 20 خط عنوان ، ويتم توجيه 18 خانة الدنيا للعنوان لكل وحدات الذاكرة - 32 وحدة ، والخانتين العلويتين من العنوان (أول خانتين من اليسار) هي مدخلات لوحدة منطق اختيار المجموعة التي تُرسل إشارة تمكين شريحة إلى إحدى وحدات الأعمدة الأربع (كل عمود مكون من 8 شرائح ذاكرة) .



الشكل (8.6) - تنظيم وحدة ذاكرة تتكون من 1 ميغا كلمة / 8-خانات للكلمة

8.2 الذاكرة المتداخلة (Interleaved)

تتكون الذاكرة الرئيسية من مجموعة شرائح ذاكرة تفاعلية ، ويمكن تجميع عدد من الشرائح معا لتشكيل صف ذاكرة . ومن الممكن تنظيم صفوف الذاكرة بطريقة تعرف باسم الذاكرة المتداخلة حيث أن كل صف ويشكل مستقل قادر على خدمة طلب من الذاكرة للقراءة أو الكتابة ، بحيث أن نظام بعدد من الصفوف يمكنه تقديم طلبات خدمة بالتوازي ، ويتم التسريع من معدل نقل قالب البيانات من

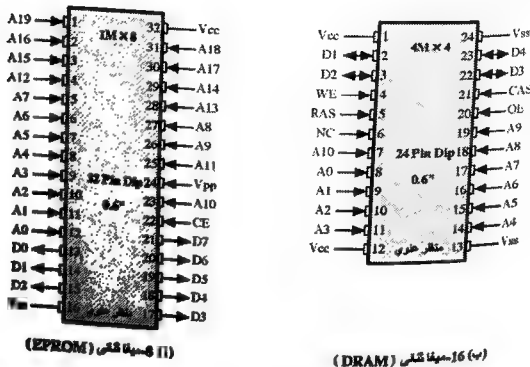
الذاكرة إذا تم تخزين الكلمات المتتالية في صفوف مختلفة (القالب مجموعة كلمات) من الذاكرة .

8.3 تغليف الشريحة

الدوائر المتكاملة مثبتة في غلاف/عبوة تحتوي على مسامير للربط الخارجي ، والشكل (8.7 - أ) يبين على سبيل المثال عبوة ذاكرة قراءة فقط القابلة للمسح والبرمجة (EPROM) ، وهي شريحة 8 - ميغا خانة نظمت على شكل 8 خانة 1×8 - ميغا (8 خانات - بيانات ، 1 - ميغا - مواقع) . ففي هذه الحالة يتم التعامل مع هذا التنظيم كعبوة كلمة واحدة لكل شريحة ، والعبوة تتضمن 32 مسمار خارجي ، وهي إحدى أحجام الشرائح القياسية . مسامير الربط الخارجي تُعرف خطوط الإشارة التالية :-

- عنوان الكلمة المراد الوصول إليها ، ومن أجل 1 - ميغا كلمة (1 - ميغا = 2^{20}) مطلوب ما مجموعه 20 مسمار للعنوان (A_0-A_{19}) .
- البيانات المراد قراءتها (8 خانات) ، وتتكون من 8 - خطوط (D_0-D_7) .
- إمدادات الطاقة إلى الشريحة (V_{CC}) .
- مسمار التأريض (V_{SS}) .
- مسمار تمكين الشريحة (CE) . ونتيجة احتمال أن يكون هناك أكثر من شريحة ذاكرة في النظام ، وكل منها مرتبط بنفس ناقل العنوانين ، فمسمار (CE) يستخدم لتحديد ما إذا كان العنوان هو لهذه الشريحة أم لا . ويتم تنشيط هذا المسمار باستخدام منطق مرتبط بخانات الجزء الأعلى ترتيباً من ناقل العنوان المرتبط مع الشريحة (خانات العنوان مافوق A_{19}) .
- جهد البرمجة (V_{pp}) والذي يتم تفعيله أثناء البرمجة (عمليات الكتابة) .

تنظيم نموذجي لتوزيع المسامير الخارجية لذاكرة تفاعلية (DRAM) يوضحه الشكل (8.7 - ب) ، والشكل يوضح شريحة ذاكرة تفاعلية بسعة 16 - ميغا خانة منظمة على شكل 4×4 ميغا . وهناك عدة اختلافات عن شريحة ذاكرة القراءة فقط (EPROM) المبينة في نفس الشكل ، ونذكر منها أنه نتيجة أنها شريحة ذاكرة تفاعلية فلذلك لها مسامير بيانات تستعمل في إتجاهين (إدخال/إخراج) ، مسمار تفعيل الخرج (OE) و مسمار تفعيل الكتابة (WE) يوضحان أن العملية الجارية تنفذها على الشريحة هي عملية قراءة أو كتابة ، وبما أن التواصل مع شريحة الذاكرة التفاعلية يتم عبر الصفوف والأعمدة لذلك العنوان مشترك بحيث يتم تغذية الشريحة بعدد 11 مسمار خاصة بالعنوان لتحديد 4 ميغا تركيبة صف/عمود ($2^{11} \times 2^{11} \times 2^{22}$ 4 ميغا) ، و وظيفة مسمار اختيار عنوان الصف (RAS) ومسمار اختيار عنوان العمود (CAS) هي تحديد ما إذا كان العنوان المدخل للصف أم للعمود .



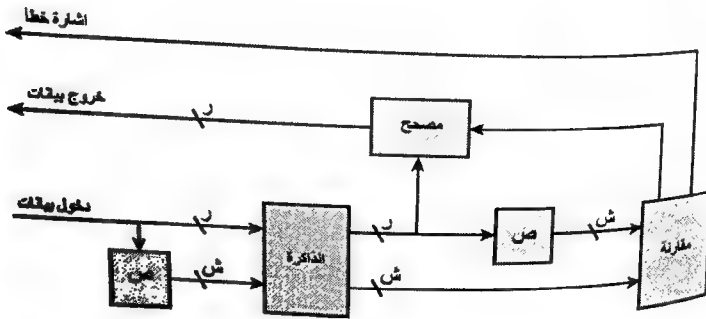
8.4 آلية تصحيح الأخطاء

نظام الذاكرة الإلكترونية معرض للأخطاء ، ويمكن تصنيف هذه الإخفاقات بالفشل المادي أو الأخطاء اللينة . الفشل المادي هو وجود خلل مادي دائم بحيث أن الخلية أو الخلايا المتضررة من الذاكرة لا يمكنها تخزين البيانات بشكل موثوق وتصيح ثابتة في 0 أو 1 أو تتبدل بطريقة متقطعة ما بين 0 و 1 ، ويمكن أن يكون سبب الفشل الاستخدام السيئ في ظروف بيئية قاسية أو عيوب في التصنيع أو تلف مادي . الأخطاء اللينة هي عشوائية ، وحدث غير متلف يمكن أن يغير محتوى خلية ذاكرة أو أكثر دون الإضرار بالذاكرة ، ويمكن أن يكون سبب الأخطاء اللينة من مشاكل إمدادات الطاقة أو جسيمات ألفا ، وهذه الجسيمات تنتج عن الإضمحلال الإشعاعي وذلك شائع بسبب وجود نويات مشعة بكميات صغيرة في كل المواد تقريباً . الفشل المادي والأخطاء اللينة غير مرغوب فيها مطلقاً في الذاكرة ، وأحدث أنظمة الذاكرة الرئيسية تشمل منطق لكشف وتصحيح الأخطاء ، الشكل (8.8) يوضح بعبارات عامة كيفية تنفيذ هذه العملية . فعند قراءة البيانات إلى الذاكرة يتم إجراء عملية حسابية عليها لإنتاج شفرة تحقق ، والمبينة في الدالة (ص) ، يتم تخزين كل من شفرة التحقق والبيانات في الذاكرة ، وبالتالي إذا كانت الكلمة التي ستخزن بطول (ر) خانة بيانات والشفرة المنتجة وهي بطول (ش) خانة ، إذن الحجم الفعلي للكلمة المخزنة هو (ر+ش) خانة . وعند قراءة كلمة مخزنة سابقاً يتم استخدام الشفرة لكشف وربما تصحيح الأخطاء حيث يتم إنشاء قيمة جديدة للشفرة (ش) من خانات البيانات المحفوظة (ر) ومقارنتها مع خانات الشفرة المحضرة (المحفوظة مع البيانات) ، والمقارنة تنتج إحدى هذه النتائج :

- لا توجد أخطاء ، ويتم إرسال خانات البيانات المحضرة خارجاً .

- تكتشف أخطاء ومن الممكن تصحيح الأخطاء ، ويتم تغذية خانات البيانات بالإضافة إلى خانات تصحيح الأخطاء إلى وحدة التصحيح والتي بدورها تنتج مجموعة من خانات مصححة (ر) ليتم إرسالها خارجاً .
- تكتشف أخطاء ولكن من غير الممكن تصحيحها ويفاد تقرير بهذه الحالة

يشار إلى شفرات التحقق التي تعمل على هذا النحو بشفرات تصحيح الأخطاء ، وتميز الشفرة بعدد خانات الأخطاء في الكلمة التي يمكنها الكشف عنها وتصحيحها ، ومن أبسط وأشهر شفرات تصحيح الأخطاء هي شفرة "هامنك" التي وضعها "ريتشارد هامنك" في مختبرات "بيل" .



الشكل (8.8) - آلية تصحيح الأخطاء

8.5 التنظيم المتقدم للذاكرة التفاعلية

من أهم الاختناقات في نظام الحاسب عند استخدام معالجات عالية الأداء هو الارتباط مع الذاكرة الداخلية الرئيسية حيث يعتبر هذا الارتباط هو الأكثر أهمية في نظام حاسب بأكمله .

لا تزال شريحة الذاكرة التفاعلية لبنة البناء الأساسية في الذاكرة الرئيسية حتى الآن؛ ومنذ أوائل 1970 وحتى وقت قريب لم يكن هناك أي تغيير كبير في بنية الذاكرة التفاعلية .

الشريحة التقليدية للذاكرة التفاعلية مقيّدة بمعماريّتها الداخلية وطريقة ارتباطها بنقل المعالج الخاص بالذاكرة . وأحد الحلول لمشكلة أداء الذاكرة التفاعلية كذاكرة رئيسية هو إدراج مستوى أو أكثر من الذاكرة الساكنة العالية السرعة للتخزين السريع بين الذاكرة الرئيسية والمعالج ، ولكن الذاكرة الساكنة هي أكثر تكلفة بكثير من الذاكرة التفاعلية ، كذلك أن توسيع حجم ذاكرة التخزين السريع أبعد من نقطة معينة يأتي بنتائج عكسية . وفي السنوات الأخيرة تمت عدة تحسينات على البنية الأساسية للذاكرة التفاعلية وبعض هذه التحسينات هي الآن في الأسواق .

من أهم أنواع الذاكرة التفاعلية التي تهيمن حالياً على الأسواق هي الذاكرة التفاعلية المتزامنة (SDRAM) ، والذاكرة التفاعلية من نوعية السرعة (DDR-DRAM) وذاكرة رمبوس التفاعلية (RDRAM) . والجدول (8.2) يبين مقارنة في الأداء ما بين الأنواع المذكورة من الذاكرة .

الجدول (8.2) - مقارنة لأداء بعض أنواع الذاكرة التفاعلية (DRAM)

نوع الذاكرة	تردد النبضة (ميغا هيرتز)	معدل النقل (غيغا ثمان/ثانية)	زمن الوصول (نانو ثانية)	عدد المسامير
SDRAM	166	1.3	18	168
DDR	200	3.2	12.5	184
RDRAM	600	4.8	12	162

8.5.1 الذاكرة التفاعلية المتزامنة (SDRAM)

واحد من أشكال الذاكرة التفاعلية الأكثر استخداماً وعلى نطاق واسع هي الذاكرة التفاعلية المتزامنة ويرمز لها (SDRAM) . وليست مثل الذاكرة التفاعلية التقليدية (غير متزامنة) ، فالذاكرة التفاعلية المتزامنة (SDRAM) تتبادل البيانات مع المعالج بالتزامن مع نبضة ساعة خارجية وتستغل بالسرعة الكاملة لداخل المعالج/الذاكرة وبدون فرض حالات انتظار . وفي الذاكرة التفاعلية النموذجية يتم المعالج إلى الذاكرة العناوين وإشارات التحكم ، والتي تشير إلى أن مجموعة من البيانات في موقع معين في الذاكرة ينبغي أن تُقرأ من أو تُكتب في الذاكرة التفاعلية ، وبعد تأخير محدد - زمن الوصول - الذاكرة التفاعلية إما أن تكتب أو تقرأ البيانات . وأثناء تأخير زمن الوصول فإن الذاكرة التفاعلية تُجرى عدة وظائف داخلية مختلفة مثل مبادلة شحن خطوط الصفوف والأعمدة ، وإستشعار البيانات ، وتوجيه البيانات للخارج من خلال الخازن المؤقت ، إذن المعالج ببساطة يجب عليه أن ينتظر خلال هذا التأخير مما يبطئ من الأداء العام للنظام . مع الوصول المتزامن فإن الذاكرة التفاعلية المتزامنة (SDRAM) تنقل البيانات من وإلى

المعالج تحت سيطرة ساعة النظام . فالمعالج يصدر إشارات التحكم ومعلومات عن العنوان والتي تُمسك من قبل الذاكرة التفاعلية المتزامنة ، ثم تستجيب الذاكرة التفاعلية المتزامنة بعد عدد معين من الدورات الزمنية ، وفي هذا الوقت نفسه يمكن للمعالج بأمان أن ينجز مهام أخرى أثناء قيام الذاكرة التفاعلية المتزامنة بمعالجة الطلب (قبل الاستجابة) .

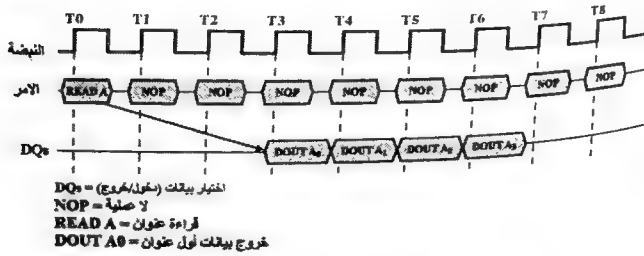
تستخدم الذاكرة التفاعلية المتزامنة وضع التدفق للحد من زمن إعداد العنوان وزمن إعادة شحن خط الصف والعمود بعد التواصل الأول . وفي وضع التدفق يمكن لسلسلة من خانات البيانات أن تُدفع للخارج على وجه السرعة بعد أن يتم الوصول إلى الخانة الأولى . وهذا الوضع مفيد عندما تكون جميع الخانات المراد الوصول إليها في تسلسل وفي نفس الصف من المصفوفة مثل الوصول الأول . بالإضافة إلى ذلك ، الذاكرة التفاعلية المتزامنة لديها بنية داخلية متعددة المصفوفات وذلك يعمل على تحسين فرص التوازي على الشريحة .

ميزة أخرى تتميز بها الذاكرة التفاعلية المتزامنة عن الذاكرة التفاعلية التقليدية هي وضع المسجل ومنطق التحكم المصاحب له ، وهو يوفر آلية لتعديل الذاكرة التفاعلية المتزامنة لتلائم إحتياجات نظام محدد . وضع المسجل يحدد مدى التدفق (طول سلسلة البيانات) ، وهو عدد الوحدات المنفصلة من البيانات التي سيتم تغذيتها بشكل متزامن إلى الناقل ، والمسجل يسمح للمبرمج بضبط التأخير ما بين تلقي طلب القراءة وبداية نقل البيانات .

الأداء الأفضل للذاكرة التفاعلية المتزامنة يتم عند نقل قوالب كبيرة من البيانات بشكل تسلسلي لتطبيقات مثل معالجة النصوص وجداول البيانات والوسائط المتعددة . والشكل (8.9) يوضح مثال عمل ذاكرة تفاعلية متزامنة ، وفي هذه

الحالة فإن مدى التدفق هو (4) والتأخير (2) . ويبدأ أمر القراءة المتدفق بخفض إشارتي (CAS) و (CS) ورفع إشارتي (RAS) و (WE) مع حافة الإرتفاع في النبضة . والعنوان المدخل يحدد عنوان عمود بداية التدفق ، و وضع المسجل يحدد نوع التدفق (تسلسلي أو متقطع) ومدى التدفق (1 ، 2 ، 4 ، 8 ، صفحة كاملة) ، والتأخير من بداية الإجراء وحتى ظهور بيانات الخلية الأولى على الخارج يساوي قيمة تأخير (CAS) الذي تم تحديده في وضع المسجل .

مع تطور التقنية أنتجت حالياً نسخ محسنة من الذاكرة التفاعلية المتزامنة ، وتُعرف باسم الذاكرة التفاعلية المتزامنة مزدوجة السرعة ، ويرمز لها اختصاراً (DDR-SDRAM) . ذاكرة الذاكرة التفاعلية المتزامنة مزدوجة السرعة مكنت من التغلب على سقف تواصل واحد لكل دورة حيث يمكنها إرسال البيانات إلى معالج مرتين لكل دورة نبضة .



الشكل (8.9) - تزامن قراءة لذاكرة تفاعلية متزامنة
(مدى التدفق - 4 ، تأخير CAS - 2)

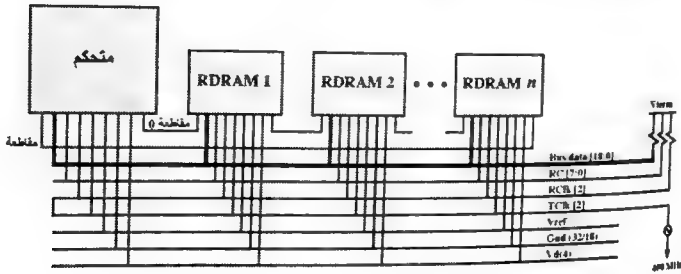
8.5.2 ذاكرة رامبوس التفاعلية (RDRAM)

تم تصميم ذاكرة رامبوس التفاعلية (RDRAM) من قبل شركة "رامبوس"، وتم استخدامها من قبل شركة إنتل في معالجات البنتيوم وإيتانيوم، وقد أصبحت المنافس الرئيسي للذاكرة التفاعلية المتزامنة (SDRAM). وشرائح ذاكرة رامبوس التفاعلية مغلقة رأسياً وجميع مسامير الخرج على جانب واحد. والشريحة تتبادل البيانات مع المعالج عبر 28 سلك لا يتجاوز طولها 12 سنتيمتراً، ويمكن للناقل أن يتواصل مع عدد من شرائح ذاكرة رامبوس التفاعلية يصل إلى 320 شريحة، وبسرعة 1.6 غيغا ثمان (GByte) في الثانية، ويستخدم ناقل خاص بذاكرة رامبوس التفاعلية يسلم العنوان وإشارات التحكم باستخدام بروتوكول خاص غير متزامن، وما يجعل هذه السرعة ممكنة هو تقنية الناقل نفسه والتي تُعرف بدقة متناهية المعاوقات الكهربائية والنضبات والإشارات. وبدلاً من أن يتحكم بها مباشرة بواسطة إشارات RAS و CAS و W/R و CE كالمستخدمة في الذاكرة التفاعلية التقليدية، تحصل ذاكرة رامبوس التفاعلية على طلب البيانات من ناقل عالي السرعة ويحتوي الطلب على العنوان المطلوب، ونوع العملية، وعدد وحدات البيانات (الوحدة = 8 - خانات) في العملية.

الشكل (8.10) يوضح مخطط لذاكرة رامبوس التفاعلية. والمخطط يتكون من مُتحكم وعدداً من وحدات ذاكرة رامبوس التفاعلية متصلة عبر ناقل مشترك، بحيث أن المُتحكم موجود في الطرف الأول للناقل، وفي الطرف الأخير من الناقل توجد نهاية متوازنة لخطوط الناقل. والناقل يتضمن 18 خط بيانات (16 بيانات فعلية، 2 تماثل)، ويعمل بدورة زمنية ضعف معدل دورة النبضة، بمعنى أنه يتم إرسال خانة عند حافة الإرتفاع وخانة عند حافة الإنخفاض لكل إشارة نبضة، وهذا

يُنتج عنه معدل إشارة لكل خط بيانات يصل إلى 800 ميغا خانة في الثانية. وهناك مجموعة منفصلة من الخطوط - 8 خطوط (RC) تستخدم لإشارات العنوان والتحكم، وهناك أيضاً إشارة نبضية تُرسل من النهاية البعيدة عن المُتحكم ثم تنتشر وتعود بالعكس كحلقة.

وحدة ذاكرة رامبوس التفاعلية ترسل البيانات إلى وحدة المُتحكم بالتزامن مع الساعة الرئيسية و وحدة المُتحكم ترسل البيانات إلى ذاكرة رامبوس التفاعلية بالتزامن مع إشارة نبضة الساعة في الإتجاه العكسي، وخطوط الناقل المتبقية تشمل الجهد المرجعي والأرضى ومصدر الطاقة.



الشكل (8.10) - بنية ذاكرة رامبوس التفاعلية (RDRAM)

8.5.3 الذاكرة التفاعلية المتزامنة - مزدوجة السرعة (DDR SDRAM)

الذاكرة التفاعلية المتزامنة (SDRAM) محدودة بحقيقة أنه يمكنها فقط إرسال البيانات إلى المعالج مرة واحدة لكل دورة نبضية للناقل. والإصدار الجديد من الذاكرة التفاعلية المتزامنة مزدوجة السرعة ويشار إليها (DDR-SDRAM) ذات معدل سرعة بيانات مضاعف، حيث بإمكانها إرسال البيانات مرتين في كل

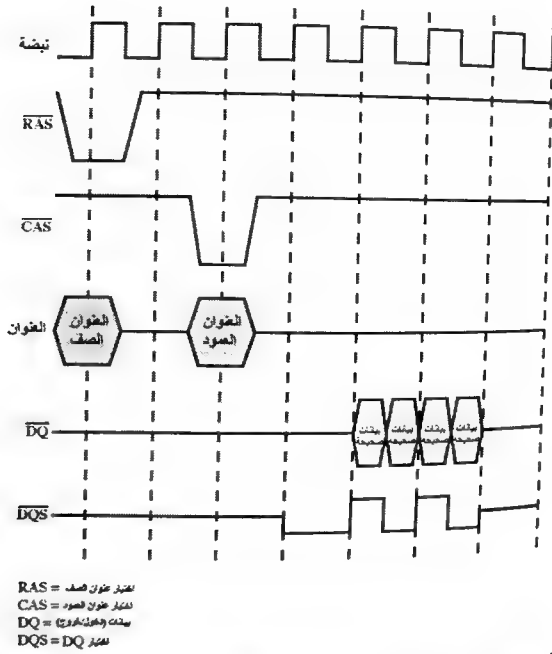
دورة نبضية ، فمرة عند حافة ارتفاع نبضة الساعة ومرة عند حافة الإنخفاض . ولقد وضعت الذاكرة التفاعلية المتزامنة مزدوجة السرعة من قبل مؤسسة (JEDEC) ، والأن العديد من الشركات تصنع الشرائح المزدوجة السرعة (DDR) ، وهي تستخدم على نطاق واسع في أجهزة الحاسب المكتبية والخوادم وغيرها من أنظمة الحاسب الألى .

الشكل (8.11) يوضح التزامن الأساسي للقراءة في الشرائح المزدوجة السرعة (DDR) . وتتم مزامنة نقل البيانات مع حافة الإرتفاع وحافة الإنخفاض للنبضة ، وتتم المزامنة أيضا مع إشعار البيانات ثنائي الإتجاه (DQS) الذى يُفعل من قبل وحدة تحكم الذاكرة أثناء القراءة ومن قبل الذاكرة التفاعلية أثناء الكتابة ، وفي التطبيقات النموذجية يتم تجاهل (DQS) أثناء القراءة .

يوجد جيلين من تقنية الشرائح المزدوجة السرعة المحسنة . فالشرائح المزدوجة السرعة - 2 (DDR2) زادت من معدل نقل البيانات عن طريق زيادة الوتيرة التشغيلية لشريحة ذاكرة الوصول العشوائي وزيادة المخزن المؤقت للجلب المُسبق من 2 إلى 4 خانة لكل شريحة ، والمخزن المؤقت للجلب المُسبق هو ذاكرة سريعة موجودة على شريحة ذاكرة الوصول العشوائي .

قدمت الشرائح المزدوجة السرعة - 3 (DDR3) في عام 2007 ، وزادت من حجم المخزن المؤقت للجلب المُسبق إلى 8 خانات . ونظريا يمكن لوحدة الشرائح المزدوجة السرعة (DDR) من نقل البيانات بمعدل نبضى في نطاق بين 200 و 600 ميغاهرتز ، أما وحدة الشرائح المزدوجة السرعة - 2 (DDR2) فيمكنها النقل بمعدل ساعة بين 400 إلى 1066 ميغاهرتز ، فى حين أن وحدة الشرائح

المزدوجة السرعة - 3 (DDR3) فتنتقل بمعدل ساعة 800 الى 1600 ميغاهرتز ، وفي الممارسة العملية يتم تحقيق معدلات أصغر من ذلك قليلا .



الشكل (8.11) - تزامن القراءة للذاكرة التفاعلية المتزامنة - مزدوجة السرعة (DDR SDRAM)

مصطلحات مهمة

ذاكرة القراءة - غالبا	Read-mostly memory
ذاكرة غير متطايرة (مستقرة)	Nonvolatile memory
ذاكرة القراءة فقط القابلة للبرمجة	Programmable ROM (PROM)
ذاكرة قراءة فقط	Read-only memory (ROM)
الذاكرة الساكنة	Static RAM (SRAM)
الذاكرة التفاعلية المتزامنة	Synchronous DRAM (SDRAM)
الخطأ الناعم	Soft error
ذاكرة متطايرة	Volatile memory
معدل بيانات مضاعف	Dual Data Rate - DDR
الذاكرة التفاعلية السريعة	Cache DRAM
الذاكرة التفاعلية	Dynamic RAM (DRAM)
ذاكرة القراءة فقط القابلة للمسح والبرمجة كهربائيا	Electrically erasable programmable ROM (EEPROM)
ذاكرة القراءة فقط القابلة للمسح والبرمجة	Erasable programmable ROM (EPROM)
شفرة تصحيح الاخطاء	Error correcting code (ECC)
الذاكرة الوميضية	Flash memory
ذاكرة رامبوس التفاعلية	RamBus DRAM (RDRAM)
القتل المادي	Hard failure
ذاكرة الوصول العشوائي	Random Access Memory (RAM)
وضع التدفق	Burst Mode
تماثل	Parity
تفعيل الإخراج	Output Enable (OE)
تفعيل الكتابة	Write Enable (WE)
إختيار عنوان الصف	Row Address Select (RAS)
إختيار عنوان العمود	Column Address Select (CAS)
خانة ثنائية	Bit
ناخب	Multiplexer (Mux)
ميغا (في النظام الثنائي)	Mega (2^{20})
غيغا (في النظام الثنائي)	Giga (2^{30})
كيلو (في النظام الثنائي)	Kilo (2^{10})
مفك الشفرة	Decoder
ثمان - 8 خانات ثنائية	Byte

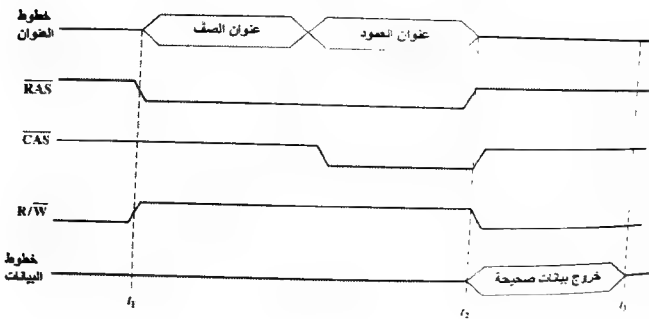
8.5.4 الذاكرة التفاعلية السريعة (CDRAM)

الذاكرة التفاعلية السريعة ويرمز لها (CDRAM) وضعتها شركة ميتسوبيشي . حيث تُدمج ذاكرة ساكنة (SRAM) سريعة (16 كيلو خلية) مع شريحة ذاكرة تفاعلية (DRAM) . ويمكن استخدام الذاكرة الساكنة مع الذاكرة التفاعلية السريعة (CDRAM) بطريقتين ، أولا ، يمكن استخدامها على أنها ذاكرة سريعة حقيقية (Cache Memory) وتتكون من خطوط بعدد 64 - خلية ، وهذا الوضع فعّل للوصول العشوائي العادي إلى الذاكرة . ويمكن أيضا استخدام الذاكرة الساكنة مع الذاكرة التفاعلية السريعة كمخزن مؤقت لدعم الوصول التسلسلي تقابل من البيانات، فعلى سبيل المثال ، لتحديث خانات بيانات شائعة يمكن للذاكرة التفاعلية السريعة أن تجلب مسبقا البيانات من الذاكرة التفاعلية إلى مخزن مؤقت بتقنية الذاكرة الساكنة .

أسئلة للمراجعة

1. ماهو الفرق ما بين أنواع الذاكرة التالية :
أ - ذاكرة القراءة فقط القابلة للمسح والبرمجة .
ب - ذاكرة القراءة فقط القابلة للمسح والبرمجة كهربائياً .
ت - الذاكرة الوميضية .
2. ماهو الفرق بين الذاكرة الساكنة والتفاعلية بالنسبة الى السرعة والتكلفة والحجم وطريقة العمل ؟
3. ماهي آلية تصحيح الأخطاء في الذاكرة الإلكترونية ؟
4. وضح التنظيم النموذجي لذاكرة تفاعلية بسعة 16 ميغا خانة (4Mx4) باستخدام 11 خط عنوان ؟
5. بنا على دراستك للذاكرة الداخلية ، وضح التنظيم النموذجي لذاكرة تفاعلية بسعة 32 ميغا خانة ثنائية (4Mx8) باستخدام 11 خط عنوان ؟
6. الشكل (8.6) يوضح كيفية بناء وحدة ذاكرة بسعة تخزينية 1 ميغا ثمان باستخدام مجموعة من 4 شرائح بسعة 256 كيلو ثمان . ولنفترض أن هذه الشرائح مجمعة كاشريحة واحدة بسعة 1 ميغا ثمان بعرض 8 خانات ثنائية للكلمة . وضح بالشكل التخطيطي لكيفية بناء ذاكرة بسعة 8 ميغا ثمان لنظام حاسوبي باستخدام ثمانية شرائح بسعة 1 ميغا ثمان ، تأكد من توضيح خطوط العناوين في مخططك ولماذا هي مستعملة ؟
7. افترض ذاكرة تفاعلية لها دورة تنشيط تبلغ 64 مرة لكل ملي ثانية وكل عملية تنشيط تتطلب 150 نانو ثانية في حين أن دورة الذاكرة تتطلب 250 نانو ثانية . ماهي نسبة زمن التنشيط لإجمالي زمن عمل الذاكرة ؟
8. الشكل التالي يوضح توقيتات عملية قراءة لذاكرة تفاعلية على ناقل ، ومع افتراض أن زمن التواصل يستغرق من t_1 إلى t_2 ، وكذلك يوجد زمن تنشيط يستغرق من t_2 إلى t_3 وفيه تنشيط الذاكرة نفسها قبل أن تسمح للمعالج بالتواصل معها مرة أخرى . ومع افتراض أن زمن التواصل هو 60 نانو ثانية وزمن التنشيط 40 نانو ثانية ، فماهو زمن دورة الذاكرة ، وماهو أقصى معدل بيانات يمكن أن توفره هذه الذاكرة مع افتراض :
أ - أن خرج البيانات من الذاكرة خانة واحدة فقط (1-bit) .

ب - أن خرج البيانات من الذاكرة 32 - خانة ثنائية .





الفصل التاسع

الذاكرة الخارجية



9 - الذاكرة الخارجية

يتناول هذا الفصل الجزء الأخير من هيكليّة نظام الذاكرة وهو الذاكرة الخارجية حيث سنتطرق إلى مجموعة من أجهزة وأنظمة الذاكرة الخارجية ، والبداية ستكون مع القرص المغناطيسي حيث تعتبر الأقراص المغناطيسية – افتراضيا تقريبا – أساس الذاكرة الخارجية في أنظمة الحاسب الآلي . وفي هذا الفصل سنتناول أيضاً استخدام صفوف القرص المغناطيسي لتحقيق أداء عالي ونبحث على وجه التحديد تقنية نظام الصفوف المتكررة من الأقراص المستقلة والتي تُعرف اختصاراً (RAID - Redundant Array of Independent Disks) الذاكرة الضوئية الخارجية ذات أهمية متزايدة ومكونة للعديد من أنظمة الحاسب وسيتم تناولها في القسم الثالث من هذا الفصل ، وأخيراً وصف للشريط المغناطيسي .

9.1 القرص المغناطيسي

القرص عبارة عن طبق دائري مصنوع من مواد غير مغناطيسية ويسمى الركيزة ويغلف بمواد قابلة للمغطة . وتقليدياً فالركيزة مصنوعة من الألمنيوم أو سبائك الألمنيوم ، وفي الأونة الأخيرة أدخلت ركائز الزجاج والركيزة الزجاجية لديها عدة مزايا ، منها ما يلي :

- تحسين في إستواء سطح الغشاء المغناطيسي مما يزيد من موثوقية القرص.
- إنخفاض كبير في العيوب الكلية للسطح مما يساعد في تقليل أخطاء القراءة والكتابة.

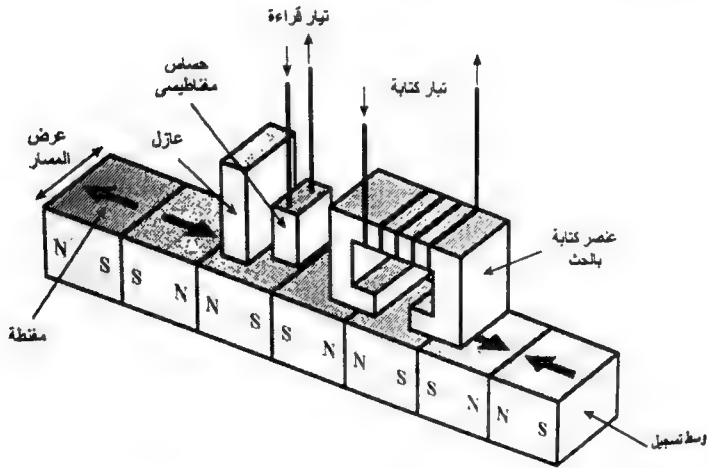
- القدرة على دعم ارتفاع منخفض لحركة طيران الرأس .
- صلابة أفضل وذلك بالتقليل من كمية الحركة التي يتعرض لها القرص .
- قدرة أكبر على تحمل الصدمات والأضرار .

9.1.1 الآلية المغناطيسية للقراءة والكتابة

يتم تسجيل البيانات وإسترجاعها لاحقاً من على القرص بواسطة ملف توصيل يدعى الرأس ، وفي كثير من النظم يوجد رأسين إحداهما للقراءة وآخر للكتابة . وخلال عملية القراءة أو الكتابة فإن الرأس ثابت بينما يدور الطبق تحته .

آلية الكتابة تستغل حقيقة أن الكهرباء التي تتدفق في الملف ينتج عنها مجال مغناطيسي ، فلذلك يتم إرسال نبضات كهربائية في رأس الكتابة مما ينتج عنها أنماط مغناطيسية تسجل على السطح الذي تحت الرأس ، والتيار الموجب ينتج أنماط مختلفة عن التيار السالب . رأس الكتابة مصنوع من مادة قابلة للمغنطة بسهولة وهو على شكل كعكة مستطيلة مع وجود فجوة على طول جانب واحد وعليها القليل من الأسلاك على طول الجانب المقابل للفجوة (الشكل 9.1) . التيار الكهربائي في السلك يولد مجالاً مغناطيسياً عبر الفجوة ، والذي بدوره يمتص منطقة صغيرة على وسط التسجيل ، وعكس اتجاه التيار يعكس اتجاه المغنطة على وسط التسجيل .

آلية القراءة التقليدية تستغل حقيقة أن المجال المغناطيسي الذي يتحرك نسبة إلى الملف يُنتج تياراً كهربائياً في الملف . وعندما يمر سطح القرص تحت الرأس ، فإنه يولد تياراً بنفس القطبية التي سجل بها . وبُنية رأس القراءة في هذه الحالة أساساً هي نفسها في الكتابة ، وبالتالي فإن الرأس نفسه يمكن إستخدامه في الحالتين ، ويستخدم رأس واحد في نظم القرص المرن والنظم القديمة للأقراص الصلبة .



الشكل (9.1) - رأس الكتابة بالحث والقراءة بالتحسس المغناطيسي

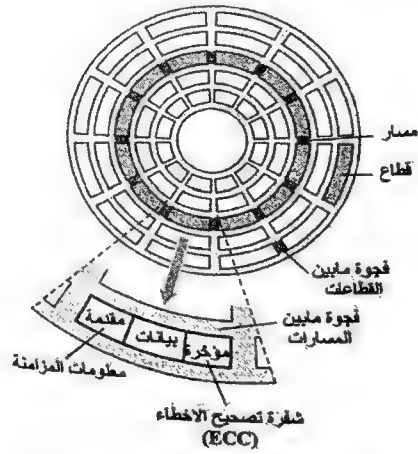
النظم الحديثة للأقراص الصلبة تستخدم آلية قراءة مختلفة ، حيث توجد رؤوس قراءة منفصلة مثبتة بالقرب من رأس الكتابة . رأس القراءة يتكون من حساس إستشعار مغناطيسي (MR - Magnetoresistive) محمي جزئياً ، ومادة الإستشعار (MR) لها مقاومة كهربائية تعتمد على إتجاه المغنطة في الوسط المتحرك تحته ، وبتمرير تيار خلال حساس الإستشعار يتم الكشف عن تغير المقاومة كإشارات جهد ، وتصميم حساس الإستشعار يسمح بالعمل على ترددات عالية مما يسمح بكثافة تخزين أكبر وسرعة تشغيل أعلى .

9.1.2 تنظيم البيانات وتنسيقها

الرأس هو جهاز صغير نسبياً قادر على القراءة من أو الكتابة على جزء من الطبق النوار تحته ، وهذا يوضح أن تنظيم البيانات على الطبق عبارة عن مجموعة من

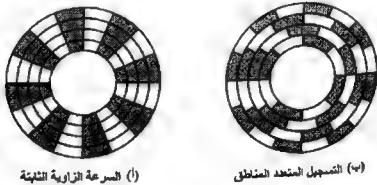
الحلقات الموحدة المركز وتدعى المسارات ، وكل مسار بنفس عرض الرأس وتوجد الآلاف من المسارات على سطح الطبق ، ويصور الشكل (9.2) هذا التخطيط للبيانات . وتُفصل المسارات المتجاورة بواسطة فجوات (فجوة بينية) ، وهذا يمنع أو على الأقل يقلل من الأخطاء بسبب اختلال في الرأس أو تداخل المجالات المغناطيسية .

يتم نقل البيانات من وإلى القرص في قطاعات (الشكل 9.2) ، ويوجد مئات من القطاعات على كل مسار ، وهذه قد تكون إما ثابتة أو متغيرة الطول . وفي معظم النظم المعاصرة تستخدم قطاعات ذات طول ثابت بحجم (512) ثمان تقريبا للقطاع كقياس عالمي وتُفصل القطاعات المتجاورة بفجوات .



الشكل (9.2) - توزيع البيانات على القرص

الخانات الثنائية القريبة من مركز القرص الدوار تنتقل من خلال نقطة ثابتة (مثل رأس القراءة/الكتابة) بسرعة أقل قليلا من الخانات التي على المحيط الخارجي ، ولذلك يجب أن توجد طريقة لتعويض هذا الاختلاف في السرعة بحيث يمكن للرأس قراءة جميع الخانات بنفس المعدل ، ويمكن أن يتم هذا عن طريق تثبيت عدد الخانات لكل المسارات في القرص وزيادة التباعد ما بين خانات البيانات المسجلة على مسارات القرص (كثافة الخانات متغيرة) ، ويمكن بعد ذلك فحص المعلومات بنفس المعدل عن طريق تدوير القرص بسرعة ثابتة تسمى بالسرعة الزاوية الثابتة (CAV-Constant Angular Velocity) حيث تقل كثافة الخانات كلما اتجهنا من المسارات الداخلية إلى المسارات الخارجية وذلك للمحافظة على معدل نقل بيانات ثابت ، والشكل (9.3 - أ) يظهر تخطيط القرص باستخدام السرعة الزاوية الثابتة ، وفيها يتم تقسيم القرص إلى عدد من القطاعات على شكل مثلث وإلى سلسلة من المسارات الموحدة المركز . ميزة استخدام السرعة الزاوية الثابتة هو أنه يمكن غونة قوالب فردية من البيانات بشكل مباشر بمعرفة المسار والقطاع لأي قالب . ولتحريك الرأس من موقعه الحالي إلى عنوان معين ، فإنه يأخذ حركة قصيرة من موضعه إلى المسار المحدد وينتظر فترة قصيرة مناسبة لكي يدور القطاع المطلوب تحت الرأس .



(أ) السرعة الزاوية الثابتة

(ب) التسجيل المتعدد المناطق

الشكل (9.3) - مقارنة لطرق تخطيط القرص

من عيوب السرعة الزاوية الثابتة هو أن كمية البيانات التي يمكن تخزينها على المسارات الطويلة الخارجية هو نفسه ما يمكن تخزينه على المسارات القصيرة الداخلية وتستهلك هذه الطريقة في القرص الصلب .

نتيجة أن الكثافة - ثنائي/خانة لكل مسافة خطية - تزداد مع الانتقال من المسار الخارجى الأبعد الى المسار الداخلى الأقرب فإن سعة القرص التخزينية بنظام يطبق السرعة الزاوية الثابتة مباشرة محدودة بالحد الأقصى لكثافة التسجيل التي يمكن تحقيقها على المسار الداخلى الأقرب . ولزيادة الكثافة فإن الأنظمة الحديثة للقرص الثابت تستخدم تقنية تعرف باسم التسجيل المتعدد المناطق ، والذي يقسم السطح إلى عدة مناطق متحدة المركز (نموذجيا 16) ، وداخل كل منطقة عدد الثنائيات لكل مسار ثابت ، فالمناطق البعيدة عن المركز تحتوى على خانات أكثر (أكثر قطاعات) من المناطق القريبة إلى المركز ، وهذا يسمح بمزيد من السعة التخزينية الإجمالية على حساب - إلى حد ما - تعقيد أكثر في الدوائر الإلكترونية . فكلما تحرك الرأس من منطقة إلى أخرى طول الخانة يتغير (على طول المسار) مما يسبب تغيير في زمن القراءة والكتابة . والشكل (9.3 - ب) يشير لطبيعة التسجيل المتعدد المناطق ؛ وفي هذا التوضيح فإن كل منطقة يعرض مسار واحد فقط ، ونلاحظ هنا أن السرعة الزاوية للقرص تزداد كلما تحرك الرأس من المسارات الخارجية الى المسارات الداخلية للمحافظة على نفس معدل نقل البيانات من تحت الرأس وتسمى تقنية هذه الطريقة في التسجيل بالسرعة الخطية الثابتة (CLV-Constant Linear Velocity) وتستهلك هذه التقنية في الأقراص الضوئية .

في القرص - بديهيأ - يجب أن تكون هناك نقطة بداية على المسار و وسيلة لتحديد بداية ونهاية كل قطاع ، ويتم تحقيق هذه المتطلبات عن طريق تسجيل بيانات التحكم على القرص ، وبالتالي يتم تنسيق القرص مع معلومات إضافية تستخدم فقط من قبل مشغل القرص ولا يمكن للمستخدم من الوصول إليها وذلك للتحكم وتنسيق القرص .

9.1.3 الخصائص المادية للأقراص المغناطيسية

يسرد الجدول (9.1) الخصائص الرئيسية التي تميز ما بين الأنواع المختلفة من الأقراص المغناطيسية . أولا ، قد يكون الرأس إما ثابتاً أو متحركاً بالنسبة الى الاتجاه الشعاعي للطبق . في القرص الثابت الرأس هناك رأس واحد للقراءة والكتابة لكل مسار ، وكل الرؤوس مثبتة على ذراع ثابتة تمتد على جميع المسارات وهذه النظم نادرة هذه الايام . في القرص المتحرك الرأس يوجد رأس واحد فقط للقراءة والكتابة ، ومرة أخرى هذه الرأس مثبتة على ذراع ولكن لأن الرأس يجب أن تكون له القدرة على التوضع فوق أي مسار فإن الذراع يمكن أن تتمدد أو تتراجع لهذا الغرض ، وكما في الشكل (9.4) .

القرص نفسه مثبت على محرك الأقراص والذي يتألف من ذراع ومغزل (محرك) يدور القرص ، والالكترونيات اللازمة للمخلات والمخرجات من البيانات الثنائية.

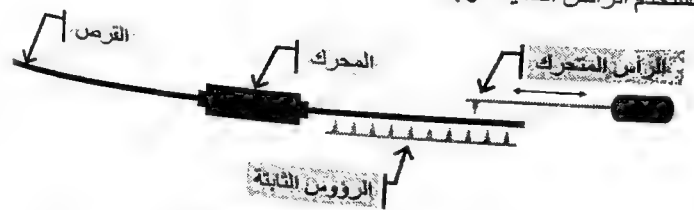
القرص الثابت (غير القابل للفك/النزع) هو المثبت بشكل دائم على محرك الأقراص، والقرص الصلب في الحاسوب الشخصي هو مثال على ذلك حيث أنه قرص غير قابل للفك . القرص المتحرك (القابل للفك/النزع) يمكن إزالته واستبداله بقرص آخر ، ومن ميزاته أن عدداً محدوداً من الأنظمة القرصية يمكن أن يوار

كميات غير محدودة من البيانات ، وعلاوة على ذلك فقد يتم نقل هذا القرص من نظام حاسب إلى آخر ، والأقراص المرنة هي مثال على الأقراص المتحركة .

الجدول (9.1) الخصائص المادية للأنظمة القرصية وأنواعها

الأطباق :	حركة الرأس :
بطبق فردي	برأس ثابت (واحد لكل مسار)
متعدد الأطباق	برأس متحرك (واحد لكل سطح)
آلية الرأس :	قابلية القرص للحمل :
متصل (المرن)	قرص ثابت
فجوة ثابتة	قرص متحرك
فجوة هوائية (القرص الصلب)	
الأوجه :	
فردى الوجه	
مزدوج الوجه	

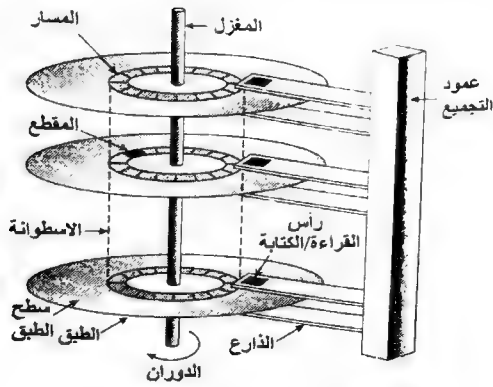
بالنسبة لمعظم الأقراص يطلى جانبي الطبق بطلاء مغنط لى تصبح مزدوجة الوجه (يتم التخزين على سطحى القرص) ، وبعض الأنظمة القرصية الأقل تكلفة تستخدم أقراص أحادية الوجه .



الشكل (9.4) - مخطط لخصائص القرص

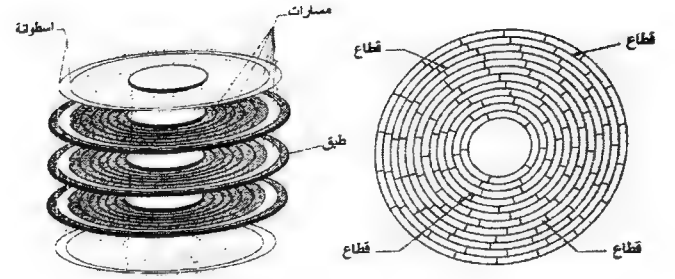
بعض محركات الأقراص تستوعب أطباق متعددة مكدسة عموديا فوق بعضها وتبعد عن بعضها بجزء من النبضة مع وجود أذرع متعددة فوقها (أنظر الشكل - 9.5).

والأقراص متعددة الأطباق توظف رؤوس متحركة ، ومع رأس واحد للقراءة والكتابة على سطح كل طبق . وجميع الرؤوس مثبتة ميكانيكياً بحيث تكون كلها على مسافة واحدة من مركز القرص وتتحرك معا ، ولهذا في أي وقت كل الرؤوس تتوضع على مسارات متساوية من مركز القرص (أسطوانة) .



الشكل (9.5) - مكونات مشغل القرص

ويشار إلى مجموعة المسارات التي في نفس الموضع النسبي على الأطباق على أنها أسطوانة ، وعلى سبيل المثال كل من المسارات المظلمة في الشكل (9.6) هي جزء من أسطوانة واحدة .



الشكل (9.6) - المسار والمقطع والأسطوانة والضبق في نظم القرص

وأخيراً ، فإن آلية الرأس تصنف الأقراص إلى ثلاثة أنواع . الأول ، رأس القراءة والكتابة موضوع على مسافة ثابتة فوق الطبقة مما يسمح بفجوة ثابتة من الهواء . الثاني ، الرأس يتصل مادياً مباشرة مع الوسط (سطح الطبقة) خلال عملية القراءة أو الكتابة ويتم استخدام هذه الآلية مع القرص المرن حيث إنه صغيرة ونضيق مرن وأقل أنواع الأقراص تكلفة .

ولفهم النوع الثالث من الأقراص فنحن بحاجة إلى التعليق على العلاقة بين كثافة البيانات وحجم فجوة الهواء . الرأس يجب أن يولد أو يتحسس المجال الكهرومغناطيسي بحجم كاف حتى تتم الكتابة والقراءة بشكل صحيح . وعندما يكون الرأس صغيراً يستوجب ذلك أن يكون أقرب ما يكون إلى سطح الطبقة حتى يعمل على نحو صحيح ، ورأس صغير يعنى أيضاً مسارات ضيقة مما يزيد من كثافة البيانات وهذا أمر مرغوب فيه ، ولكن إن قرب الرأس من القرص يزيد من احتمال الخطأ نتيجة الشوائب أو العيوب . ومع تقدم التقنية تم تصنيع قرص "وينشستر" (القرص الصلب الحديث) بحيث أن الرؤوس في قرص وينشستر

مجمعة على محرك أقراص مغلق وفي محيط شبه خالي من الشوائب ، وهي مصممة لتعمل أقرب إلى سطح القرص من رؤوس الأقراص الصلبة التقليدية وبالتالي تسمح بكثافة أكبر للبيانات . والرأس هو في الواقع عبارة عن رقيقة معدنية هوائية تستقر برفق على سطح الضبق ، وعندما يتحرك سطح القرص فإن ضغط الهواء المتولد بواسطة دوران القرص (المغزل) يكفي لأن يجعل الرأس مستقراً أو عائماً فوق سطح الضبق .

9.1.4 عوامل أداء القرص المغناطيسي

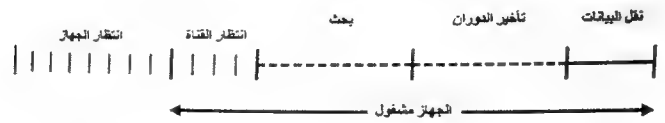
يظهر الرسم التخطيطي في الشكل (9.7) الأزمنة اللازمة لانتقال البيانات في القرص في حالة الإدخال الإخراج . فعندما يشتغل محرك الأقراص يدور القرص بسرعة ثابتة ، وللقراءة أو الكتابة يجب أن يوضع الرأس على المسار المطلوب وعلى بداية القطاع المطلوب في المسار .

إن اختيار المسار يتضمن تحريك الرأس في الأنظمة المتحركة الرأس أو اختيار الرأس في الأنظمة ذات الرؤوس الثابتة . في الأنظمة المتحركة الرأس فإن الزمن المستغرق لوضع الرأس على المسار المطلوب يدعى زمن البحث . وفي كلتا الحالتين (متحرك أو ثابت) فإنه عندما يتم تحديد المسار تنتظر وحدة تحكم القرص حتى يدور القطاع المناسب ليصطف تحت الرأس .

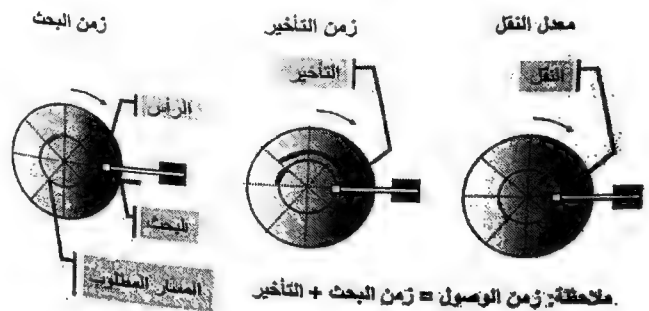
الزمن المستغرق حتى تصل بداية القطاع المستهدف إلى تحت الرأس يدعى زمن تأخير الدوران . ومجموع زمن البحث - إن وجد - مع تأخير الدوران يساوي زمن الوصول ، وهو الزمن اللازم للوصول إلى موضع القراءة أو الكتابة .

عندما يصل الرأس إلى الموضع المطلوب يتم تنفيذ عملية القراءة أو الكتابة حيث يتحرك القطاع تحت الرأس ، وفي هذا الجزء يتم نقل البيانات في العملية ، والزمن

اللازم للنقل هو زمن النقل والشكل (9.8) يوضح ذلك . بالإضافة إلى زمن الوصول وزمن النقل هناك عدة عوامل تأخير ترتبط عادة مع عمليات الإدخال/الإخراج القرصية . فعندما تصدر عملية ما طلب إدخال/إخراج يجب أولاً أن تنتظر في طابور حتي يكون الجهاز متاحاً لها ، وعندها يتم تخصيص الجهاز لهذه العملية ، وإذا كان الجهاز مشتركاً في قناة إدخال/إخراج واحدة أو مجموعة قنوات إدخال/إخراج مع مشغلات أقراص أخرى فعندها ربما يكون هناك إنتظار إضافي لكي تتوفر القناة ، وبعدها يتم تنفيذ البحث لبدء التواصل مع القرص ، وكما هو مبين بالمخطط الزمني بالشكل (9.7).



الشكل (9.7) - أزمنة أنتقال بيانات الإدخال/الإخراج في القرص



الشكل (9.8) - العوامل الأساسية لقياس أداء القرص المغناطيسي

زمن البحث هو الزمن المطلوب لتحريك ذراع القرص للمسار المطلوب . وزمن البحث يتكون من جزئين رئيسيين : زمن بدء التشغيل ، والزمن المستغرق لإجتياز المسارات التي يجب أن تُجتاز عندما يكون الذراع في السرعة المناسبة ، وللأسف فإن زمن الإجتياز ليس خطياً مع عدد المسارات ، ولكنه يشمل زمن التسوية (الزمن بعد وضع الرأس على المسار المستهدف وحتى يتم التأكد من معرف المسار) ، والمتوسط النموذجي لزمن البحث على الأقراص الصلبة هو أقل من 10 ملي ثانية.

تأخير الدوران للأقراص : في غير الأقراص المرنة تدور الأقراص بسرعات تتراوح من 3600 دورة في الدقيقة إلى ما يصل 20000 دورة في الدقيقة ، وفي السرعة الأخيرة هناك دورة واحدة لكل 3 ملي ثانية ، وفي المتوسط يكون زمن تأخير الدوران بقيمة 1.5 ملي ثانية.

زمن النقل : زمن النقل من وإلى القرص يعتمد على سرعة الدوران وهي كالتالي:

$$T = \frac{b}{rN}$$

حيث T - زمن النقل ، b - عدد الثُمان التي ستنقل ، N - عدد الثُمان على المسار ، r - سرعة الدوران (دورة لكل ثانية) . وبذلك فإن إجمالي متوسط زمن الوصول يكون كالتالي :

$$T_a = T_s + \frac{1}{2r} + \frac{b}{rN}$$

حيث T_s - هي متوسط زمن البحث ، ولاحظ أن في مشغل الأقراص المقسم لعدة مناطق عدد الثُمان لكل مسار متغير وهذا يعقد العملية الحسابية .

الجدول (9.2) يعرض المواصفات النموذجية لعدة أنواع من الأنظمة القرصية ومعدلات الأداء وإستخدامات كل نوع .

الجدول (9.2) - المواصفات النموذجية للأقراص المعاصرة العالية الأداء .

نوع القرص	Seagate ES.2	Seagate 7200.10	Seagate 7200 9	Seagate Microdrive	Hitachi Microdrive
الاستخدام	خوادم ذات السعة الكبيرة	الحواسيب عالية الأداء	الحواسيب العادية	الحواسيب المحمولة	الأجهزة اليدوية
السعة	1 تيرا خانة	750 غيغا خانة	160 غيغا خانة	120 غيغا خانة	8 غيغا خانة
أدنى زمن بحث من مسار إلى مسار	0.8 مللي ثانية	0.3 مللي ثانية	1.0 مللي ثانية	-	1.0 مللي ثانية
متوسط زمن البحث	8.5 مللي ثانية	3.6 مللي ثانية	9.5 مللي ثانية	12.5 مللي ثانية	12 مللي ثانية
سرعة المحرك	7200 لفة في الثانية	7200 لفة في الثانية	7200 لفة في الثانية	5400 لفة في الثانية	3600 لفة في الثانية
متوسط تأخير الدوران	4.16 مللي ثانية	4.16 مللي ثانية	4.17 مللي ثانية	6.5 مللي ثانية	8.33 مللي ثانية
أعلى معدل النقل	3 غيغا ثمان/الثانية	300 ميغا ثمان/الثانية	300 ميغا ثمان/الثانية	150 ميغا ثمان/الثانية	10 ميغا ثمان/الثانية
عدد الخانات لكل قطاع	512	512	512	512	512
عدد المسارات لكل أسطوانة (عدد الأسطح)	8	8	2	8	2

9.2 الصفوف المتكررة من الأقراص المستقلة (RAID)

إن معدل التحسين في أداء وحدات التخزين الثانوي أقل منه بكثير عن معدل تحسين الأداء في المعالجات والذاكرة الرئيسية ، وربما عدم التصديق هذا جعل نظام التخزين القرصي المحور الرئيسي في مساعي تحسين وتصوير الأداء العام لنظام الحاسب .

إن التقدم التقني في التخزين القرصي ادي إلى تصوير صفوف من الأقراص المتعددة التي تعمل بشكل مستقل ومتواز . وفي هذه الأقراص المتعددة ، طالما أن البيانات المطلوبة موجودة على أقراص منفصلة هذا يمكن من معالجة طلبات إدخال/إخراج متعددة بالتوازي ، وعلاوة على ذلك فإن عملية إدخال/إخراج واحدة يمكن تنفيذها بالتوازي حتى ولو كانت قوائم البيانات المراد الوصول إليها موزعة على عدة أقراص .

باستخدام الأقراص المتعددة ، هناك مجموعة متنوعة و واسعة من الطرق التي يمكن من خلالها تنظيم البيانات وتكرارها لتحسين الاعتمادية ، وهذا صعب من إمكانية وضع خطط لقاعدة بيانات واحدة بحيث يمكن إستخدامها في عدة منصات وأنظمة تشغيل . ومع التقدم العلمي في مجال الحاسبات وفتت الأبحاث الصناعية لنظام موحد لتصميم قاعدة بيانات تستخدم الأقراص المتعددة في الذاكرة الثانوية لأنظمة الحاسب الحديثة ، ويُعرف باسم الصفوف المتكررة من الأقراص المستقلة (RAID - Redundant Array of Independent Disks) . ونظام الصفوف المتكررة من الأقراص المستقلة (RAID) يتكون من سبعة مستويات ، من صفر إلى ستة ، وهذه المستويات لا تعني وجود علاقة هرمية فيما بينها ولكن تُوضح نية تصاميم مختلفة تتقاسم ثلاث خصائص مشتركة :-

نصف المتكرر من ذلك من نسخة آخر معلومات تستخدم لتصحيح الأخطاء والتي يمكن من حتمية ... حقوق قرص ما .

لنحو (9.3) يتم صم نصفون متكررة من الأقراص المستقلة (RAID) السعة كفاءة الإدخال الإخراج سواء من حيث سعة القراءة ، سرعة ، ومعدل ... الإدخال الإخراج أو القدرة على الإدخال الإخراج . وقد تتميز قوة كل مستوى من الصفوف المتكررة من ذلك من نسخة في الجدول

في نفرت مستويات سعة لنظام الصفوف المتكررة من أقراص بعض الأشكال الموضحة لهذه المستويات مثلا ... نصفون متكررة من الأقراص المستقلة يدعم حجم بيانات مستخدم اعينات غير مكررة) يصل رعة أقراص فعنية ، والأشكال ستسلط الضوء على توزيع البيانات المضافة وتشير إلى متطلبات التخزين النسبية لكل مستوى

9.2.1 المستوى-0

المستوى-0 من تقنية الصفوف المتكررة من الأقراص المستقلة (RAID) لا يتضمن تكراراً (تكرار بيانات المستخدم) وذلك لتحسين أداء بعض التطبيقات القليلة الموجودة مثلاً على أجهزة الحاسب العملاقة حيث الأداء والسعة من الاهتمامات الأولية ، وكذلك لأن التكلفة المنخفضة أكثر أهمية من تحسين الاعتمادية .

1. نظام الصفوف المتكررة من الأقراص المستقلة (RAID) هو طقم من محركات الأقراص الفعلية (ماديا أقراص صلبة عادية) ينظر اليها على (افتراضيا) من قبل نظام التشغيل كمحرك (مشغل) قرص واحد .
2. يتم توزيع البيانات على طقم من محركات الأقراص الفعلية التي في صف واحد على شكل خطي تسمى أجزاء ، ومجموعة الأجزاء لتتألف من على المحركات المتجاورة في الصف تسمى شريط (عدد الأجزاء الشريط هو عدد الأقراص في الصف)
3. تستخدم السعة الزائدة للأقراص في تخزين معلومات تصحيح الأخطاء (خانات التماثل Parity bits) التي تضمن سلامة البيانات في حالة حدوث قصور أو تلف لقرص ما

تفاصيل الخاصية الثانية والثالثة تختلف باختلاف مستويات نظام الصفوف المتكررة من الأقراص المستقلة ، فالمستوى - 0 (RAID-0) والمستوى - 1 (RAID-1) لا تدعم الخاصية الثالثة .

إستراتيجية الصفوف المتكررة من الأقراص المستقلة (RAID) توفض مشغلات أقراص متعددة وتوزع البيانات بطريقة تمكن من الوصول إلى البيانات في وقت واحد من مشغلات أقراص متعددة ، وبالتالي تحسن أداء الإدخال/الإخراج وتسمح بسهولة إضافة الزيادات .

المساهمة الفريدة لتقنية الصفوف المتكررة من الأقراص المستقلة هي الإستخدام الفعال لميزة التكرار ، وكذلك السماح للرؤوس والمشغلات المتعددة بالعمل في وقت واحد مما يحقق معدل إدخال/إخراج ونقل عاليين ، ولكن إستخدام أجهزة متعددة يزيد من إحتمال الأخفاق ، وللتعويض عن هذا الانخفاض في الدقة فإن

في المستوى-0 لتقنية الصفوف المتكررة من الأقراص المستقلة يتم توزيع بيانات المستخدم والنظام على كافة الأقراص في الصفوف ، وهذا له ميزة بارزة عن استخدام قرص واحد كبير : لو كان هناك انتظار لطبلي إدخال/إخراج مختلفين في قوالب مختلفة من البيانات هناك فرصة جيدة بأن القوالب المطلوبة موجودة على أقراص مختلفة ، وهكذا فإن الطلبين يمكن أن يرسل بالتوازي مما يحد من زمن الانتظار .

في المستوى-0 لا يتم توزيع البيانات ببساطة على صف من الأقراص : البيانات تُجزأ (أجزاء) على الأقراص المتوفرة ، ويمكن فهمها أفضل من خلال النظر إلى الشكل (9.9) ، وينظر إلى بيانات المستخدم والنظام كافة كما لو أنها خزنت على قرص واحد (افتراضياً) . ويتم تقسيم القرص الافتراضي إلى أجزاء ، وهذه الأجزاء مسقط بشكل متسلسل على أقراص فعلية متتالية في صفوف من نظام الصفوف المتكررة من الأقراص المستقلة ، ويشار إلى مجموعة من الأجزاء الافتراضية المتتالية المسقطة كأجزاء على صف بانها شريط .

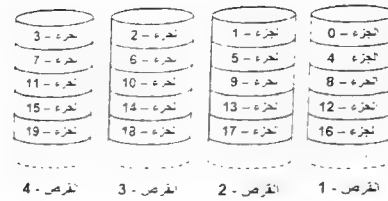
ففي صف مكون من عدد ن - قرص ، أول مجموعة (بعدد س جزء) من الأجزاء الافتراضية تخزن فعلياً كأول جزء على كل قرص (من مجموعة ن قرص) ، وتشكل شريط الخط الأول ؛ ثاني مجموعة من الأجزاء توزع كشريط الخط ثاني على كل قرص وهكذا ، وميزة هذا التصميم أنه لو كان هناك طلب إدخال/إخراج واحد يتضمن عدة أجزاء افتراضية متجاورة يمكن التعامل مع الشريط - ن بالتوازي ، وهذا يحد كثيراً من زمن النقل في الإدخال/الإخراج .

الجدول (9.3) - دليل المستويات السبعة لنظام الصفوف المتكررة من الأقراص المستقلة (RAID)

المنصف	المستوى	الوصف	الأقراص المطلوبة	مقدار توفر البيانات	سعة نقل بيانات الإدخال/الإخراج الكبيرة	معدل طلب للإدخال/الإخراج المحدود
تجزئة	0	يتوزع تكرار	ن	أقل من قرص فردي	عالي جداً	عالي جداً في القراءة والكتابة
مرايا	1	مرة	$2 \times ن$	أعلى من 2 (RAID) أو 3 أو 4 أو 5 - وأقل من 6 (RAID)	أعلى من قرص فردي في القراءة ، مساوي لقرص فردي في الكتابة	الكتابة سريعة ، القراءة بطيئة
الوصول المتوازي	2	تكرار باستخدام شفرة - هامتك	$ن + س$	أعلى بكثير من قرص فردي ، قريب من 3 (RAID) أو 4 أو 5	الأعلى في كل الخيارات المذكورة	ضعف القرص الفردي تقريباً
	3	تمتثل باستخدام الخانات المتداخلة	$ن + 1$	أعلى بكثير من قرص فردي ، قريب من 2 (RAID) أو 4 أو 5	الأعلى في كل الخيارات المذكورة	ضعف القرص الفردي تقريباً
الوصول المستقل	4	تمتثل باستخدام القالب المتداخل	$ن + 1$	أعلى بكثير من قرص فردي ، قريب من 2 (RAID) أو 3 أو 5	مساوي (RAID) 0 في القراءة ، أقل بكثير من قرص فردي في الكتابة	مساوي (RAID) 0 في القراءة ، أقل بكثير من قرص فردي في الكتابة
	5	تمتثل موزع بالقالب المتداخل	$ن + 1$	أعلى بكثير من قرص فردي ، قريب من 2 (RAID) أو 3 أو 4	مساوي (RAID) 0 في القراءة ، أقل بكثير من قرص فردي في الكتابة	مساوي (RAID) 0 في القراءة ، أقل بكثير من قرص فردي في الكتابة
	6	تمتثل مزدوج التوزيع بالقالب المتداخل	$ن + 2$	أعلى بكثير من قرص فردي ، قريب من 2 (RAID) أو 3 أو 4	الأعلى في كل الخيارات المذكورة	مساوي (RAID) 0 في القراءة ، أقل بكثير من قرص فردي في الكتابة

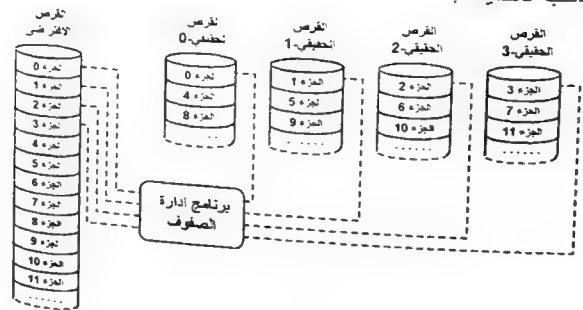
ن = عدد أقراص البيانات ، س = تتناسب طردياً مع لوغاريتم ن .

قالب بيانات	قالب بيانات
0 1 2 3	4 5 6 7



الشكل (9.9) - المستوى 0 من نظام الصفوف المتكررة من الأقراص المستقلة (RAID-0) - بدون تكرار

الشكل (9.10) يشير إلى استخدام برامج إدارة الصفوف في مطابقة مساحة القرص مابين الافتراضية والفعلية للمستوى 0 من نظام الصفوف المتكررة من الأقراص المستقلة ، وهذا البرنامج ينفذ إما في النظام الفرعي للقرص او في الحاسب المضيف .



الشكل (9.10) - استخدام برامج إدارة الصفوف في مطابقة مساحة القرص مابين الافتراضية والفعلية للمستوى 0

9.2.2 المستوى 1

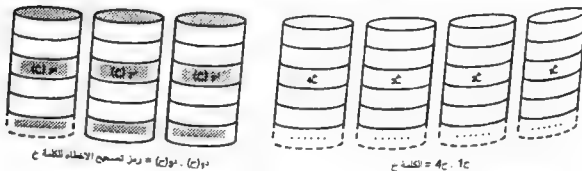
في المستويات الأخرى لتقنية الصفوف المتكررة من الأقراص المستقلة يتم استخدام شكل من أشكال تصحيح الأخطاء (حسب التمثيل) في التكرار (بيانات مضافة - زيادة) ، ففي المستوى 1 من الصفوف المتكررة من الأقراص المستقلة يتحقق التكرار بواسطة مضاعفة (تكرار) كفة البيانات ، وكما هو موضح في الشكل (9.11) .

في المستوى 1 يتم استخدام أسلوب تشريط البيانات ، وكما هو الحال في في المستوى 0 ، ولكن في هذه الحالة كل جزء افتراضي يتم مطابقته على قرصين فطين منفصلين بحيث أن كل قرص في الصفوف له قرص آخر مرآة له ويحتوي على نفس البيانات ، والمستوى 1 يمكن انجازه بدون تشريط البيانات لكن هذا غير شائع . وهناك عند من الجوانب الإيجابية للمستوى 1 من نظام الصفوف المتكررة من الأقراص المستقلة ، ومنها :

1. إمكانية تقديم الخدمة لطلب قراءة من قبل أحد القرصين المحتويين على البيانات المطلوبة ، وذلك بناء على أيهما يوفر الحد الأدنى من زمن البحث وزمن التأخير .
2. طلب الكتابة يتم بتحديث الجزئين المتناظرين ولكن هذا ينبغي القيام به في نفس الوقت ، وبالتالي فإن أداء الكتابة يُحدد من قبل أبطأ كتابة في عمليتي الكتابة (أي تلك التي تنطوي على أكبر زمن بحث و زمن تأخير) ، ومع ذلك لا يوجد "ضريبة كتابة" في المستوى 1 . المستويات من 2 إلى 6 من الصفوف المتكررة من الأقراص المستقلة تنطوي على استخدام خاتمة

الأقراص بحيث في أي وقت من الأوقات يكون رأس كل قرص في نفس الموضع لكل الأقراص . وكما هو الحال في المخططات الأخرى لنظام الصفوف المتكررة من الأقراص المستقلة فإنه يتم استخدام أسلوب تشريط البيانات .

في حالة المستوى-2 والمستوى-3 من نظام الصفوف المتكررة من الأقراص المستقلة الأجزاء صغيرة جداً ، وغالباً بصغر 8 - خانات (ثمان) أو كلمة واحدة . وفي المستوى-2 يحسب رمز تصحيح الأخطاء لخانات البيانات (الجزء) في كل قرص من الأقراص ، ويتم تخزين الرمز (الخاص بالشريط/الأجزاء) في الموضع المخصصة لذلك على أقراص متعددة خاصة بحفظ رمز تصحيح الأخطاء ، وعادة ما يتم استخدام رمز "هامنك" في حساب رمز تصحيح الأخطاء وهو قادر على كشف خطأ خانتين وتصحيح خطأ خانة واحدة ، وكما هو موضح في الشكل (9.12) . وبالرغم من أن المستوى-2 يتطلب عدد أقراص أقل من المستوى-1 لكنه لا يزال مكلفاً جداً ، والمستوى-2 يكون خياراً فعالاً فقط في البيئة التي تحدث بها أخطاء قرص كثيرة . وحالياً ، نظراً للموثوقية العالية للأقراص ومشغلات الأقراص فإن نظام المستوى-2 يعتبر مبالغاً فيه ولا يُطبق .



الشكل (9.11) - المستوى-1 (RAID-1) - تكرار كمرة

الشكل (9.12) - المستوى-2 (RAID-2) - تكرار بحفظ شفرة التحكم بالأخطاء (شفرة هامنك)

التمائل (Parity bit) ولذلك فعندما يتم تحديث شريط يجب حساب خانة التماثل ومن ثم تحديثها .

3. سهولة التعافي من الفشل ، فعند إخفاق قرص ما يمكن الوصول إلى البيانات من القرص الثاني (المرآة له / المناظر) .

العيب الرئيسي للمستوى-1 من نظام الصفوف المتكررة من الأقراص المستقلة هي التكلفة ، حيث يتطلب مساحة قرص ضعف مساحة القرص الافتراضي الذي يدعمه وبسبب ذلك فإن استخدامه مقصوراً على الأقراص التي تقوم بتخزين بيانات وبرامج النظام وغيرها من الملفات الهامة ، وفي هذه الحالات المستوى-1 من نظام الصفوف المتكررة من الأقراص المستقلة يوفر من الزمن الحقيقي اللازم لنسخ جميع البيانات حيث إنه في حالة حدوث فشل للقرص كل البيانات الهامة متاحة فوراً على الأقراص المرآة/المناظر .



الشكل (9.11) - المستوى-1 (RAID-1) - تكرار كمرة

9.2.3 المستوى-2

المستويان 2 و 3 من نظام الصفوف المتكررة من الأقراص المستقلة يستخدمان تقنية الوصول المتوازي . وفي الصفوف ذات الوصول المتوازي فإن كل الأقراص تساهم في تنفيذ طلب الإدخال/الإخراج ، وعادة ماتم مزمنة مغزل كل مشغلات

9.2.4 المستوى-3

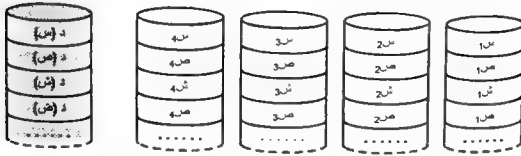
تنظيم المستوى-3 يماثل المستوى-2 ، والفرق هو أن المستوى-3 يتطلب إضافة قرص واحد فقط (تكرار قرص) بغض النظر عن كبر مصفوفة الأقراص . المستوى-3 يستخدم الوصول المتوازي للبيانات الموزعة على أجزاء صغيرة ، وبدلاً من رمز تصحيح الأخطاء يتم حساب خانة تماثل بسيطة للخانات الموجودة في نفس الموقع على جميع أقراص البيانات وحفظها في الخانة المناظرة لها في قرص التماثل (المضاف) بحيث ينتج عن ذلك حفظ خانات التماثل للشريط الناتجة من خانات الأجزاء المتناظرة على كل الأقراص ، وخانة التماثل الواحدة نتجت من حساب يضم خانات البيانات الموجودة في نفس الموقع ولكن على أجزاء مختلفة من نفس الشريط (كل جزء خانة) ، وكما هو موضح في الشكل (9.13) .

التكرار : في حالة فشل مشغل القرص فإنه يتم التواصل مع مشغل قرص التماثل، ويعاد بناء البيانات من مشغلات الأقراص المتبقية باستخدام خانات التماثل للشريط وخانات البيانات المتناظرة للأجزاء في الأقراص العاملة (المتبقية) . وعندما يتم إستبدال مشغل القرص الفاشل يعاد تخزين البيانات المفقودة على مشغل القرص الجديد وتستأنف العملية .

في حالة فشل قرص لا تزال كافة البيانات متاحة بشكل يسمى بالصيغة المصغرة . وفي هذا الوضع ، للقراءة فيتم إعادة إنشاء البيانات المفقودة على السريع باستخدام حساب يستغل خانة التماثل وبقيّة خانات البيانات المتبقية لإعادة إنتاج الخانة المفقودة . وعندما تتم الكتابة في هذا الوضع يجب الحفاظ على تطابق خانة التماثل الجديدة (المنتجة من الأقراص العاملة) مع السابقة حتى يمكن إنشاء بيانات كاملة في وقت لاحق .

للمرور إلى صيغة العمل الطبيعي يتطلب ذلك إستبدال القرص الفاشل ويتم إعادة إنشاء كامل محتوياته على القرص الجديد .

الأداء : لأن البيانات مُجزّنة في أجزاء صغيرة جداً ، فالمستوى-3 يمكنه تحقيق معدلات نقل بيانات عالي جداً ، وأي طلب إدخال/إخراج ينطوي على نقل متوازي للبيانات من كافة أقراص البيانات ، ويلاحظ التحسن في الأداء خاصة عند نقل كميات كبيرة من البيانات ، ولكن من جهة أخرى فإن تنفيذ طلب إدخال/إخراج واحد فقط يُحد من الأداء .



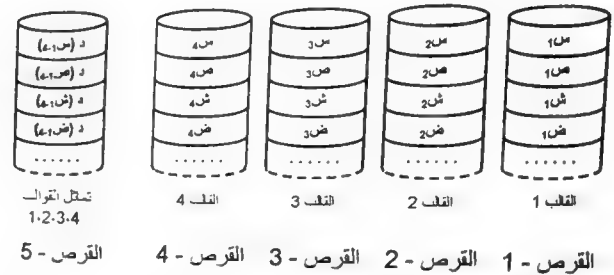
القرص - 1 القرص - 2 القرص - 3 القرص - 4 القرص - 5

الشكل (9.13) - المستوى-3 (RAID-3) - تكرار بحفظ شفرة التحكم بالأخطاء (خانات تماثل متداخلة - للأجزاء بالكامل)

9.2.5 المستوى-4

في مستويات من 4 إلى 6 تمت الاستفادة من تقنية الوصول المستقل . وفي الصفوف المستقلة الوصول كل قرص عضو يعمل بشكل مستقل بحيث يمكن لطلبات إدخال/إخراج منفصلة أن تؤدي بالتوازي . للسبب السالف الذكر فإن الصفوف المستقلة الوصول هي أكثر ملائمة للتطبيقات التي لها معدل طلبات إدخال/إخراج مرتفعة ونسباً أقل ملائمة للتطبيقات التي تتطلب معدلات نقل بيانات عالية .

كما هو الحال في باقي أنظمة الصفوف المتكررة من الأقراص المستقلة يتم استخدام أسلوب تشريط البيانات . وفي حالة المستوى-4 إلى المستوى-6 الأجزاء كبيرة نسبيا . في المستوى-4 يتم حساب شريط التماثل خانة بخانة من خلال شريط البيانات (الأجزاء) المناظر لها في كل اقراص البيانات ، وتخزن خانات التماثل في الشريط المناظر على قرص التماثل ، وكما هو موضح في الشكل (9.14) . المستوى-4 ينطوي على ضريبة كتابة عندما يتم تنفيذ طلب كتابة إدخال/إخراج صغير الحجم ، ففي كل مرة تحدث كتابة يجب تحديث البيانات وكذلك خانات التماثل المناظرة (الشريط) .

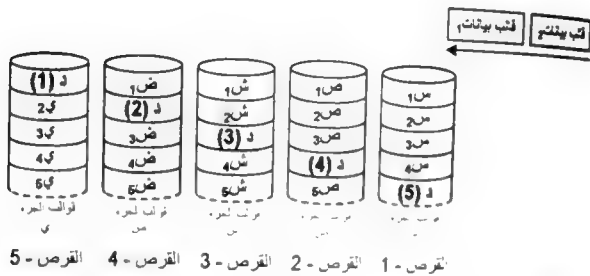


الشكل (9.14) - المستوى-4 (RAID-4) - تكرار بحفظ شفرة التحكم بالأخطاء (خانات تماثل متداخلة - بمستوى قالب)

9.2.6 المستوى-5

المستوى-5 منظم بشكل مشابه إلى المستوى-4 ، والفرق هو أن المستوى-5 يوزع شرائط التماثل على كافة الأقراص ، والطريقة النموذجية لذلك هو أسلوب حلقة روبين ، وكما هو موضح في الشكل (9.15) . فعدد محدد من الأقراص فإن شريط التماثل - ن يوضع على قرص مختلف عن الذي يحتوى أجزاء الشريط - ن ويتم

تكرار النمط بعد ذلك . إن توزيع شرائط التماثل على كافة المشغلات (الأقراص) يجب احتمال خطر عنق الزجاجة بالنسبة للإدخال/الإخراج والموجود في المستوى-4 .



الشكل (9.15) - المستوى-5 (RAID-5) - تكرار بحفظ شفرة التحكم بالأخطاء (خانات تماثل متداخلة - بمستوى قالب - موزع)

9.2.7 المستوى-6

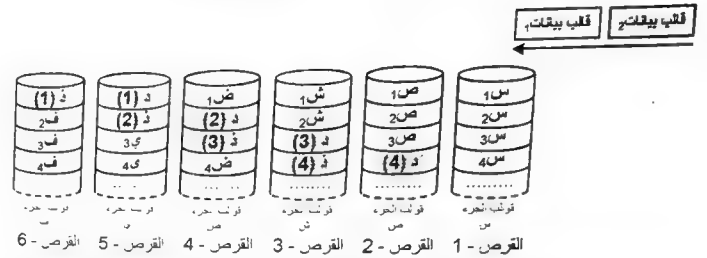
في نظام المستوى-6 فإن حساب التماثل يتم بطريقتين مختلفتين وتخزن في قوالب منفصلة على أقراص مختلفة ، وهكذا فإن نسق نظام المستوى-6 الذي يتطلب عدد ن - قرص لبيانات مستخدم يتكون فعليا من ن+2 - قرص ، والشكل (9.16) يوضح ذلك .

لقد دما خوارزميتان مختلفتين لفحص بيانات ، وإحدهما هي حساب منطق بوابة أوالمصرية (XOR) المستخدمة في المستوى-4 والمستوى-5 ، والأخرى هي خوارزمية مستقلة لفحص البيانات ، وهذا يمكن من إعادة إنشاء البيانات حتى إذا فشل قرصين يحتويان على بيانات المستخدم .

الجدول (9.4) أ - ملخص لمقارنة المستويات السبعة من نظام الصفوف المتكررة من الأقراص المستقلة (RAID)

المستوى	المميزات	العيوب	الإستخدام
0	أداء الإدخال/الإخراج تحسن كثيرا وذلك بتوزيع حمل الإدخال/الإخراج على عدة قنوات ومشغلات (الأقراص) لا يتضمن تعقيدات حساب التماثل تصميم بسيط سهل الإنجاز	الفشل في مشغل قرص واحد ينتج عنه فقدان كل البيانات في الصفوف	إنتاج وإعداد الفيديو. إخراج الصور. لتطبيقات تتطلب معدل بيانات كبير.
1	تكرار للبيانات يصل الى 100% بحيث لا توجد حاجة لإعادة بناء البيانات في حالة فشل القرص ، تنسخ البيانات من القرص المكرر في بعض الحالات (RAID-0) يمكنه تحمل فشل عدة أقراص بالتوازي من أبسط أنظمة (RAID) الجزئية للتخزين في التصميم.	الأعلى نفقة من حيث الأقراص في جميع أنواع أنظمة (RAID) - غير عملي	الأنظمة المحاسبية المالية التمويل. أى تطبيق يتطلب أنظمة ذات جهورية عالية ومتوفر دائما
2	يمكنه نقل البيانات بمعدل عالي جداً مع معدل نقل عالي نسبة البيانات الى شفرة تصحيح البيانات. نسبيا تصميم المتحكم بسيط مقارنة بنظام (RAID) 3 و 4 و 5.	نسبة شفرة تصحيح البيانات بالقرص الى بيانات القرص عالية جدا مع حجم كلمة صغير - غير عملي.	غير تجارى تم إنجازه ولكنه لم يسوق.
3	معدل نقل بيانات القراءة/الكتابة عالي جداً. فشل القرص له تأثير عالي على الخرج. نسبة شفرة تصحيح البيانات بالقرص الى بيانات القرص منخفضة - كفاءة عالية.	في أحسن الأحوال معدل العمل مساوى لقرص فردى. تصميم المتحكم متوسط التعقيد.	إنتاج الفيديو والبث المباشر. إخراج الصور. إخراج الفيديو. أى تطبيقات تحتاج خرج عالي.

من ميزات المستوى-6 هو أنه يقدم إمكانية عالية جداً لتوفر البيانات ، فثلاثة أقراص يجب أن تقبل في غضون فترة متوسطة زمن الإصلاح (MTTR) لكي يتسبب ذلك في فقدان البيانات . ومن جهة أخرى يتحمل نظام المستوى-6 ضريبة كتابة القوالب الكبيرة لأن كل كتابة تؤثر في قالبين إثنين .



الشكل (9.16) - المستوى-6 (RAID-6) - تكرار بحفظ شفرة التحكم بالأخطاء (خانات تماثل متداخلة - بمستوى قالب - موزع - مزدوج)

مقارنة مختصرة للمستويات السبعة من نظام الصفوف المتكررة من الأقراص المستقلة وتشمل المميزات والعيوب ومجالات الإستخدام يبينها الجدول (9.4) حيث يُعرض كل مستوى مع ذكر ميزاته وعيوبه وإستخداماته .

الجدول (9.4 - ب) - ملخص لمقارنة المستويات السبعة من نظام الصفوف المتكررة من الأقراص المستقلة (RAID)

المستوى	المميزات	العيوب	الاستخدام
4	ذو معدل عمليات قراءة للبيانات عالي جداً. نسبة شفرة تصحيح البيانات بالقرص إلى بيانات القرص منخفضة - كفاءة عالية	تصميم المتحكم معقد ذو معدل عمليات كتابة للبيانات سيئ. في حالة فشل قرص يصعب إعادة بناء البيانات.	غير تجارى تم أنجازه ولكنه لم يسوق
5	الأعلى من حيث معدل عمليات قراءة البيانات. نسبة شفرة تصحيح البيانات بالقرص إلى بيانات القرص منخفضة - كفاءة عالية.	الأعقد من حيث تصميم المتحكم في حالة فشل قرص يصعب إعادة بناء البيانات	الخوادم وأنظمة الملفات، خوادم قواعد البيانات، خوادم البريد الإلكتروني، والأخبار وشبكة المعلومات، الخوادم المحلية أكثر مستويات (RAID) استخداماً
6	يوفر أعلى مستوى تحمل لخطأ بيانات ويمكنه أن يتغلب على فشل متوازي في عدة مشغلات.	تصميم المتحكم عالي التعقيد. التعقيد في حساب التماثل عالي جداً	حل نموذجي للأنظمة الخاصة بالمهام الحرجة.

9.3 سواقة الحالة الصلبة (SSD)

من أهم التطورات الأخيرة في عمارة نظام الحاسب هو الاستخدام المتزايد لسواقات الحالة الصلبة (Solid State Drive-SSD) لمساندة أو حتى استبدال سواقات الأقراص الصلبة (HDD) وذلك بحيث تستخدم كذاكرة ثانوية داخلية وخارجية. ويشير مصطلح الحالة الصلبة إلى دوائر إلكترونية بنيت بعناصر شبه موصله،

سواقة الحالة الصلبة هي جهاز ذاكرة مصنوع من مكونات الحالة الصلبة التي يمكن استخدامها كبديل لسواقة القرص الصلب (HDD). وحاليا سواقات الحالة الصلبة متوفرة في الأسواق وكذلك يشيع الآن استخدام نوع من الذاكرة الإلكترونية الشبه موصلة تعرف بالذاكرة الوميضية (Flash Memory).

وفي هذا القسم سنعرض أولاً مقدمة للذاكرة الوميضية وبعد ذلك ننظر في استخدامها كنوع من سواقات الحالة الصلبة.

9.3.1 الذاكرة الوميضية

الذاكرة الوميضية هي نوع من الذاكرة الإلكترونية الشبه موصلة وهي موجودة منذ عدة سنوات، وتستخدم في العديد من المنتجات الإلكترونية الإستهلاكية بما في ذلك الهواتف الذكية وأجهزة نظام تحديد المواقع العالمي (GPS) ومشغلات الموسيقى (MP3)، والكاميرات الرقمية، وأجهزة الناقل التسلسلي العام (USB). وفي السنوات الأخيرة تطورت تكلفة وأداء الذاكرة الوميضية لدرجة أنه أصبح من الممكن استخدامها كبديل لسواقات الأقراص الصلبة (HDD).

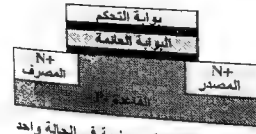
ويوضح الشكل (9.17) طريقة العمل الأساسية للذاكرة الوميضية، وعلى سبيل التوضيح الشكل (9.17 - أ) يصور كيفية عمل الترانزستور، فالترانزستور مصنوع من عناصر تستخدم خصائص أشباه الموصلات بحيث أن تطبيق جهد صغير على البوابة يمكن من التحكم في تدفق تيار كبير ما بين المصدر والمصرف.

في خلية الذاكرة الوميضية تُضاف بوابة ثانية إلى الترانزستور وتسمى بالبوابة العائمة وذلك لأنها معزولة بطبقة أكسيد رقيقة. بدايةً، لا تتدخل البوابة العائمة في عمل الترانزستور (الشكل 9.17 - ب)، وفي هذه الحالة تمثل الخلية الثنائي 1،

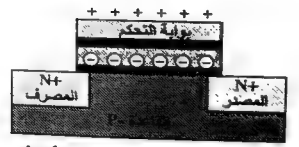
وعند تطبيق جهد كبير عبر طبقة الأكسيد يسبب ذلك أن الإلكترونات تخترقها وتُصَبَّح محصورة على البوابة العائمة وتظل كذلك حتى ولو تم فصل الطاقة الكهربائية (الشكل 9.17 - ج) ، وفي هذه الحالة تمثل الخلية الثنائي 0 . وحالة الخلية يمكن قراءتها باستخدام دوائر خارجية تختبر ما إذا كان الترانزستور يعمل أم لا ، وتطبيق جهد كبير في الاتجاه المعاكس يزيل الإلكترونات من البوابة العائمة وتعود إلى حالة تمثيل الثنائي 0 .



(أ) - بنية الترانزستور



(ب) - خلية ذاكرة وميضية في الحالة واحد



(ج) - خلية ذاكرة وميضية في الحالة صفر

الشكل (9.17) - عمل الذاكرة الوميضية

هناك نوعان مميزان من الذاكرة الوميضية ويشار إليهما بمنطق نفى-الجمع (NOR) و منطق نفى-الضرب (NAND) . ففي الذاكرة الوميضية من نوع منطق نفى-الجمع (NOR) الوحدة الأساسية في التواصل هي خانة ثنائية ، وتنظيمها المنطقي يشابه منطق دائرة نفى-الجمع المنطقية (NOR) . والذاكرة الوميضية من نوع منطق نفى-الضرب (NAND) الوحدة الأساسية في التواصل

في 16 أو 32 خانة ثنائية وتنظيمها المنطقي يشابه منطق دائرة نفى-الضرب المنطقية (NAND) .

تُوفّر الذاكرة الوميضية من نوع منطق نفى-الجمع (NOR) الوصول العشوائي للبيانات وبسرعة عالية ، ويمكنها قراءة وكتابة البيانات إلى مواقع محددة ، وكذلك يمكنها التأشير وإسترجاع البيانات بالخانة . وتستخدم الذاكرة الوميضية من نوع منطق نفى-الجمع (NOR) في تخزين برنامج نظام تشغيل الهاتف الخليوي وكذلك في تخزين برنامج نظام البدء (BIOS) والذي يعمل عند بدء تشغيل أجهزة الحاسب المعتمدة على نظام ويندوز .

وأما الذاكرة الوميضية من نوع منطق نفى-الضرب (NAND) فهي تُقرأ وتكتب في قوالب صغيرة وهي مستخدمة في السواقات الوميضية بالناقل التسلسلي العام (USB) وبطاقات الذاكرة (في الكاميرات الرقمية ومشغلات الموسيقى ، الخ) وسواقات الحالة الصلبة ، وتوفر الذاكرة الوميضية من نوع منطق نفى-الضرب (NAND) كثافة بيانات أعلى من نوع منطق نفى-الجمع (NOR) وكذلك سرعة كتابة أكبر ، وفي الذاكرة الوميضية من نوع منطق نفى-الضرب (NAND) لا يتوفر الوصول العشوائي للبيانات بناءً على عنوان خارجي (من ناقل العنوانين) لذلك يجب قراءة البيانات على أساس قوليبي (المعروف أيضاً باسم التواصل بالصفحة) حيث يُسمح كل قالب من مئات إلى الآلاف من الخانات الثنائية.

9.3.2 مقارنة ما بين السواقة الوميضية والسواقة القرصية

كلما انخفضت تكلفة سواقات الذاكرة الوميضية وزاد أداؤها ، وزادت كثافة خانات البيانات المخزنة عليها أصبحت أكثر تنافسية مع سواقات الأقراص الصلبة ، ويبين الجدول (9.5) نموذج لمقارنة ما بين الأثنين .

9.3.3 تنظيم سواقة الحالة الصلبة

يوضح الشكل (9.18) منظراً عاماً لمكونات النظام المعماري الشائع لأي نظام سواقة ذاكرة وميضية (SSD). فعلى نظام التشغيل بالحاسب المضيف إستدعاء برنامج نظام الملفات للوصول إلى البيانات الموجودة على السواقة وبدوره برنامج نظام الملفات يستدعي برنامج مشغل الإدخال/الإخراج. وبرنامج مشغل الإدخال/الإخراج يوفر إمكانية وصول المضيف الى منتج معين من سواقات الذاكرة الوميضية، ويشير عنصر واجهة الربط في الشكل (9.18) إلى الربط المادي والكهربائي مابين المعالج المضيف وجهاز سواقة الذاكرة الوميضية الطرفي، فإذا كان الجهاز هو القرص الصلب الداخلي فواجهة الربط الشائعة هي رابط المكونات الطرفية السريع (PCIe)، أما للأجهزة الخارجية فواجهة الربط الشائعة هي الناقل التسلسلي العام (USB).

بالإضافة إلى واجهة الربط مع النظام المضيف فإن سواقة الذاكرة الوميضية تحتوي على العناصر التالية:

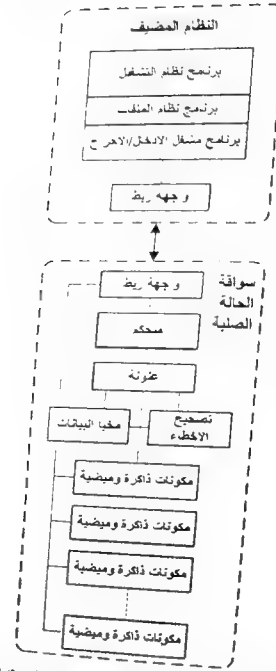
1. متحكم: يوفر مستوى الربط بجهاز سواقة الذاكرة الوميضية وأطار العمل.
2. عنوان: منطق مادي يؤدي وظيفة الاختيار مابين عدة سواقات ذاكرة وميضية.
3. مخبأ البيانات: وحدة ذاكرة عشوائية ذات سرعة عالية تستخدم لتسريع المقارنة وزيادة سرعة نقل البيانات.
4. تصحيح الأخطاء: منطق مادي لاكتشاف الأخطاء وتصحيحها.
5. مكونات الذاكرة الوميضية: شرائح منطق نفي-الضرب (NAND) المكونة لخلايا الحفظ في الذاكرة الوميضية.

سواقات الذاكرة الوميضية لديها المزايا التالية على سواقات الأقراص الصلبة:

1. معدل أداء عالي لعمليات الإدخال/الإخراج في الثانية (IOPS): وهذا يزيد بشكل ملحوظ من أداء أنظمة الإدخال/الإخراج الفرعية.
 2. المتانة: أقل عرضة للصدمات والاهتزازات.
 3. عمر أطول: سواقات الحالة الصلبة ليست عرضة للتآكل الميكانيكي.
 4. استهلاك الطاقة منخفض: سواقات الذاكرة الوميضية تستخدم ما لا يزيد عن 2.1 وات من الطاقة للسواقة، وذلك أقل بكثير من سواقات الأقراص الصلبة ذات حجم مماثل.
 5. أكثر هدوءاً وأبرد في التشغيل: وهي تتطلب مساحة أقل، وتكاليف طاقة منخفضة، ولذلك فهي صديقة للبيئة.
 6. معدل منخفض لزمن الوصول و زمن التأخير: أكثر من 10 مرات أسرع من سواقات الأقراص الصلبة.
- و حالياً، سواقات الأقراص الصلبة تتمتع بميزة التكلفة المنخفضة للخانة وميزة السعة الضخمة نسبة إلى سواقات الذاكرة الوميضية، ولكن هذه الاختلافات تنقلص.

الجدول (9.5) - مقارنة مابين السواقة الوميضية وسواقة القرصية

معدل الأداء / السواقة	سواقة قرصية	سواقة وميضية (NAND)
معدل الإدخال/الإخراج في الثانية	300	قراءة: 45,000 كتابة: 15,000
الخرج (ميغا ثمان / ثانية)	حتى 80	قراءة: +200 كتابة: +100
زمن الوصول العشوائي (ملي ثانية)	4 - 10	0.1
سعة التخزين	حتى 4 تيرا ثمان	حتى 256 غيغا ثمان



الشكل (9.18) - عمارة سواقة الذاكرة الوميضية

9.4 الذاكرة الضوئية

في عام 1983 قُدم منتج من أنجح المنتجات الاستهلاكية : القرص المدمج (Compact Disk-CD) للنظام السمعي الرقمي . القرص المدمج هو قرص غير قابل للمسح يمكنه تخزين أكثر من 60 دقيقة من المعلومات الصوتية على وجه (سطح) واحد . النجاح التجاري الضخم للقرص المدمج مكن من تطوير تقنية

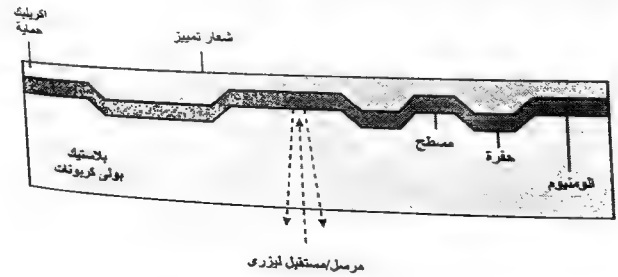
للتخزين الضوئي الرقمي على أقراص بتكلفة منخفضة ، وقد أحدث هذا ثورة في تخزين البيانات على الحاسب . الجنول (96) يقدم مجموعة متنوعة من أنظمة الأقراص الضوئية

الجنول (96) - أنواع القرص الضوئي

- القرص المدمج (CD):**
قرص مدمج غير قابل للمسح لحفظ البيانات السمعية رقمياً . قياسياً فالقرص بقطر 12 سم ، ويسع حوالي 60 دقيقة من الصوت .
- القرص المدمج - للقراءة فقط (CD-ROM):**
قرص مدمج غير قابل للمسح لحفظ بيانات حاسوبية . قياسياً فالقرص بقطر 12 سم ، ويسع حوالي 650 ميغا بايت .
- القرص المدمج - قابل للتسجيل (CD-R):**
مثل القرص المدمج - للقراءة فقط ولكن المستخدم يمكنه الكتابة عليه مرة واحدة فقط .
- القرص المدمج - قابل للكتابة (CD-RW):**
مثل القرص - للقراءة فقط ولكن يمكن للمستخدم مسحه ، والكتابة عليه عدة مرات .
- القرص المتعدد الاستخدام (DVD):**
تقنية تسمح بإنتاج تمثيل رقمي مضغوط لبيانات فيديو ، وكذلك الأحجام الكبيرة من البيانات الرقمية . تستخدم أقراص بقطرين 8 سم و 12 سم ، وبوجهين مزدوجين ويسعة تصل إلى 17 غيغا بايت . النوع الأساسي منها هو للقراءة فقط .
- القرص المتعدد الاستخدام - قابل للتسجيل (DVD-R):**
مثل القرص المتعدد الاستخدام - للقراءة فقط ، ولكن المستخدم يمكنه الكتابة مرة واحدة فقط ، ويستخدم وجه واحد فقط .
- القرص المتعدد الاستخدام - قابل للكتابة (DVD-RW):**
مثل القرص المتعدد الاستخدام - للقراءة فقط ، ولكن يمكن للمستخدم مسحه ، والكتابة عليه عدة مرات ، ويستخدم وجه واحد فقط .
- القرص المتعدد الاستخدام ذو الشعاع الأزرق (Blue-Ray DVD):**
قرص فيديو عالي الوضوح ويوفر سعة تخزينية أكبر من القرص المتعدد الاستخدام ، وذلك باستخدام ليزر 405 نانوميتر . قرص ببطاقة واحدة وبوجه فردي يمكنه أن يحفظ 25 غيغا بايت .

9.4.1 القرص المدمج (Compact Disk-CD)

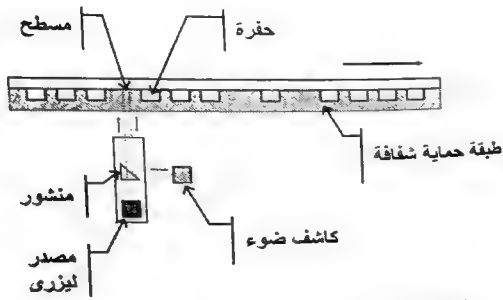
كل من القرص المدمج السمي و القرص المدمج - للقراءة فقط (CD-ROM) يشتركان في تقنية متشابهة ، والفرق الرئيسي هو أن القرص المدمج - للقراءة فقط (CD-ROM) أكثر صلابة وله آلية لتصحيح الأخطاء للتأكد من أن البيانات تم نقلها بشكل صحيح من القرص إلى جهاز الحاسب ، ويتم تصنيع كلا النوعين من الأقراص بنفس الطريقة ، ويصنع القرص من مادة صمغية مثل البولي كربونات. المعلومات تسجل رقمياً (موسيقى أو بيانات حاسوبية) على شكل سلسلة من الحفر المجهرية على السطح البولي كربونات (الشكل 9.19) .



الشكل (9.19) - طريقة عمل القرص المدمج

يتم استرداد المعلومات من القرص المدمج الصوتي أو القرص المدمج - للقراءة فقط بواسطة شعاع ليزر منخفضة الطاقة بمشغل القرص الضوئي . شعاع الليزر يضيء من خلال مادة البولي الشفافة أثناء دوران محرك القرص ، وشدة الضوء الليزري المنعكس تتغير كلما قابلت حفرة . وعلى وجه التحديد ، فإذا سقط شعاع الليزر على حفرة سطحها خشن بعض الشيء ، فإن الضوء سينعكس

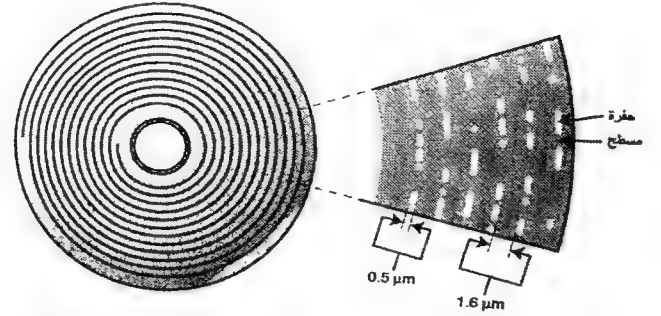
بكثافة منخفضة إلى المصدر . ويطلق على المناطق الواقعة بين الحفر مسطحات ، والمسطح عبارة عن سطح أملس يعكس الضوء الليزري بكثافة أعلى . الانتقال ما بين الحفر والمسطحات يتم الكشف عنه من قبل حساس ضوئي من ثم يتم تحويله إلى إشارة رقمية ، والحساس يختبر السطح في فترات منتظمة . بداية أو نهاية حفرة تمثل (1) ، وعندما لا يحدث أي تغيير في الارتفاع ما بين الفترات يتم تسجيل (0) ، وكما هو موضح في الشكل (9.20) .



الشكل (9.20) - عملية القراءة من القرص المدمج

ولتحقيق مزيد من السعة فإن الأقراص المدمجة لا تنظم المعلومات على مسارات متحدة المركز ، وبدلاً من ذلك ، فالقرص يحتوي على مسار لولبي واحد يبدأ بالقرب من المركز ويدور لولبياً للخارج إلى الحافة الخارجية للقرص ، والقطاعات القريبة للخارج هي بنفس طول التي بالقرب من الداخل (المركز) ، وبالتالي فإن المعلومات معبأة بالتساوي على القرص في مقاطع بنفس الحجم ويتم فحصها بنفس

المعدل عن طريق تدوير القرص بسرعة متغيرة . تتم قراءة الحفر من قبل الليزر في سرعة خطية ثابتة ، فالقرص يدور ببطء أكثر بالقرب من الحافة الخارجية منها بالقرب من المركز ، وهكذا فإن سعة المسار وتأخير التدوير تزداد للمواقع بالقرب من الحافة الخارجية للقرص . والشكل (9.21) يوضح تنظيم المسارات على القرص بحيث تصل سعة البيانات على الأقراص المدمجة لحوالي 680 ميغا ثمان .

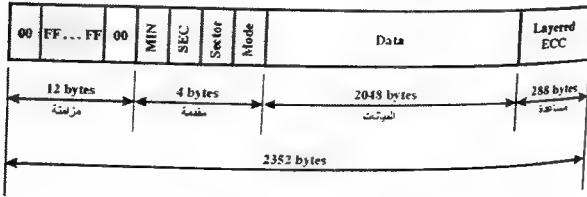


الشكل (9.21) - المسارات اللولبية على القرص المدمج والمسافات البينية

يتم تنظيم البيانات على القرص المدمج كسلسلة من القوالب ، والشكل (9.22) يظهر التنسيق النموذجي للقالب ، ويتكون من الحقول التالية :-

- المزامنة (Sync) : حقل المزامنة يحدد بداية القالب ، ويتكون من 8- خانات من الأصفار $16(00)$ ، و 10 ثمان من الأحاد $16(FF \dots FF)$ ، و 8-خانات من الأصفار $16(00)$.

- المقدمة (Header) : المقدمة تحتوي على عنوان القالب وثمان يبين وضع التخزين على القالب (Mode) . فالوضع (0) يبين أن حقل البيانات فارغ ؛ (1) يحدد استخدام 2048 ثمان للبيانات ورمز تصحيح الأخطاء كبنية للقالب ؛ الوضع (2) يحدد بنية القالب مكونة من 2336 ثمان للبيانات بدون رمز تصحيح الأخطاء .
- البيانات (Data) : بيانات المستخدم .
- مساعدة (Auxiliary) : في الوضع (2) هو عبارة عن بيانات إضافية للمستخدم ، وفي الوضع (1) هو عبارة عن رمز لتصحيح الأخطاء (ECC) من 288 ثمان .



الشكل (9.22) - تنسيق القالب في القرص المدمج

ومع استخدام السرعة الخطية الثابتة فإن الوصول العشوائي يصبح أكثر صعوبة ، بحيث أن تحديد عنوان معين ينطوي على تحريك الرأس إلى منطقة عامة ، ثم تعديل سرعة التدوير لقراءة العنوان ومن ثم إجراء تعديلات طفيفة لإيجاد والتواصل مع قطاع محدد .

الأقراص المدمجة مناسبة لتوزيع كميات كبيرة من البيانات على عدد كبير من المستخدمين ، وذلك بسبب تكلفة عملية الكتابة الأولية ، ولذلك فهي ليست مناسبة

للتطبيقات الفردية . مقارنة مع الأقراص المغناطيسية التقليدية ، فإن الأقراص المدمجة لها ميزتان :-

- القرص المدمج بالمعلومات المخزنة عليه يمكن نسخها بالجملة بتكلفة زهيدة بعكس القرص المغناطيسي . فقاعدة البيانات على القرص المغناطيسي يعاد إنتاجها عن طريق نسخ قرص واحد كل مرة باستخدام محركي أقراص .
 - القرص الضوئي متحرك (قابل للإزالة/الفك) ، وهذا يسمح باستخدام القرص نفسه كأرشيف تخزين ، في حين أن أكثر الأقراص المغناطيسية هي ثابتة (غير قابلة للفك) . المعلومات على القرص المغناطيسي الثابت (الغير قابل للإزالة/الفك) يجب ألا أن تنسخ على وسيلة تخزين أخرى قبل أن يستخدم مشغل القرص من جديد لتخزين معلومات جديدة .
- عيوب القرص المدمج هي :-
- للقراءة فقط ولا يمكن تعديلها .
 - زمن الوصول أطول منه عن محرك الأقراص المغناطيسية ، ويصل إلى نصف ثانية .

9.4.2 القرص المدمج القابل للتسجيل (CD-R)

ولاستيعاب التطبيقات التي تحتاج لنسخ مجموعة من البيانات مرة واحدة أو عدد محدود من المرات تم تطوير قرص مدمج للكتابة مرة واحدة والقراءة أكثر من مرة والمعروف باسم القرص المدمج القابل للتسجيل (CD-R) . ففي القرص المدمج القابل للتسجيل يتم إعداد القرص بحيث يمكن الكتابة عليه لاحقاً مرة واحدة بواسطة شعاع ليزري محدود الشدة ، وبهذا يمكن للمستخدم الكتابة مرة واحدة والقراءة

المتعددة من القرص ، وذلك يتم باستخدام وحدة تحكم بالقرص إلى حد ما أكثر تكلفة منها في القرص المدمج - للقراءة فقط .

وسط القرص المدمج القابل للتسجيل يشبه في القرص المدمج - للقراءة فقط ولكنه ليس متطابق ، وسط القرص المدمج القابل للتسجيل يشمل طبقة صبغية ، ويتم استخدام الصبغة لتغيير الانعكاسية ويتم تفعيلها من خلال ليزر عالي الشدة . والقرص يمكن استخدامه على مشغل الأقراص القابلة للتسجيل أو مشغل الأقراص المدمجة - للقراءة فقط .

9.4.3 القرص المدمج القابل لإعادة الكتابة (CD-RW)

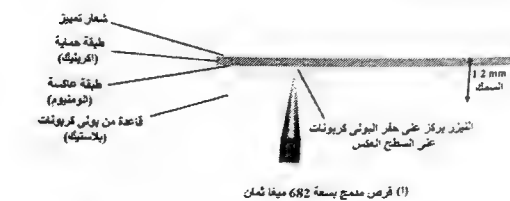
تقنية القرص الضوئي المدمج القابل لإعادة الكتابة (CD-RW) تمكن من إعادة الكتابة عليه مرات عديدة وكما هو الحال مع القرص المغناطيسي . التقنية الضوئية التي مكنت من إعادة الكتابة تسمى تقنية تغيير الطور (Phase change) . فالقرص ذو الطور المتغير يستخدم مواد لها إنعكاسين مختلفين في حالتين طور مختلفتين . هناك حالة غير متبلور للمادة بحيث أن جزيئاتها تظهر سلوك عشوائي مما يعكس الضوء بشكل سيئ ، وحالة أخرى بلورية حيث تشكل سطحاً أملساً مما يعكس الضوء جيداً . ويمكن لشعاع من ضوء الليزر أن يغير حالة المادة من حالة إلى أخرى . والعيوب الرئيسية للأقراص الضوئية متغيرة الطور هو أن المواد تفقد خصائصها المرغوب فيها بالتدريج وبشكل دائم . المواد الحالية يمكن استخدامها لما بين 500000 و 1000000 دورة إعادة كتابة .

القرص المدمج القابل لإعادة الكتابة لديه ميزة إمكانية تكرار الكتابة بحيث يمكن اعتباره وحدة تخزين ثانوية حقيقية ، وعلى هذا النحو فإنه يناسب القرص المغناطيسي .

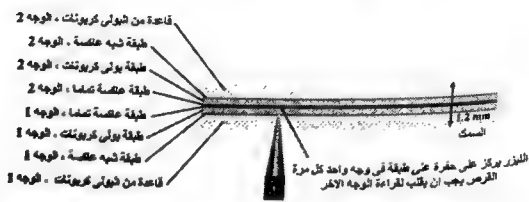
الأقراص من قراءة كل طبقة على حدة . إن استعمال هذه التقنية ضاعف تقريبا من السعة التخزينية للقرص الى 8.5 غيغا ثمان تقريبا ، وأنخفاض انعكاسية الطبقة الثانية يحد من الطاقة التخزينية بحيث لا يتم التوصل إلى مضاعفة كاملة

3. يمكن الأقراص الرقمية المتعددة الاستخدامات - للقراءة فقط أن تكون مزدوجة الوجه في حين أن في القرص المدمج يتم تسجيل البيانات على وجه واحد فقط من القرص ، وهذا يزيد من السعة لتصل حتى 17 غيغا ثمان .

للأقراص الرقمية المتعددة الاستخدامات عدة أنواع ، فمنها قابل للكتابة وكذلك للقراءة فقط (الجدول 9.6).



(أ) قرص مدمج بسعة 682 ميجا ثمان



(ب) قرص (DVD) ، مزدوج الطبقة ، مزدوج الوجه بسعة 17 جيجا ثمان

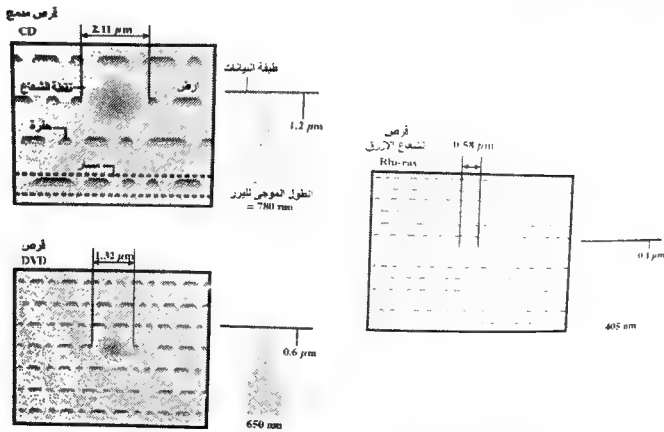
الشكل (9.23) - الأقراص الرقمية المتعددة الاستخدامات والأقراص المدمجة

9.4.4 الأقراص الرقمية المتعددة الاستخدامات (DVD)

الأقراص الرقمية المتعددة الاستخدامات حلت محل أشرطة الفيديو المستخدمة في مسجلات الفيديو (أجهزة تسجيل فيديو المنزلية) واستبدلت الأقراص المدمجة في أجهزة الحاسوب الشخصية والخوادم . الأقراص الرقمية المتعددة الاستخدامات أدخلت الفيديو إلى العصر الرقمي بحيث قدمت أفلام بجودة صورة رائعة ، ويمكن الوصول إليها بشكل عشوائي مثلما في الأقراص المدمجة السمعية والتي يمكن لأجهزة الأقراص الرقمية المتعددة الاستخدامات أن تشغلها أيضا . مع الأقراص الرقمية المتعددة الاستخدامات ذات القدرة التخزينية الضخمة والجودة العالية أصبحت الألعاب الحاسوبية برامج أكثر واقعية والبرامج التعليمية تضمنت مزيداً من الصور والفيديو .

السعة الكبيرة للأقراص الرقمية المتعددة الاستخدامات (DVD) تعود إلى ثلاثة اختلافات عن الأقراص المدمجة (الشكل 9.23) :

1. الخانات الثنائية مخزنة على نحو أكثر ترصفا . فالتباعد بين الحلقات اللولبية على القرص المدمج (CD) هو $1.6 \mu\text{m}$ ، والحد الأدنى للمسافة بين الحفر على طول اللولب هو $0.834 \mu\text{m}$. في حين أن الأقراص الرقمية المتعددة الاستخدامات تستخدم ليزر بطول موجي أقصر وتطبق تباعد للحلقة اللولبية $0.74 \mu\text{m}$ والحد الأدنى للمسافة بين الحفر $0.4 \mu\text{m}$ ، ونتيجة لهذه التحسينات زادت السعة إلى حوالي 4.7 غيغا ثمان .
2. الأقراص الرقمية المتعددة الاستخدامات تستخدم طبقة ثانية من الحفر والمسطحات فوق الطبقة الأولى . فالأقراص الرقمية المتعددة الاستخدامات المزدوجة الطبقة تحتوي على طبقة شبه-عاكسة فوق الطبقة العاكسة وبالمضبط البؤري يمكن للشعاع الليزري في مشغلات هذه



الشكل (9.24) - خصائص أقراص الذاكرة الضوئية

9.5 الشريط المغنط

يستخدم نظام الشريط المغنط نفس تقنيات القراءة والتسجيل في نظم القرص المغناطيسي. فوسط التسجيل هو شريط بوليستر مرن مطلي بمواد قابلة للمغنطة، والطلاء قد يكون بجزيئات من معدن نقي بترابط الخاص أو غشاء معدني مطلي بخارياً.

الشريط ومحركه هو مشابه إلى نظام جهاز التسجيل الصوتي المنزلي، وعرض الشريط يتراوح من 0.38 سم إلى 1.27 سم. اليوم، جميع الأشربة المغنطة توضع في خراطيش أو في بكرات ولكل منها نظام تشغيل خاص بها، وكما هو موضح في الشكل (9.25) والشكل (9.26).

9.4.5 الأقراص الضوئية عالية الوضوح (HD)

تم تصميم الأقراص الضوئية العالية الوضوح (HD) لتخزين فيديو عالي الوضوح ولتوفير قدر أكبر من السعة التخزينية مقارنة بالأقراص الرقمية المتعددة الاستخدامات. لتحقيق كثافة تخزينية عالية تم استخدام ليزر بطول موجي أقصر في النطاق البنفسجي-الأزرق، ونتج عن ذلك أن حفر البيانات التي تشكل الخانات الرقمية 1 و 0 هي أصغر في الأقراص الضوئية العالية الوضوح منها عن الأقراص الرقمية المتعددة الاستخدامات وذلك بسبب قصر الطول الموجي لليزر.

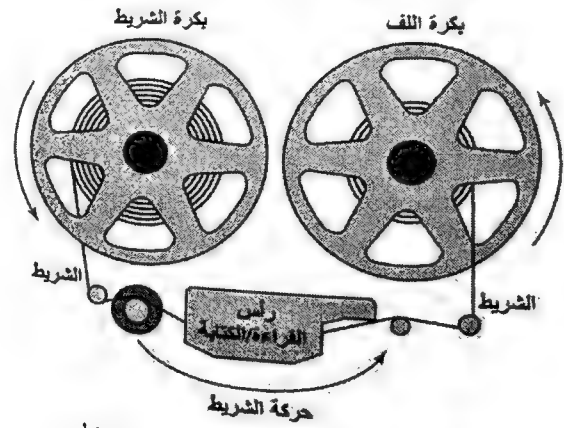
نوعين من الأقراص والتقنيات تتنافسان لنيل قبول السوق:

الأقراص الضوئية العالية الوضوح - متعددة الاستخدامات (HD DVD) والأقراص الرقمية المتعددة الاستخدامات - زرقاء الشعاع (Blue-ray DVD)، وفي نهاية المطاف حققت تقنية الشعاع الأزرق الهيمنة على السوق حيث مكنت من تخزين 15 غيغا ثمان على طبقة واحدة وعلى وجه واحد للقرص.

في تقنية الشعاع الأزرق موضع طبقة البيانات على القرص قريب جداً إلى الليزر (كما هو موضح في الجانب الأيمن في كل رسم بالشكل 9.24)، وهذا مكن من تضيق التركيز البؤري وتقليل الانحراف مما سمح بتصغير الحفر والمسارات. تقنية الشعاع الأزرق يمكنها تخزين 25 غيغا ثمان على طبقة واحدة، وتوجد حالياً ثلاثة إصدارات متوفرة منها: للقراءة فقط (BD-ROM)، وللتسجيل مرة واحدة (BD-R)، والقابلة لإعادة التسجيل (BD-RE).



الشكل (9.25) - خرطوشة الشريط الممغنط



الشكل (9.26) - منظومة بكرة الشريط الممغنط

تنظم البيانات على الشريط في عدد من المسارات المتوازية تُشغل طولياً . ومعظم النظم الحديثة تستخدم التسجيل التسلسلي بحيث توضع البيانات كخانات متتابعة

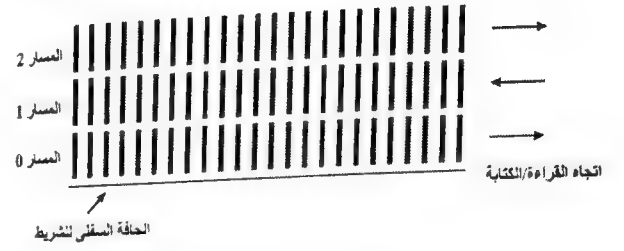
على طول كل مسار ، وكما هو في الأقراص المغناطيسية تتم قراءة البيانات وكتابتها في قوالب متجاورة تدعى السجلات . يتم فصل القوالب على الشريط بفجوات تدعى بينية السجل ويتم تنسيق الشريط بشكل يساعد في تحديد مكان السجلات .

يشار إلى تقنيات التسجيل التقليدية المستخدمة في الأشرطة التسلسلية بالتسجيل **الإنعطافي** . وفي هذه التقنية ، عندما يتم تسجيل بيانات فإن المجموعة الأولى من البيانات يتم تسجيلها على طول الشريط كله ، وعند الوصول إلى نهاية الشريط يتم إعادة موضع الرأس لتسجيل مسار جديد وعلى طول الشريط مرة أخرى ولكن هذه المرة في الاتجاه المعاكس ، وتستمر هذه العملية ذهاباً وإياباً حتى يمتلئ الشريط بالكامل (الشكل 9.27 - أ) . ولزيادة السرعة فإن رأس القراءة-الكتابة قادر على قراءة وكتابة عدد من المسارات المتاخمة في وقت واحد (عادة 2-8 المسارات) . البيانات يتم تسجيلها تسلسلياً على طول كل مسار ، ولكن القوالب المتسلسلة تخزن على مسارات متاخمة وكما هو موضح في الشكل (9.27 - ب) .

مشغل الشريط هو جهاز وصول متابعي ، فإذا تم وضع رأس الشريط على السجل-1 ونريد قراءة السجل-ن ، لابد من قراءة السجلات المادية من 1 إلى ن-1 قبله ، وإذا كان الوضع الحالي للرأس بعد السجل المطلوب ، لا بد من ترجيع الشريط مسافة معينة (نقطة البداية) ونبدأ القراءة للإمام ، فالشريط يتحرك أثناء عملية القراءة أو الكتابة فقط .

مصطلحات مهمة

زمن الوصول	Access Time
زمن النقل	Transfer Time
مسار	Track
الركيزة	Substrate
بيانات مجزئة	Striped Data
التسجيل الانعطافي	Serpentine Recording
زمن البحث	Seek Time
قطاع	Sector
تأخير الدوران	Rotational Delay
قرص متحرك/متنقل	Removable Disk
الصفوف المتكررة من الأقراص المستقلة	RAID
طبق	Platter
حفرة	Pit
ذاكرة ضوئية	Optical Memory
قرص ثابت	Nonremovable Disk
تسجيل متعدد المناطق	Multiple Zoned Recording
قرص برأس متحرك	Movable-Head Disk
مقاومة مغناطيسية	Magnetoresistive
شريط ممغنط	Magnetic Tape
قرص مغناطيسي	Magnetic Disk
مسطح	Land
رأس	Head
فجوة	Gap
قرص مرن	Floppy Disk
قرص برأس ثابت	Fixed-Head Disk
القرص المتعدد الاستخدام - قابل للكتابة	DVD-RW
القرص المتعدد الاستخدام - قابل للتسجيل	DVD-R
القرص المتعدد الاستخدام - للقراءة فقط	DVD-ROM
القرص المتعدد الاستخدام	DVD
أسطوانة	Cylinder
قرص مدمج - قابل للكتابة	CD-RW
قرص مدمج - قابل للتسجيل	CD-R
قرص مدمج - للقراءة فقط	CD-ROM
قرص مدمج	Compact Disk (CD)



(أ) القراءة و الكتابة بطريقة التسجيل الانعطافي

المسار 3	4	8	12	16	20
المسار 2	3	7	11	15	19
المسار 1	2	6	10	14	18
المسار 0	1	5	9	13	17

اتجاه حركة الشريط ←

(ب) موضع القوائم لنظام قراءة/كتابة 4 مسارات بالتوازي

الشكل (9.27) - المميزات النموذجية للشريط الممغنط

رغم أن الشريط الممغنط يعتبر أول نوع من الذاكرة الثانوية ، فإنه لا يزال يستخدم على نطاق واسع لأنه الأقل من حيث التكلفة ، وسرعته الأبطأ في التسلسل الهرمي للذاكرة ، وتقنية الشريط المهيمنة حالياً هي نظام الخرطوشة المعروف باسم الشريط الخطي-المفتوح (LTO) .

Blue-Ray	الشعاع الأزرق
Constant Linear Velocity (CLV)	السرعة الخطية الثابتة
Constant Angular Velocity (CAV)	السرعة الزاوية الثابتة
Flash Memory	الذاكرة الوميضية
Solid State Drive (SSD)	سواقة الحالة الصلبة
Hard Disc Drive (HDD)	سواقة القرص الصلب
Universal Serial Bus (USB)	البث التسلسلي العام
Global Positioning System (GPS)	نظام تحديد المواقع العالمي
MP3	نسق تشفير سمعي
IOPS	عملية ادخال اخراج في الثانية
Write Penalty	ضريبة الكتابة
Parity	تساوي
Mode	وضع
Error Control Code (ECC)	شفرة التحكم بالخطأ
Auxiliary	مساعد مساند
Header	مقدمة
LTO	الشريط الحضي-المفتوح
PCIe	رابض المكونات الضرفية السريع
Synchoronus	متزامن
Record	تسجيل
Serial	تسلسلي
High Definition (HD)	الأقراص الضوئية عالية الوضوح

أسئلة للمراجعة

1. في الذاكرة الخارجية عرف مايلي : المسار والمقطع والأسطوانة والرأس المتحرك والثابتة والتخزين الأنعطافي في الشريط الممغنط ؟ .
 2. ماهي أنواع وخصائص القرص ؟ .
 3. وضع آلية القراءة الكتابية من القرص المغناطيسي ؟ .
 4. وضع العوامل التي تؤثر في سرعة القرص المغناطيسي ؟ .
 5. قرص مغناطيسي به 8 أسطح ذو وجهين ، كل سطح به 512 مسار وكل مسار به 64 مقطع . حجم المقطع 256 كيلو ثمان ، ومتوسط زمن البحث 8 ملي ثانية وزمن التأخير 8.3 ملي ثانية ، ماهي سعة القرص وماهو متوسط زمن التواصل ؟ .
 6. ما الفرق ما بين القرص المدمج (CD) والقرص متعدد الاستخدامات (DVD) وماهو تنسيق القالب على القرص المضغوط ؟ .
 7. ما الفرق بين السرعة الزاوية الثابتة (CAV) والسرعة الخطية الثابتة (CLV) وفيما تستعمل كل منهما ؟ ز
 8. عرف ما المقصود بنظام الصفوف المتكررة من الأقراص المستقلة مع توضيح مستوياتها السبعة .
 9. افترض نظام الصفوف المتكررة من الأقراص المستقلة مكون من 4 مشغلات وكل منها بسعة 200 غيغا ثمان ، ماهي السعة المتوفرة للتخزين لكل من المستوى 0 ، 1 ، 3 ، 4 ، 5 ، و 6 ؟ .
 10. افترض قرص مغناطيسي له 8 أوجه ، 512 مسار لكل سطح و 64 مقطع لكل مسار وسعة المقطع 1 كيلو ثمان . متوسط زمن البحث هو 8 ملي ثانية وزمن الانتقال من مسار الى مسار 1.5 ملي ثانية ومشغل القرص يدور بسرعة 3600 لفة في الثانية ويمكن قراءة المسارات المتتالية في أسطوانة بنون تحريك الرأس .
- أ- ماهي السعة الأجمالية للقرص ؟ .
- ب- ماهو متوسط زمن الوصول ؟ .



الفصل العاشر

وحدات الإدخال/الإخراج



10- وحدات الإدخال/الإخراج

بالإضافة إلى وحدة المعالجة المركزية و وحدات الذاكرة (الداخلية و الخارجية) العنصر الأساسي الثالث في نظام الحاسب هو مجموعة وحدات الإدخال/الإخراج ، فكل وحدة من وحدات الإدخال/الإخراج ترتبط بنقل النظام وتتحكم في واحد أو أكثر من الأجهزة الطرفية . وحدة الإدخال/الإخراج ليست مجرد مجموعة من الروابط الميكانيكية التي تربط جهاز مع ناقل النظام ، ففي الواقع وحدة الإدخال/الإخراج تحتوي على منطق مادي لأداء وظيفة التواصل بين الطرفية أو الجهاز وبقية مكونات نظام الحاسب عبر الناقل .

من أسباب عدم توصيل الأجهزة الطرفية مباشرة إلى ناقل النظام ما يلي :

1. هناك مجموعة متنوعة و واسعة من الأجهزة الطرفية وبأساليب عمل مختلفة ، لذلك ، فإنه من غير العملي دمج المنطق المادي اللازم للتحكم في هذه المجموعة المتنوعة من الأجهزة الملحقة (طرفيات) مع المعالج .
2. معدل نقل البيانات من الأجهزة الطرفية غالبا ما يكون أبطأ بكثير منه في الذاكرة أو المعالج ، وبالتالي ، فإنه من غير العملي إستخدام نظام ناقل عالي السرعة للإتصال مباشرة مع الطرفية .
3. من ناحية أخرى ، فإن معدل نقل البيانات لبعض الأجهزة الطرفية هو أسرع من الذاكرة أو المعالج ، مرة أخرى ، فإن عدم التطابق يؤدي إلى عدم الكفاءة إذا لم تتم إدارته بشكل صحيح .

10.1 الأجهزة الخارجية (الملحقات الطرفية)

يتم إنجاز عمليات الإدخال/الإخراج من خلال تشكيلة واسعة من الأجهزة الخارجية والتي توفر وسائل لتبادل البيانات بين المحيط الخارجي ونظام الحاسب الآلي . الأجهزة الخارجية تُرفق بالحاسب عن طريق رابط وحدة الإدخال/الإخراج (الشكل 10.1) ، ويستخدم الرابط لتبادل إشارات التحكم ، والحالة ، والبيانات بين وحدة الإدخال/الإخراج والجهاز الخارجي ، وغالبا ما يشار للجهاز الخارجي المتصل بوحدة الإدخال/الإخراج كجهاز ملحق أو ببساطة طرفية .

على نطاق واسع يمكننا تصنيف الأجهزة الخارجية إلى ثلاث فئات :

- المتعامل مع الأنسان : مناسبة للتواصل مع مستخدم الحاسب .
- المتعامل مع الآلة : مناسبة للتواصل مع المعدات و الأجهزة .
- الاتصالات : مناسبة للتواصل مع الأجهزة البعيدة .

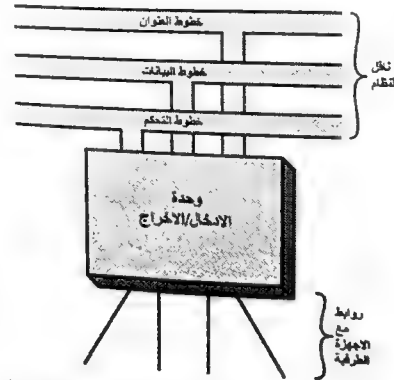
أمثلة على الأجهزة المتعامل مع الانسان هي طرفية عرض الفيديو (VDTs) والطابعات . وأمثلة على الأجهزة المتعامل مع الآلة هي القرص المغناطيسي وأنظمة الشريط المغناطيسي ، وأجهزة الاستشعار والمشغلات الميكانيكية ، مثل تطبيقات الرجل الآلي . ولاحظ أننا ننظر للقرص وأنظمة الشريط كأجهزة للإدخال/الإخراج في هذا الفصل بينما في الفصل (9) نظرنا إليها كأجهزة ذاكرة خارجية ، فمن وجهة نظر وظيفية هذه الأجهزة هي جزء من التسلسل الهرمي للذاكرة ، وقد تمت مناقشة إستخدامها في الفصل (9) ، ومن وجهة نظر هيكلية أو بنائية فإنه يتم التحكم في هذه الأجهزة عن طريق وحدات الإدخال/الإخراج وهذا ما سنتطرق إليه في هذا الفصل.

4. الملحقات غالبا ما تستخدم بيانات مختلفة الأشكال ، والأصوال ، والتسبيقات عن الحاسب المرفقة به .

بالتالي كانت هناك الحاجة الى وحدة الإدخال/الإخراج ، ولوحدة الإدخال/الإخراج وظيفتين رئيسيتين (الشكل 10.1) :

- الربط مع المعالج والذاكرة عن طريق ناقل النظام .
- الربط مع واحدة أو أكثر من الأجهزة الطرفية بوصلات بيانية خاصة .

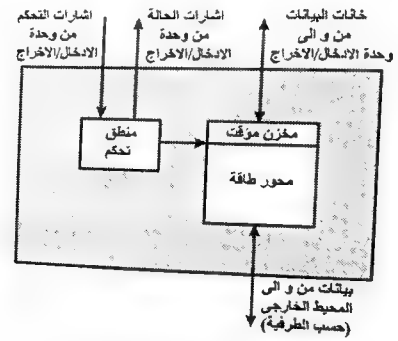
نبدأ هذا الفصل بمناقشة وجيزة عن الأجهزة الخارجية ، تليها لمحة عامة عن بنية ووظيفة وحدة الإدخال/الإخراج ، ثم ننظر إلى الطرق المختلفة التي تُمكن وحدة الإدخال/الإخراج من تأدية وظيفتها بالتعاون مع المعالج والذاكرة : ربط مكونات النظام الأخرى مع وحدة الإدخال/الإخراج . وأخيرا ، ندرس الربط الخارجى مع وحدة الإدخال/الإخراج وما بين وحدة الإدخال/الإخراج والعالم الخارجي .



الشكل (10.1) - النموذج العام لوحدة الإدخال/الإخراج

أجهزة الاتصالات تسمح لجهاز الحاسب بتبادل البيانات مع جهاز آلي بعيد ، والذي قد يكون جهاز يتعامل بشرياً مثل الطرفية ، أو جهاز مقروء ألياً ، أو حتى حاسب آخر .

بعبارة عامة جداً فإن طبيعة الجهاز خارجي يوضحها الشكل (10.2) . والربط مع وحدة الإدخال/الإخراج يتم في شكل إشارات التحكم ، وإشارات الحالة ، وإشارات البيانات .



الشكل (10.2) - الرسم تخطيطي لجهاز خارجي

إشارات التحكم تحدد الوظيفة التي سوف يؤديها الجهاز مثل إرسال البيانات إلى وحدة الإدخال/الإخراج (إدخال أو قراءة) ، أو قبول البيانات من وحدة الإدخال/الإخراج (إخراج أو الكتابة) ، أو تقرير حالة ، أو إجراء بعض وظائف التحكم الخاصة بالجهاز (على سبيل المثال تموضع رأس القرص) . البيانات هي على شكل مجموعة من الخانات الثنائية لإرسالها إلى أو إستقبالها من وحدة

الإدخال/الإخراج . إشارات الحالة تشير إلى حالة الجهاز ، مثل إشارة مستعد/غير مستعد وذلك لإظهار ما إذا كان الجهاز جاهز لنقل البيانات أم لا .

المنطق المادي للتحكم (المتحكم) المقرن مع الجهاز يتحكم في عمل الجهاز إستجابة لتوجيهات وحدة الإدخال/الإخراج . محوّر الطاقة (Transducer) يحول البيانات من شكل كهربائي إلى أشكال أخرى من الطاقة أثناء الإخراج ، ومن أشكال أخرى إلى شكل كهربائي (إشارة كهربائية) أثناء الإدخال . وعادة ، يرتبط المُوخّر مع وحدة تخزين مؤقت للتخزين المؤقت للبيانات التي يتم نقلها مابين وحدة الإدخال/الإخراج والمحيط الخارجي ، ومن الشائع أن يكون حجم المخزن مؤقت من 8 إلى 16 خانة .

سوف ندرس بإيجاز الارتباط بين وحدة الإدخال/الإخراج والجهاز الخارجي لاحقاً . والارتباط بين الجهاز الخارجي والمحيط الخارجي هو خارج نطاق هذا الكتاب ولكن سوف يتم التطرق لبعض الأمثلة الموجزة .

10.1.1 لوحة المفاتيح / المرقاب

الوسيلة الأكثر شيوعاً للتفاعل بين الحاسب والمستخدم هو نسق لوحة المفاتيح / شاشة العرض . فالمستخدم يقوم بالإدخال من خلال لوحة المفاتيح ، والبيانات المدخلة تنقل إلى الحاسب بحيث يمكن أيضاً عرضها مباشرة على الشاشة ، وإضافة إلى ذلك شاشة العرض تقوم بعرض البيانات المخرجة من الحاسب بعد المعالجة . الوحدة الأساسية لتبادل البيانات هي الأحرف ، وكل حرف يمثل برمز وهو عادة بطول 7 أو 8 خانات ثنائية ، والرموز النصية الأكثر إستخداماً هي الأبجدية المرجعية الدولية (IRA) . ويتم تمثيل كل حرف في هذه المدونة بشفرة ثنائية

وحيدة من 8 خانات ، وبالتالي فإنه يمكن تمثيل 128 حرفاً مختلفاً . الأحرف هي نوعين : أحرف طباعة وأحرف تحكم ، والأحرف القابلة للطباعة هي الأحرف الأبجدية والرقمية والخاصة التي يمكن طباعتها على الورق أو عرضها على شاشة العرض . بعض أحرف التحكم لها علاقة بالتحكم في الطباعة أو عرض الأحرف؛ مثال على ذلك إرجاع/إدخال ، وبعض أحرف التحكم الأخرى تهتم بإجراءات الإتصال .

وللإدخال من لوحة المفاتيح فإنه عندما يقوم المستخدم بخفض مفتاح (الضغط عليه) فإنه يولد إشارة إلكترونية يتم تفسيرها من قبل المُحوّل في لوحة المفاتيح وتُترجم إلى نمط من الخانات حسب المقابل لها في المدونة الأبجدية المرجعية الدولية ، ومن ثم يرسل هذا النمط من الخانات إلى وحدة الإدخال/الإخراج في الحاسب ، والحاسب يمكن أن يخزن النص بنفس الرمز . في الإخراج الرمز يُرسل من وحدة الإدخال/الإخراج إلى الجهاز الخارجي ، والمُحوّل في الجهاز يفسر الرمز ويرسل الإشارات الإلكترونية المناسبة لجهاز الإخراج إما لعرض الحرف المشار إليه أو أداء وظيفة تحكم مطلوبة .

10.1.2 مشغل الأقراص

مشغل الأقراص يحتوي على إلكترونيات لتبادل إشارات التحكم وإشارات الحالة وإشارات البيانات مع وحدة الإدخال/الإخراج بالإضافة إلى إلكترونيات للتحكم في عمل آلية القراءة/الكتابة من على القرص .

في القرص ثابت الرأس ، المحوّل قادر على تحويل البيانات من صورتها كأنماط مغناطيسية على سطح القرص المتحرك إلى خانات ثنائية للتخزين المؤقت على الجهاز (الشكل 10.2) . وبالنسبة للقرص المتحرك الرأس فإن المشغل يجب أن

يكون قادراً على تحريك ذراع القرص على سطح القرص شعاعياً للداخل أو للخارج .

10.2 وحدات الإدخال/الإخراج

في هذا القسم سوف نتطرق إلى وظائف وبنية عمل وحدات الإدخال/الإخراج في نظام الحاسب الآلي .

10.2.1 وظيفة وحدة الإدخال/الإخراج

المهام أو المتطلبات الرئيسية لوحدة الإدخال/الإخراج يمكن تلخيصها في التالي :

- التحكم والتزامن .
- الإتصال بالمعالج .
- الإتصال بالجهاز .
- التخزين المؤقت للبيانات .
- كشف الأخطاء .

خلال أي فترة من الزمن فإن المعالج قد يتواصل مع جهاز أو أكثر من الأجهزة الخارجية ويتم ذلك بأنماط عشوائية وحسب حاجة البرمجيات للإدخال أو الإخراج . وبما أن الموارد الداخلية للنظام (مثل الذاكرة الرئيسية وناقل النظام) يتم تقاسمها ما بين عدة أنشطة من بينها التعامل مع البيانات ، ولذلك فإن من وظائف وحدة الإدخال/الإخراج التحكم و التزامن وذلك لتنسيق تنفق مرور البيانات بين الموارد الداخلية والأجهزة الخارجية . فعلى سبيل المثال ، التحكم في نقل البيانات من جهاز خارجي إلى المعالج قد ينطوي على التسلسل التالي من الخطوات :

1. المعالج يستجوب وحدة الإدخال/الإخراج للتحقق من حالة الجهاز المرفق (الجهاز المرتبط بالوحدة).
2. وحدة الإدخال/الإخراج ترد بحالة الجهاز المرفق.
3. إذا كان الجهاز شغلاً ومستعداً للإرسال فإن المعالج يطلب نقل البيانات عن طريق إرسال أمر إلى وحدة الإدخال/الإخراج.
4. وحدة الإدخال/الإخراج تتحصل على وحدة من البيانات (على سبيل المثال 8 أو 16 خانة) من الجهاز الخارجي.
5. يتم نقل البيانات من وحدة الإدخال/الإخراج إلى المعالج.

إذا كان النظام يستخدم الناقل فإن كل التفاعلات بين المعالج و وحدة الإدخال/الإخراج تنطوي على تحكم أو إدارة السيطرة على الناقل (التحكم وتنسيق إستغلال الناقل).

السيناريو المبسط السابق يوضح أيضاً أنه يجب على وحدة الإدخال/الإخراج أن تتواصل مع المعالج ومع الجهاز الخارجي ، والاتصالات بالمعالج تنطوي على ما يلي :

- حل شفرة الأمر : وحدة الإدخال/الإخراج تتقبل الأوامر من المعالج ، وعادة ما ترسل هذه الإشارات على متن ناقل التحكم . على سبيل المثال ، وحدة الإدخال/الإخراج لمشغل الأقراص قد تستقبل الأوامر التالية : قراءة مقطع ، كتابة مقطع ، بحث عن رقم مسار ، ومسح معرف سجل . والأمرين الأخيرين يشملان معاملات يتم إرسالها على متن ناقل البيانات.

■ **البيانات :** يتم تبادل البيانات بين المعالج و وحدة الإدخال/الإخراج بواسطة ناقل البيانات .

■ **تقرير الحالة :** لأن الأجهزة الطرفية بطيئة جداً ، لذلك من المهم معرفة ومتابعة حالة وحدة الإدخال/الإخراج . على سبيل المثال ، إذا تم الطلب من وحدة الإدخال/الإخراج إرسال بيانات إلى المعالج (قراءة) ، فربما لا تكون مستعدة لفعل ذلك لأنها لا تزال تعمل على أمر إدخال/إخراج سابق ، فهذه الواقعة يمكن الإبلاغ عنها بإشارة حالة . إشارات الحالة الشائعة هي مشغول أو جاهز ، وقد يكون هناك أيضاً إشارات للإبلاغ عن حالات أخطاء مختلفة .

■ **التعرف على العنوان :** تماماً كما لكل كلمة في الذاكرة لديها عنوان ، كذلك لكل جهاز ، فلذلك يجب على وحدة الإدخال/الإخراج التعرف على العنوان الوحيد لكل طرفية تتحكم بها ، وعلى الجانب الآخر يجب على وحدة الإدخال/الإخراج أن تكون قادرة على إجراء الاتصالات بالجهاز .

الاتصالات تتضمن أوامر ، ومعلومات عن الحالة ، وبيانات (الشكل 10.2) . ومن المهم الأساسية لوحدة الإدخال/الإخراج هي التخزين المؤقت للبيانات ، والحاجة لهذه الوظيفة أمر واضح حيث أن معدل النقل من/إلى الذاكرة الرئيسية أو المعالج عالي جداً ، وهذا المعدل مرتفع على العديد من الأجهزة الطرفية ويغطي طيفاً واسعاً من السرعات ، ولذلك ترسل البيانات القادمة من الذاكرة الرئيسية إلى وحدة الإدخال/الإخراج في معدل سريع ويتم تخزينها مؤقتاً في وحدة الإدخال/الإخراج ومن ثم ترسل إلى الجهاز الطرفي حسب معدل نقل البيانات الخاصة بالجهاز الطرفي . وفي الاتجاه المعاكس يتم تخزين البيانات مؤقتاً حتى لا ترتبط الذاكرة

في عملية نقل بطيئة ، وبالتالي يجب على وحدة الإدخال/الإخراج أن تكون قادرة على العمل على السرعتين : سرعة الجهاز الطرفي وسرعة الذاكرة ، وبالمثل فإذا كان جهاز الإدخال/الإخراج يعمل بمعدل أعلى من معدل النقل إلى الذاكرة فإن وحدة الإدخال/الإخراج تقوم بعملية التخزين المؤقت التي تحتاج لها .

وأخيراً ، وحدة الإدخال/الإخراج غالباً ما تكون مسؤولة عن إكتشاف الأخطاء والإبلاغ عن هذه الأخطاء في وقت لاحق للمعالج . وهذه الأخطاء تشمل الأعطال الميكانيكية والكهربائية للجهاز (على سبيل المثال : انحشار الورق ، مسار قرص معطوب) . الأخطاء الأخرى تتضمن التغييرات الغير مقصودة لنمط الخانات المرسلة من الجهاز إلى وحدة الإدخال/الإخراج ، ولذلك إحدى طرق إكتشاف الأخطاء تستخدم للكشف عن أخطاء الإرسال ، ومن أبسط الطرق يمكن إستخدام خانة التماثل لكل حرف/كلمة من البيانات . على سبيل المثال ، رمز الحرف في المدونة الأبجدية المرجعية الدولية (IRA) يحتل 7 خانات ، ويتم تخصيص الخانة الثامنة كخانة تماثل للسبع خانات الأولى الخاصة بالبيانات . وعندما تستقبل الخانات الثمانية ، وحدة الإدخال/الإخراج تتحقق من التماثل لتحديد ما إذا كان قد حدث خطأ أم لا في الإرسال وذلك بمقارنة خانة التماثل المنتجة مع المستقبلية .

10.2.2 بنية وحدة الإدخال/الإخراج

وحدات الإدخال/الإخراج تختلف في التعقيد وعدد الأجهزة الخارجية التي يمكن أن تتحكم بها ، والشكل (10.3) يوضح مخطط عام لوحدة الإدخال/الإخراج . الوحدة ترتبط مع باقي الحاسب من خلال مجموعة من خطوط الإشارة (على سبيل المثال: خطوط ناقل النظام) ، والبيانات المنقلة من وإلى الوحدة يتم تخزينها مؤقتاً في مسجل بيانات واحد أو أكثر ، وربما يوجد مسجل حالة أو أكثر يوفر معلومات عن

الحالة الحالية للوحدة ، ومسجل الحالة قد يعمل أيضاً كمسجل مراقبة وذلك لإستقبال معلومات تفصيلية للتحكم من قبل المعالج . منطق التحكم (المتحكم) داخل وحدة الإدخال/الإخراج يتفاعل مع المعالج من خلال مجموعة من خطوط التحكم حيث يستخدم المعالج خطوط التحكم لإصدار الأوامر إلى وحدة الإدخال/الإخراج . أيضاً، بعض خطوط التحكم يمكن أن تستخدم من قبل وحدة الإدخال/الإخراج (على سبيل المثال : للتحكم وإشارات الحالة) .

كذلك يجب على وحدة الإدخال/الإخراج أن تكون قادرة على التعرف وإنشاء عناوين للأجهزة التي تتحكم بها ، فكل وحدة إدخال/إخراج لها عنوان وحيد أو مجموعة وحيدة من العناوين (إذا كانت تتحكم في أكثر من جهاز خارجي) .

وأخيراً ، وحدة الإدخال/الإخراج تحتوي على منطق مادي خاص للربط مع كل جهاز تتحكم به .

وظيفة وحدة الإدخال/الإخراج هي السماح للمعالج بالتعامل مع مجموعة واسعة من الأجهزة الملحقة بطريقة بسيطة ، لذلك هناك تشكيلة واسعة من الخدمات التي يمكن أن تقدمها .

وحدة الإدخال/الإخراج قد تخفي تفاصيل التزامن ، والتنسيق ، والميكانيكية الكهربائية للجهاز الخارجي بحيث أن المعالج يمكن أن يعمل بأوامر قراءة وكتابة بسيطة ، أو ربما بأوامر فتح و غلق ملف . وفي أبسط الصور ، وحدة الإدخال/الإخراج قد تترك الكثير من أعمال التحكم بالجهاز مرئية للمعالج (على سبيل المثال : ترجيع الشريط) .

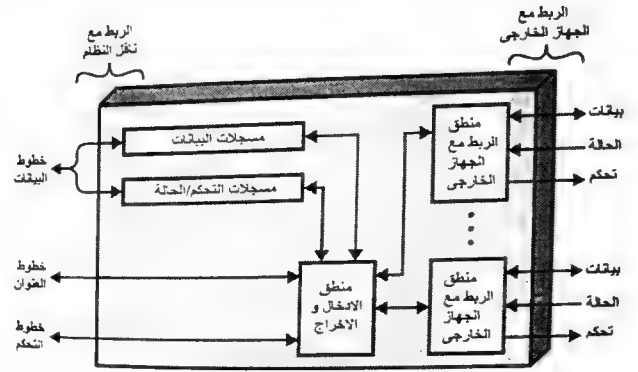
ينفذ المعالج برنامج يُمكنه من التحكم مباشرة في عملية الإدخال/الإخراج ، بما في ذلك استشعار حالة الجهاز ، وإرسال أوامر قراءة أو كتابة ، ونقل البيانات . وعندما يصدر المعالج أمر إلى وحدة الإدخال/الإخراج يجب عليه أن ينتظر حتى تنتهي العملية بالكامل . وفي حالة أن المعالج أسرع من وحدة الإدخال/الإخراج يجب عليه الانتظار وهذا يعتبر إضاعة لوقت المعالج .

التقنية الثانية للإدخال/الإخراج هي باستخدام المقاطعة . في الإدخال/الإخراج باستخدام المقاطعة فإن المعالج يصدر أمراً للإدخال/الإخراج ، ثم يستمر في تنفيذ تعليمات أخرى ، وتتم مقاطعته من قبل وحدة الإدخال/الإخراج عند إكمالها العمل . في كل من الإدخال/الإخراج المُبرمج والإدخال/الإخراج باستخدام المقاطعة فإن المعالج مسئول عن استخراج البيانات من الذاكرة الرئيسية في حالة الإخراج وتخزين البيانات بالذاكرة الرئيسية في حالة الإدخال .

البديل هو التقنية الثالثة للإدخال/الإخراج وتعرف بالوصول المباشر للذاكرة (DMA) وفي هذا الوضع ، وحدة الإدخال/الإخراج والذاكرة الرئيسية تتبادلان البيانات مباشرة دون تدخل المعالج .

الجدول (10.1) - تقنيات الإدخال/الإخراج

الأسلوب	بدون مقاطعة	باستخدام المقاطعة
النقل من وحدة الإدخال/الإخراج إلى الذاكرة بواسطة المعالج	الإدخال/الإخراج المُبرمج	الإدخال/الإخراج بالمقاطعة
النقل المباشر من وحدة الإدخال/الإخراج إلى الذاكرة	---	الوصول المباشر للذاكرة (DMA)



الشكل (10.3) - المخطط العام لوحدة الإدخال/الإخراج

ويشار عادةً لوحدة الإدخال/الإخراج التي تأخذ على عاتقها معظم أعباء معالجة الإدخال/الإخراج بالتفصيل وتقدم واجهة ربط رفيعة المستوى مع المعالج كقناة إدخال/إخراج أو معالج إدخال/إخراج . وحدة الإدخال/الإخراج البدائية جداً والتي تتطلب تحكم تفصيلي تسمى مُتحكم الإدخال/الإخراج أو وحدة مُتحكم الجهاز . وتوجد متحكمات الإدخال/الإخراج عادة في الحواسيب الصغيرة ، وفي حين تستخدم القنوات في الحاسبات الرئيسية .

في التالي ، سوف نستخدم مصطلح عام وهو وحدة الإدخال/الإخراج بصفة عامة وسوف نستخدم مصطلحات أكثر تحديداً عند الضرورة .

10.3 الإدخال/الإخراج المُبرمج

في الأساس توجد ثلاث تقنيات لمعاملات الإدخال/الإخراج ، أولها الإدخال/الإخراج المُبرمج وفيها يتم تبادل البيانات بين المعالج و وحدة الإدخال/الإخراج ، وذلك بأن

يبين الجدول (10.1) العلاقة بين التقنيات الثلاث الخاصة بالإدخال/الإخراج ، في هذا القسم سوف نستكشف الإدخال/الإخراج المبرمج . وسوف نتطرق للإدخال/الإخراج باستخدام المقاطعة والوصول المباشر للذاكرة (DMA) في القسمين التاليين .

10.3.1 نظرة عامة على الإدخال/الإخراج المبرمج

حينما يكون المعالج مستغرقاً في تنفيذ برنامج ما وواجه تعليمة تستلزم إدخال/إخراج يقوم بتنفيذ هذه التعليمة عن طريق إصدار أمر إدخال/إخراج إلى وحدة الإدخال/الإخراج المناسبة . مع الإدخال/الإخراج المبرمج فإن وحدة الإدخال/الإخراج تقوم بتنفيذ الإجراء المطلوب ثم بعد ذلك تقوم بتعليم خانة مناسبة في مسجل الحالة بالوحدة (الشكل - 10.3) ، فوحدة الإدخال/الإخراج لا تقوم بأي إجراء آخر لتنبيه المعالج ، بمعنى آخر إنها لا تقاطع عمل المعالج . وهكذا ، فإنه على عاتق المعالج أن يتحقق بشكل دوري من حالة وحدة الإدخال/الإخراج حتى يكتشف إنتهاء عملية الإدخال/الإخراج .

لشرح تقنية الإدخال/الإخراج المبرمجة ، سوف ننظر لها أولاً من وجهة نظر الأوامر الصادرة من المعالج إلى وحدة الإدخال/الإخراج ، ثم من وجهة نظر تعليمات الإدخال/الإخراج التي ينفذها المعالج .

10.3.2 أوامر الإدخال/الإخراج

لتنفيذ تعليمة ذات صلة بالإدخال/الإخراج على المعالج أن يُصدر العنوان الذي يحدد وحدة الإدخال/الإخراج والجهاز الخارجي (الطرفية) ، ومن ثم أمر

الإدخال/الإخراج . هناك أربعة أنواع من أوامر الإدخال/الإخراج التي قد تستقبلها وحدة الإدخال/الإخراج عند تعاملها مع المعالج :

التحكم : يستخدم لتنشيط الطرفية وإخبارها بما يجب القيام به . فعلى سبيل المثال ، وحدة الشريط المغناطيسي قد تأمر بالتراجع أو التحرك إلى الأمام سجلاً واحداً .

أوامر التحكم مصممة لنوع معين من الأجهزة الطرفية لذلك فهي تختلف باختلاف الطرفية .

الاختبار : تستخدم لاختبار الظروف المختلفة (الحالة) لوحدة الإدخال/الإخراج والأجهزة الطرفية المرتبطة بها . فالمعالج يريد أن يعرف أن الطرفية المطلوبة مدعومة من قبل الوحدة ومتاحة للاستخدام ، وكذلك يريد معرفة ما إذا كانت آخر عملية إدخال/إخراج قد إنتهت بنجاح أو حدث بها أخطاء .

القراءة : تسبب في بدء وحدة الإدخال/الإخراج في الحصول على البيانات (وحدة بيانات) من الطرفية ووضعها في المخزن المؤقت الداخلي (مبين كمسجل بيانات في الشكل - 10.3) ، والمعالج يمكنه بعد ذلك الحصول على البيانات من خلال طلبها من وحدة الإدخال/الإخراج ومن ثم وضعها على متن ناقل البيانات .

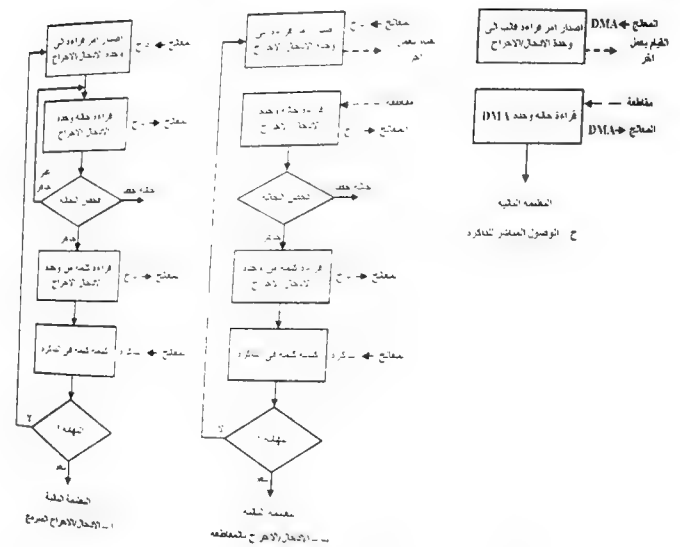
الكتابة : تسبب في قيام وحدة الإدخال/الإخراج بأخذ البيانات (خانة أو كلمة) من ناقل البيانات وأرسال هذه البيانات في وقت لاحق إلى الطرفية .

الشكل (10.4 - أ) يعطي مثلاً على استخدام الإدخال/الإخراج المبرمج لقراءة قالب من البيانات من جهاز طرفي إلى الذاكرة (على سبيل المثال : سجل من شريط مغناطيسي) . فنتم قراءة البيانات التي في كلمة واحدة (16 خانة) في آن واحد ، وعند قراءة كل كلمة يجب أن يظل المعالج في دورة تنقيح الحالة حتى يتأكد أن الكلمة المطلوبة وصلت وموجودة في مسجل البيانات بوحدة الإدخال/الإخراج .

مباشرة (واحد الى واحد) وشكل التعليم يعتمد على الطريقة التي تتم بها معاملة الأجهزة الخارجية .

عندما يشترك المعالج والذاكرة الرئيسية ووحدة الإدخال/الإخراج في ناقل عام ،
هناك وضعان محتملان للعنوان : الذاكرة المسقطية أو المنفصلة .

في أسلوب الإدخال/الإخراج المنفصل فإن الناقل به خط ط للقراءة وأخرى للكتابة بالإضافة ذلك خط تحكم بالإدخال والإخراج ،م الآن يُحدد خط التحكم ما إذا كان

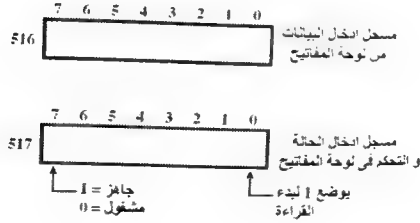


الشكل (10.4) – التقنيات الثلاث لإدخال/إخراج البيانات

10.3.3 تعليمات الإدخال/الإخراج

مع الإدخال/الإخراج المُبرمج ، هناك تطابق وثيق بين التعليمات ذات الصلة بالإدخال/الإخراج التي يَجلبها المعالج من الذاكرة وأوامر الإدخال/الإخراج التي يصدرها المعالج إلى وحدة الإدخال/الإخراج لتنفيذ هذه التعليمات ، بمعنى أنه يمكن مطابقة التعليمات إلى أوامر إدخال/إخراج بسهولة ، وغالبا ما تكون هناك علاقة

هي أنه يُمكن من إستخدام عدد كبير من التعليمات للإدخال/الإخراج ، مما يسمح ببرمجة أكثر فعالية ، والعيب هو أن مساحة قيمة من عناوين الذاكرة يتم إستخدامها للإدخال/الإخراج ، وكلا من أسلوبى الإدخال/الإخراج بالذاكرة المسقطة والمنفصلة شائعى الإستعمال .



العنوان	التعليمة	المعامل	الملاحظات
200	Load AC	"1"	حمل المجمع
	Store AC	517	بدء القراءة من لوحة المفاتيح
202	Load AC	517	احضر بيانات (ثنائية) الحالة
	Branch if Sign = 0	202	استمر بحلقه حتى تجهز
	Load AC	516	حمل البيانات (ثنائية)

(أ) الإدخال/الإخراج المسقط على الذاكرة

العنوان	التعليمة	المعامل	الملاحظات
200	Load I/O	5	بدء القراءة من لوحة المفاتيح
201	Test I/O	5	اختبر الانتهاء
	Branch Not Ready In	201	استمر بحلقه حتى الانتهاء
		5	حمل البيانات (ثنائية)

(ب) الإدخال/الإخراج المنفصل

الشكل (10.5) - الإدخال/الإخراج المسقط والمنفصل

العنوان يشير إلى موقع ذاكرة أو جهاز إدخال/إخراج ، والمجموع الكامل من العناوين قد يكون متاح لكليهما . مرة أخرى ، مع 10 خطوط عنوان فإن النظام يمكنه دعم 1024 موقع ذاكرة و 1024 عنوان للإدخال/الإخراج وذلك لأن مساحة عناوين الإدخال/الإخراج منفصلة عن الذاكرة .

الشكل (10.5) يوضح تقنيتي الإدخال/الإخراج المُبرمج ، فالشكل (10.5 - أ) يبين كيف يبدو ربط جهاز إدخال بسيط مثل طرفية لوحة المفاتيح بإستخدام أسلوب الذاكرة المُسقط . ويفرض عنوان بطول 10 خانات ، مع ذاكرة بحجم 512 خانة (المواقع 0-511) ، وعناوين إدخال/إخراج تصل إلى 512 موقع (المواقع 512-1023) . ويوجد عناوين مخصصين للمدخلات من وحدة لوحة المفاتيح ، فالعنوان 516 يشير إلى مسجل البيانات والعنوان 517 يشير إلى مسجل الحالة والذي يعمل أيضا كمسجل تحكم لتلقي أوامر المعالج .

البرنامج الموضح في الشكل يقرأ 8 خانات (ثمان) من البيانات من لوحة المفاتيح إلى مسجل المجمع في المعالج ، ولاحظ أن المعالج يدور في حلقة حتى تتوفر خانات البيانات .

مع الإدخال/الإخراج المنفصل (الشكل (10.5 - ب)) فإن منافذ الإدخال/الإخراج لا يمكن التواصل معها إلا عن طريق أوامر تحكم إدخال/إخراج خاصة ، والتي بدورها تُفعل خطوط تحكم الإدخال/الإخراج على متن الناقل .

بالنسبة لمعظم أنواع المعالجات هناك مجموعة واسعة نسبيا من التعليمات المختلفة التي تُؤشر للذاكرة . وبإستخدام الإدخال/الإخراج المنفصل لا يوجد سوى عدد قليل من تعليمات الإدخال/الإخراج ، وبالتالي ميزة الإدخال/الإخراج بالذاكرة المُسقط

10.4 الإدخال/الإخراج بالمقاطعة

المشكلة مع الإدخال/الإخراج المبرمج هي أن المعالج عليه الانتظار وقتاً طويلاً حتى تجهز وحدة الإدخال/الإخراج المستهدفة لاستقبال أو إرسال البيانات. والثناء الانتظار على المعالج أن يستكشف مراراً وتكراراً حالة وحدة الإدخال/الإخراج، ونتيجة لذلك فإن مستوى أداء النظام بالكامل يتدهور بشدة. حين ذلك هو أن المعالج يصدر أمر إلى الوحدة ثم ينتقل للقيام ببعض الأعمال السريعة الأخرى ووحدة الإدخال/الإخراج تقاطع المعالج لطلب الخدمة عندما تكون مستعدة لتبادل البيانات مع المعالج، ومن ثم المعالج ينفذ إجراءات نقل البيانات كما سبق لم يصف لعمل السابق.

دعونا الآن ننظر كيف يتم هذا، أولاً من وجهة نظر وحدة الإدخال/الإخراج: في عملية الإدخال فإن وحدة الإدخال/الإخراج تتلقى أمر قراءة من المعالج، وبناءً على ذلك تقوم بقراءة البيانات من الطرفية التي ترتبط بها، وبمجرد توفر البيانات في مسجل البيانات بوحدة الإدخال/الإخراج تقوم الوحدة بإرسال إشارة مقاطعة إلى المعالج عبر خط التحكم، ومن ثم تنتظر الوحدة حتى يتم طلب البيانات الموجودة بها من قبل المعالج، وعندما يتم الطلب تقوم الوحدة بوضع البيانات على متن ناقل البيانات وتستعد لعملية الإدخال/الإخراج الأخرى.

من وجهة نظر المعالج فالإدخال كما يلي: المعالج يصدر أمر قراءة ومن ثم ينصرف إلى فعل شيء آخر (على سبيل المثال: المعالج قد يعمل على عدة برامج مختلفة في نفس الوقت)، وفي نهاية كل دورة تعليمية المعالج يتحقق من حدوث مقاطعات (الشكل - 3.12). وعند حدوث مقاطعة من وحدة الإدخال/الإخراج، المعالج يحفظ سياق البرنامج الحالي (على سبيل المثال: عدد البرنامج ومسجلات

المعالج) ويعالج المقاطعة. وفي هذه الحالة فإن المعالج يقرأ كلمة من البيانات من وحدة الإدخال/الإخراج، بحريته في الكرة، ومن ثم يعيد سياق البرنامج الذي كان يعمل (أو البرنامج الأخرى) ويستأنف العمل.

الشكل (10.4) يبين استخدام الإدخال/الإخراج بالمقاطعة لقراءة قالب من بيانات. وفي هذا مع الشكل (10.4) الإدخال/الإخراج بالمقاطعة هو أكثر كفاءة من الإدخال/الإخراج المبرمج لأنه يحد من الانتظار الذي لا داعي له، ومع ذلك، الإدخال/الإخراج بالمقاطعة لا يزال يستهلك الكثير من وقت المعالج لأن كل كلمة من البيانات نقل من الكرة إلى وحدة الإدخال/الإخراج أو من وحدة الإدخال/الإخراج إلى الكرة يجب أن تمر عبر المعالج.

10.4.1 معالجة المقاطعة

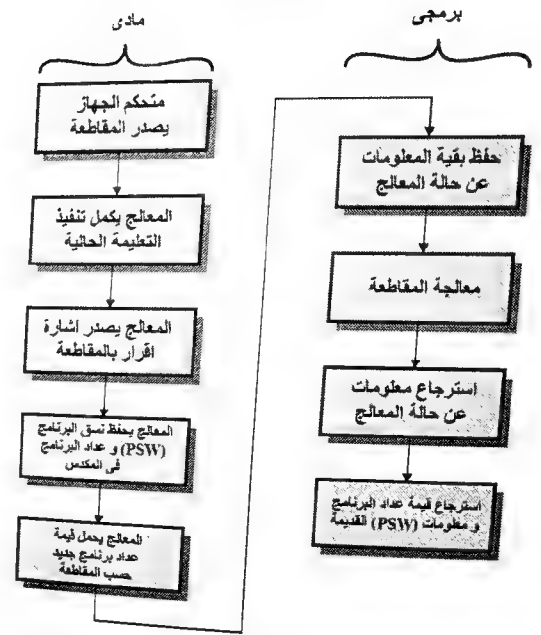
دعونا ننظر إلى دور المعالج في الإدخال/الإخراج بالمقاطعة بمزيد من التفاصيل، ففروع المقاطعة يتسبب في عدد من الأحداث في كل من عتاد وبرمجيات المعالج. ويبين الشكل (10.6) التسلسل النموذجي لمعالجة المقاطعة، فعندما يُنهى جهاز عملية المعالجة يكون قد حدث التسلسل التالي من الأحداث المادية:

1. الجهاز يُصدر إشارة مقاطعة إلى المعالج.
2. المعالج يُنهى تنفيذ التعليمات الحالية قبل الاستجابة إلى المقاطعة، وكما هو مبين في الشكل (3.12).
3. المعالج يختبر المقاطعات ويُحدد ما إذا كانت هناك واحدة أم لا، ويُرسل إشارة أقرار إلى الجهاز الذي أصدر المقاطعة، والإقرار يسمح للجهاز بإزالة إشارة المقاطعة.

٥. يقوم المعالج الآن بتحميل عداد البرنامج بموقع بداية برنامج مناوول/روتين المقاطعة الذي يناسب هذه المقاطعة. واعتماداً على بنية الحاسب وتصميم نظام التشغيل، فقد يكون هناك برنامج واحد لكل نوع من المقاطعات، أو برنامج واحد لكل جهاز ولكل نوع من المقاطعات. إذا كان هناك أكثر من روتين معالجة مقاطعة فيجب على المعالج تحديد أي منها يُنفذ. هذه المعلومات قد تكون في إشارة المقاطعة الأصلية أو قد يصدر المعالج طلباً إلى الجهاز الذي أصدر المقاطعة للحصول على رد يحتوي على المعلومات المطلوبة.

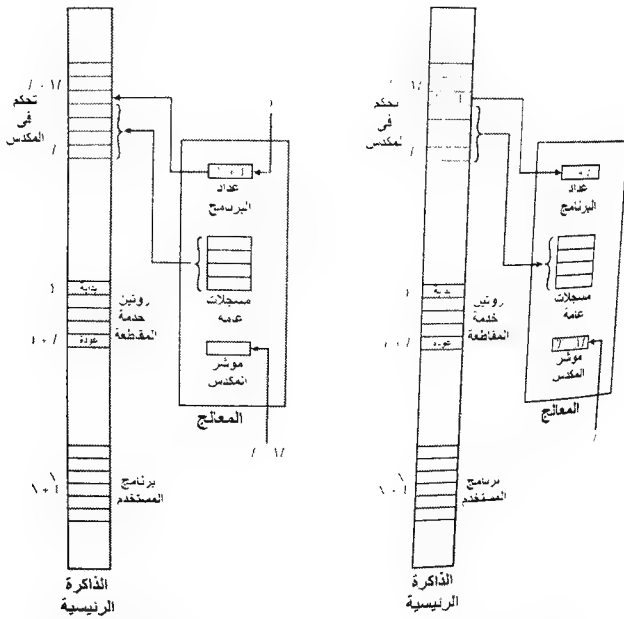
عندما يتم تحميل عداد البرنامج، المعالج يتقدم إلى دورة التعليم التالية، والتي تبدأ بطلب التعليم، ولأن جلب التعليم يُحدد بمحتويات عداد البرنامج الذي تم تحميله مسبقاً بموقع بداية برنامج مناوول/روتين المقاطعة فالنتيجة هي أنه تم نقل التحكم إلى برنامج روتين المقاطعة، وتنفيذ هذا البرنامج ينتج العمليات التالية:

٦. عند هذه النقطة، يتم حفظ عداد البرنامج وكلمة نسق البرنامج (PSW) المتعلقة بالبرنامج المتوقف في مكس النظام، ومع ذلك هناك معلومات أخرى تعتبر جزءاً من حالة البرنامج المتوقف، وعلى وجه الخصوص محتويات مسجلات المعالج يحتاج لحفظها وذلك لأن هذه المسجلات قد يتم استخدامها من قبل روتين المقاطعة، ولذلك فكل هذه القيم بالإضافة إلى أي معلومات أخرى عن حالة المعالج تحتاج إلى حفظ. عادةً، روتين المقاطعة يبدأ بحفظ محتويات كافة المسجلات في المكس، ويبين الشكل (10.7 - أ) مثال بسيط على ذلك. ففي هذه الحالة، تتم مقاطعة برنامج المستخدم بعد التعليم التي في الموقع (N)، ويتم دفع محتويات كافة المسجلات بالإضافة إلى عنوان التعليم التالية (N+1) في المكس، ويتم تحديث مؤشر المكس ليشير إلى



الشكل (10.6) - الكيفية المبسطة لمعالجة المقاطعة

٤. المعالج يُحضر الآن لنقل السيطرة إلى روتين المقاطعة. وللبدء فإنه يحتاج إلى حفظ المعلومات اللازمة لاستئناف البرنامج الحالي عند نقطة المقاطعة. الحد الأدنى من المعلومات المطلوبة هو (أ) حالة المعالج والتي توجد في مسجل يسمى كلمة نسق البرنامج (PSW)، و (ب) موقع التعليم التالية للتنفيذ والتي توجد في عداد برنامج وهذه المعلومات تنفع إلى مكس النظام.



(أ) مقاطعة حدثت بعد التعليمات التي بالموقع (N)

(ب) العودة من المقاطعة

الشكل (10.7) - التغييرات في الذاكرة والمسجلات عند المقاطعة

10.4.2 معالجة الإدخال/الإخراج المتعدد

تبرز قضيتان في إنجاز الإدخال/الإخراج بالمقاطعة . أولا ، لأنه في الأغلب هناك عدد متغير من وحدات الإدخال/الإخراج المختلفة ، فكيف يمكن للمعالج تحديد الجهاز الذي أصدر المقاطعة ؟ ، ثانيا ، إذا حدثت مقاطعات متعددة ، فكيف يمكن للمعالج إتخاذ قرار إتيها يُنفذ ؟ .

القيمة الجديدة للمكس ، ويتم تحديث عداد برنامج ليشير إلى بداية روتين خدمة المقاطعة .

7. بعد ذلك يقوم روتين خدمة المقاطعة بمعالجة المقاطعة ، وهذا يشمل اختبار معلومات الحالة المتعلقة بعملية الإدخال/الإخراج أو حدث آخر سبب في المقاطعة ، وقد يتضمن أيضا إرسال أوامر إضافية أو إقرارات إلى جهاز الإدخال/الإخراج (الذي سبب المقاطعة) .

8. عند انتهاء معالجة المقاطعة يتم إسترداد قيم المسجلات المحفوظة من المكس وإعادة تخزينها في مسجلات المعالج (على سبيل المثال : أنظر الشكل 10.7

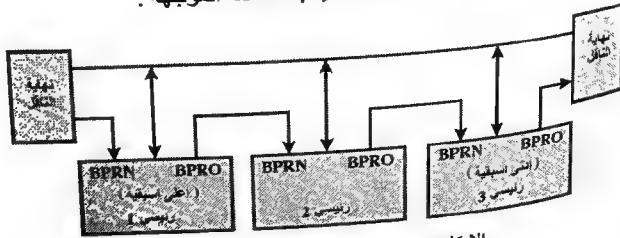
- ب) .

9. في الختام تتم إستعادة قيم كلمة نسق البرنامج (PSW) وعداد البرنامج من المكس ، وينتج عن ذلك أن التعليمات التالية للتنفيذ ستكون من البرنامج المتوقف سابقا .

لاحظ أنه من المهم حفظ كافة المعلومات حول حالة البرنامج المتوقف حتى يُستأنف في وقت لاحق ، وذلك لأن المقاطعة ليست روتين/برنامج جزئي يستدعي من البرنامج ، ولكن المقاطعة يمكن أن تحدث في أي وقت ، وبالتالي في أي لحظة من تنفيذ برنامج المستخدم ، وذلك لأن حدوث المقاطعة لا يمكن التنبؤ به . في الواقع ، قد لا يكون بين البرنامجين (البرنامج المنفذ و روتين خدمة المقاطعة) أي شيء مشترك وقد ينتميان لتطبيقات أو مستخدمين مختلفين .

من سينات الانتخاب البرمجي هو أنه مضيعة للوقت . هناك تقنية أكثر كفاءة وهي استخدام سلسلة خاصة ، وفي الواقع يمكن أن تدعى بالانتخاب المادي ، ومثال على تنظيم سلسلة خاصة موضح في الشكل (10.8) .

في المقاطعات بالانتخاب المادي فإن جميع وحدات د/خ تشترك في خط طلب المقاطعة ، وخط إقرار المقاطعة هو مربوط كسلسلة بين وحدات د/خ ، وعندما ينحس المعالج مقاطعة فإنه يرسل إقرار مقاطعة . وهذه الإشارة تنتشر خلال سلسلة من وحدات د/خ حتى تصل إلى الوحدة التي أصدرت طلب المقاطعة وتستجيب الوحدة الطالبة عادة بوضع كلمة على خط البيانات ، ويشار إلى هذه الكلمة بالموجة ، وهي إما أن تكون عنوان وحدة د/خ أو عنوان وحيد آخر ، وفي كلتا الحالتين يستخدم المعالج الموجه كمؤشر إلى روتين خدمة الجهاز المناسب ، وهذا يجنب الحاجة لتنفيذ روتين خدمة مقاطعة عام أولاً (لتحديد الجهاز المقاطع من ثم تحديد روتين مقاطعته) وتسمى هذه التقنية بالمقاطعة الموجهة .



الشكل (10.8) - تحكم موزع في تسلسل

هناك أسلوب آخر يستخدم المقاطعات الموجهة ، وهو تحكم الناقل . مع تحكم الناقل يجب على وحدة د/خ أولاً كسب السيطرة على الناقل قبل أن تتمكن من تنشيط

لنتظر أولاً لقضية تحديد الجهاز الذي أصدر المقاطعة ، وهناك أربع أنواع عامة من التقنيات هي الشائعة في الاستعمال :

- خطوط مقاطعة متعددة .
- الانتخاب البرمجي .
- سلسلة خاصة (انتخاب مادي ، موجه) .
- تحكم الناقل (موجه) .

النهج الأكثر مباشرة لحل هذه المشكلة هو توفير خطوط مقاطعة متعددة بين المعالج ووحدات د/خ (الإدخال/الإخراج) . مع ذلك ، فإنه من غير العملي تخصيص أكثر من بضعة خطوط ناقل أو دبابيس معالج كخطوط مقاطعة ، ونتيجة لذلك حتى إذا ما تم استخدام خطوط متعددة فمن المحتمل أن كل خط سوف يكون لديه عدة وحدات د/خ مرفقة به ، وهكذا فإن إحدى التقنيات الثلاث الأخرى يجب أن تستخدم لكل خط .

أحد البدائل هو الانتخاب البرمجي . فعندما يكتشف المعالج مقاطعة ، فإنه يقفز إلى روتين خدمة مقاطعة مهمته هي استقصاء كل وحدة د/خ لتحديد أيها تسببت في المقاطعة . وهذا الاستقصاء قد يكون على شكل أمر منفصل (على سبيل المثال : اختبار د/خ) ، وفي هذه الحالة المعالج ينشط خط اختبار د/خ ويضع عنوان معين لوحدة د/خ على خطوط العنوانين ، ووحدة د/خ تستجيب إيجابياً إذا هي التي أحدثت المقاطعة . وبدلاً من ذلك يمكن أن يكون لكل وحدة د/خ مسجل حالة قابل للعنوان ويقوم المعالج بقراءة مسجل الحالة لكل وحدة د/خ لتحديد الوحدة التي أصدرت المقاطعة ، وعندما يتم تحديد الوحدة الصحيحة يقوم المعالج بالقفز إلى روتين خدمة المقاطعة المحدد بذلك الجهاز .

التقنيات المذكورة أعلاه هي لتحديد الوحدة الطالبة ، كما أنها توفر وسيلة لتحديد الأسبقيات عندما يكون هناك أكثر من جهاز واحد يطلب خدمة المقاطعة . في الخطوط المتعددة المعالج يختار خط المقاطعة ذو الأسبقية العليا . مع الانتخاب البرمجي ، الترتيب الذي يتم به إسقاء وحدات د/خ يحدد أسبقياتها ، وبالمثل فإن ترتيب وحدات د/خ في السلسلة يحدد أسبقياتها . وأخيراً ، تحكيم الناقل يوظف الأسبقيات وذلك كما نوقش في الفصل الثالث . ونقدم الآن مثالين على بنيات المقاطعة .

10.4.3 وحدة التحكم بالمعالج 80386
المعالج أنتل - 80386 يوفر خط طلب مقاطعة واحد (INTR) وخط إقرار بالمقاطعة واحد (INTA). ولتمكين المعالج 80386 من التعامل مع مجموعة متنوعة من الأجهزة بإسبقيات مختلفة فيتم ربطه مع متحكم مقاطعة خارجي هو 82C59A ، ويتم توصيل الأجهزة الخارجية مع المتحكم 82C59A ، والذي بدوره يرتبط بالمعالج 80386 .

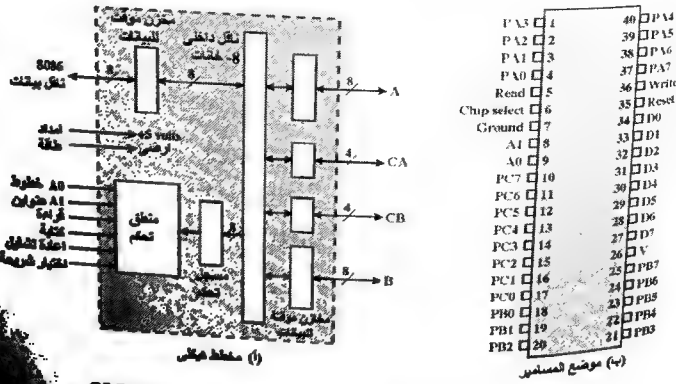
يبين الشكل (10.9) استخدام 82C59A لربط وحدات د/خ متعددة مع المعالج 80386. فالمتحكم 82C59A يمكنه التعامل مع ما يصل إلى ثماني وحدات د/خ، وإذا أردنا التحكم في أكثر من ثماني وحدات نحتاج لترتيب متتالي يمكن من التعامل مع ما يصل إلى 64 وحدة.

الشكل (10.9) - استخدام وحدة تحكم بالمقاطعة أنتل-82C59A

82C59A المتحكم يستخدم وحدة تحكم بالمقاطعة أنتل 82C59A المتحكم يستعمل في إدارة المقاطعات حيث أنه يقبل طلبات المقاطعة من الوحدات داخ المرفقة ، ويحدد المقاطعة الأعلى أسبقية ، ثم ينبيه المعالج عن

الجانب الأيمن من الرسم التخطيطي (10.10 - أ) هو الواجهة الخارجية لأنتل-82C55A ، ويبين الخطوط 24 الخاصة بالإدخال/الإخراج وهي قابلة للبرمجة من قبل المعالج 80386 بواسطة مسجل تحكم .

المعالج 80386 يمكن ان يُعرف قيم لمسجل التحكم بحيث يحدد مجموعة متنوعة من صيغ العمل والترتيبات اللازمة لذلك ، فالخطوط 24 الخاصة بالإدخال الإخراج تقسم إلى ثلاث مجموعات (A, B, C) ، وكل مجموعة تعمل بوصفها منفذ د/خ بطول 8 خانات ، بالإضافة إلى ذلك المجموعة (C) يتم تقسيمها جزئياً إلى مجموعتين (C_A و C_B) لكل منها 4-خانات ، ويمكن إستخدامها جزئياً إلى جنب مع المنفذين (A و B) . والترتيب بهذه الطريقة يجعل خطوط المجموعة (C) تحمل إشارات التحكم والحالة .



الشكل (10.10) - الواجهة الطرفية القابلة للبرمجة لأنتل-82C55A

طريق تنشيط خط (INTR) ، ويُقر المعالج بالمقاطعة عبر خط (INTA) ، وهذا يدفع المتحكم 82C59A إلى وضع معلومات الموجه المناسبة على ناقل البيانات، والمعالج يمكنه بعد ذلك المضي قدماً في معالجة المقاطعة والتواصل مباشرة مع وحدة د/خ لقراءة أو كتابة البيانات .

المتحكم 82C59A قابل للبرمجة ، والمعالج 80386 يحدد نمط الأسبقيات المستخدم عن طريق وضع كلمة تحكم في 82C59A ، وهذا يُمكن من صيغ المقاطعة التالية :

■ متداخلة بالكامل : يتم ترتيب طلبات المقاطعة في أسبقية من 0 (IR0) إلى 7 (IR7) .

■ تدوير : في بعض التطبيقات بعض الأجهزة المقاطعة متساوية الأسبقية ، وفي هذا الوضع الجهاز بعد أن يتحصل على الخدمة تتغير أسبقيته وتصبح الآن في المجموعة .

■ حجب خاص : يسمح هذا للمعالج بأن يمنع المقاطعات عن أجهزة معينة .

10.4.4 الواجهة الطرفية القابلة للبرمجة لأنتل-82C55A

كمثال على وحدة د/خ تُستخدم في الإدخال/الإخراج المُبرمج والإدخال/الإخراج بالمقاطعة نقدم واجهة إنتل الطرفية القابلة للبرمجة 82C55A . أنتل-82C55A مبنية علي شريحة واحدة كوحدة د/خ للأغراض العامة مصممة للإستخدام مع معالج إنتل 80386 ، والشكل (10.10) يوضح المخطط العام لها بالإضافة لأسماء 40 مخرج التي تخص مغلف الشريحة .

جانب الأيسر من الرسم التخطيطي يبين الربط الداخلي مع ناقل المعالج 80386 ، يشمل ناقل بيانات 8- خانات ثنائي الاتجاه (D0 إلى D7) وتستخدم لنقل البيانات من وإلى منافذ د/خ ونقل معلومات التحكم إلى مسجل التحكم ، والخطين الأثنين لعنوان (A0-A1) يحددان أحد منافذ د/خ الثلاثة أو مسجل التحكم ، وعملية نقل البيانات تحدث عندما يتم تنشيط خط اختيار الشريحة (Select Chip) مع أحد خطي القراءة أو الكتابة ، ويستخدم خط التهيئة (Reset) لتهيئة الوحدة .

10.5 الوصول المباشر إلى الذاكرة (DMA)

مع تطور التقنية والحاجة لأساليب تمكن من تحسين كفاءة نظام الإدخال/الإخراج ومن ثم كفاءة نظام الحاسب ككل صممت التقنية الثالثة للإدخال/الإخراج بحيث تتبادل وحدة الإدخال/الإخراج والذاكرة الرئيسية البيانات بدون تدخل المعالج . وسنتطرق في هذا القسم بإيجاز لهذه التقنية .

10.5.1 عيوب الإدخال/الإخراج المبرمج وبالمقاطعة

رغم أن الإدخال/الإخراج بالمقاطعة أكثر كفاءة من المبرمج إلا أنه لا يزال يتطلب مشاركة فعالة من المعالج لكي يتم نقل البيانات مابين الذاكرة و وحدة الإدخال/الإخراج ، كذلك أي انتقال للبيانات يجب أن يمر من خلال المعالج ، لذلك الإدخال/الإخراج المبرمج وبالمقاطعة يعاني من عيبين متواصلين :

1. معدل نقل الإدخال/الإخراج مقيد بمدى إمكانية المعالج باختبار وخدمة الجهاز (الطرفية) .
2. المعالج مقيد في إدارة نقل الإدخال/الإخراج حيث أن العديد من التعليمات يجب تنفيذها لكل عملية نقل إدخال/إخراج (مثال - الشكل 10.5) .

هناك نوع من المفاضلة بين هذين العيبين ، وبافتراض نقل قالب من البيانات فإن استخدام الإدخال/الإخراج المبرمج وتفرغ المعالج لمهمة الإدخال/الإخراج يمكن من نقل البيانات بمعدل عالي نوعاً ما ولكن بتكلفة عدم القيام بأى فعل آخر (من قبل المعالج) ، والإدخال/الإخراج بأسلوب المقاطعة يُحرر المعالج لحد ما من تكلفة معدل النقل .

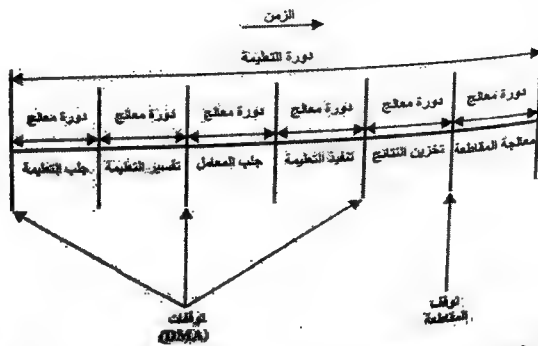
بصفة عامة ، فإن كلتا الطريقتين لهما تأثير سلبي على نشاط المعالج ومعدل النقل على السواء ، ولنقل كميات كبيرة من البيانات مطلوب تقنية أكثر كفاءة وهي الوصول المباشر للذاكرة (Direct Memory Access) .

10.5.2 وظيفة الوصول المباشر للذاكرة

الوصول المباشر للذاكرة ينطوي على وجود وحدة إضافية على ناقل النظام وهي وحدة الوصول المباشر للذاكرة (DMA) . فوحدة الوصول المباشر للذاكرة (الشكل 10.11) قادرة على محاكاة المعالج وتولي السيطرة على ناقل النظام بدلاً من المعالج وذلك بغرض القيام بنقل البيانات من وإلى الذاكرة عبر ناقل النظام ، ولهذا السبب يجب أن تستخدم وحدة الوصول المباشر للذاكرة الناقل فقط عندما لا يحتاج إليه المعالج ، أو تجبر المعالج على تعليق العمل مؤقتاً ، والأسلوب الأخير هو أكثر شيوعاً ويشار إليها باسم سرقة دورة (فترة زمنية) حيث أن وحدة الوصول المباشر للذاكرة في الواقع تسرق دورة (فترة زمنية خاصة) من دورات العمل على الناقل .

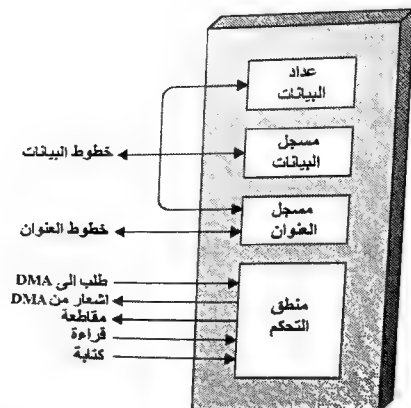
عندما يرغب المعالج في قراءة أو كتابة قالب من البيانات فإنه يصدر أمراً إلى وحدة الوصول المباشر للذاكرة وذلك بإرسال المعلومات التالية إليها :

الشكل (10.12) يُظهر أين يجوز تعليق عمل المعالج في دورة التعلّية، ففي كل حالة يتم تعليق المعالج قبل الحاجة إلى استخدام الناقل، ثم تقوم وحدة الوصول المباشر للذاكرة بنقل كلمة واحدة وتُرجع التحكم إلى المعالج. ولاحظ أن هذا الإجراء ليس مقاطعة حيث المعالج يحفظ السياق ويفعل شيئاً آخر. بتعليق المعالج مؤقتاً لدورة ناقل واحدة هذا يسبب أن المعالج يعمل ببطء أكثر، ومع ذلك ففي حالة نقل كلمات متعددة وحدة الوصول المباشر للذاكرة هي أكثر كفاءة بكثير من الإدخال/الإخراج المُبرمج أو المقاطعة.



الشكل (10.12) - توقعات المقاطعة و وحدة الوصول المباشر للذاكرة أثناء دور
التعليمة

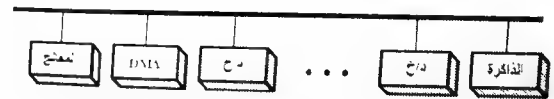
- ما إذا كان الطلب للقراءة أو الكتابة ، وذلك باستخدام خط تحكم القراءة أو الكتابة بين المعالج و وحدة الوصول المباشر للذاكرة .
- عنوان جهاز الإدخال/الإخراج المقصود ويُرسل عبر خط البيانات .
- موقع البداية في الذاكرة للقراءة منه أو الكتابة فيه ويُرسل عبر خط البيانات ويحفظ من قبل وحدة الوصول المباشر للذاكرة في مسجل العناوين .
- عدد الكلمات التي سُنقَرَأ أو سُنكتب وتُرسل عبر خط البيانات وتحفظ في مسجل عداد البيانات .



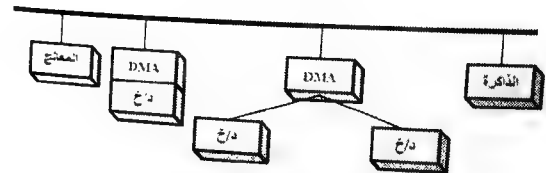
الشكل (10.11) - مخطط نمونجي لوحدة الوصول المباشر للذاكرة

ثم يستمر المعالج في تنفيذ أعمال أخرى ، ومع تقويض وحدة الوصول المباشر للذاكرة لهذه العملية من الإخخال/الإخراج تقوم وحدة الوصول المباشر للذاكرة بنقل هذا القلب من البيانات بالكلمة ، ومباشرة من أو الى الذاكرة دون المرور بالمعالج.

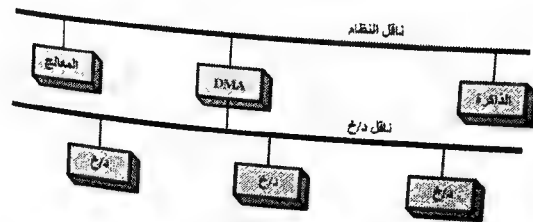
ألية تنظيم عمل وحدة الوصول المباشر للذاكرة يمكن أن يتم بطرق متنوعة والشكل (10.13) يبين بعض هذه التنظيمات. في المثل الأول، جميع الوحدات تشترك في نفس ناقل النظام ووحدة الوصول المباشر للذاكرة تعمل كمعالج بديل، ويستخدم الإدخال/الإخراج المبرمج لتبادل البيانات بين الذاكرة ووحدة الإدخال/الإخراج من خلال وحدة الوصول المباشر للذاكرة، هذه التهيئة رغم أنها قد تكون غير مكلفة ولكنها بشكل واضح غير فعالة حيث أن عملية نقل كل كلمة تستهلك دورتين للنقل



(أ) ناقل فردي - (DMA) منفصل



(ب) ناقل فردي، د/خ - (DMA) متكامل



(ج) ناقل للنقل والإخراج

الشكل (10.13) - خيارات تنظيم وحدة الوصول المباشر للذاكرة

يمكن خفض عدد دورات النقل المطلوبة بشكل كبير من خلال دمج وحدة الوصول المباشر للذاكرة مع وظائف الإدخال/الإخراج، وكما يشير الشكل (10.13 - ب)، وهذا يعني أن هناك مساراً بين وحدة الوصول المباشر للذاكرة ووحدة أو أكثر من وحدات الإدخال/الإخراج لا يتضمن ناقل النظام، وربما عتاد وحدة الوصول المباشر للذاكرة قد يكون في الواقع جزءاً من وحدة الإدخال/الإخراج، أو قد تكون وحدة منفصلة تتحكم في وحدة أو أكثر من وحدات الإدخال/الإخراج.

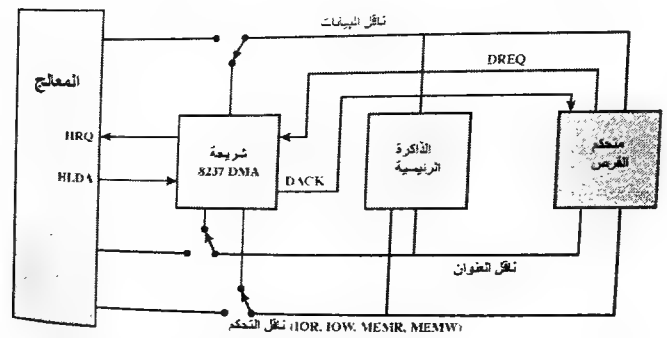
هذا المفهوم يمكن أن يطور من خلال ربط وحدات الإدخال/الإخراج إلى وحدة الوصول المباشر للذاكرة باستخدام ناقل خاص بالإدخال/الإخراج (الشكل 10.13 - ج)، وهذا يقلل من عدد واجهات الإدخال/الإخراج في وحدة الوصول المباشر للذاكرة إلى واحدة فقط، وهذا يوفر إمكانية التوسع بسهولة. في كل من هذه الحالات (الشكل 10.13 - ب، ج) ناقل النظام المشترك مابين وحدة الوصول المباشر للذاكرة والمعالج والذاكرة يستخدم من قبل وحدة الوصول المباشر للذاكرة لتبادل البيانات مع الذاكرة فقط، وتبادل البيانات بين وحدة الوصول المباشر للذاكرة و وحدات الإدخال/الإخراج يتم بدون استعمال ناقل النظام.

10.5.3 متحكم الوصول المباشر للذاكرة (DMA) - أنتل 8237A

متحكم الوصول المباشر للذاكرة (DMA) أنتل 8237A يعمل كواجهة لعائلة المعالجات 80x86 لتقديم إمكانية الوصول المباشر للذاكرة الرئيسية من نوع الذاكرة التفاعلية (DRAM)، والشكل (10.14) يوضح موقع وحدة الوصول المباشر للذاكرة. فعندما تحتاج وحدة الوصول المباشر للذاكرة لاستخدام ناقل النظام (البيانات، العنوان، التحكم) لنقل البيانات، فإنها ترسل إشارة (HOLD) إلى المعالج، ويستجيب المعالج بإشارة (HLDA) - (إقرار HOLD) مقبولة.

إلى أن وحدة الوصول المباشر للذاكرة يمكنها استخدام الناقل . على سبيل المثال ، إذا كانت وحدة الوصول المباشر للذاكرة ستنتقل قالب بيانات من الذاكرة إلى القرص ، فإنها ستقوم بما يلي :

1. الجهاز الطرفي (مثل مُحكم القرص) سوف يطلب خدمة الوصول المباشر للذاكرة عن طريق رفع إشارة (DREQ) . (طلب DMA) عالياً (منطق مرتفع) .



DAK = DMA
DREQ = DMA
HLDA = HOLD
HRQ = HOLD

IOR = قراءة من داخ
IOW = كتابة في داخ
MEMR = قراءة من ذاكرة
MEMW = كتابة إلى ذاكرة

الشكل (10.14) - استخدام وحدة الوصول المباشر للذاكرة (8237) لنقل النظام

2. وحدة الوصول المباشر للذاكرة سترفع إشارتها (HRQ) عالياً (طلب) لكي تشعر وحدة المعالجة المركزية من خلال دبوس (HOLD) أنها تحتاج إلى استخدام ناقل النظام .

3. وحدة المعالجة المركزية سوف تنتهي دورة الناقل (ليس بالضرورة للتعليمية الحالية) وتستجيب لطلب الوصول المباشر للذاكرة برفع إشارة (HDLA) عالياً (إقرار HOLD) ، وبهذا تُخبر وحدة الوصول المباشر للذاكرة 8237 أنه يمكنها المضي قدماً واستخدام ناقل النظام لأداء مهمتها . وإشارة (HOLD) يجب أن تظل عالية التفعيل طالما وحدة الوصول المباشر للذاكرة تقوم بمهمتها .

4. وحدة الوصول المباشر للذاكرة تُفعل إشارة (DACK) - (إقرار DMA) والذي سيخبر الجهاز الطرفي إنها ستبدأ في نقل البيانات .

5. وحدة الوصول المباشر للذاكرة تبدأ بنقل البيانات من الذاكرة إلى الطرفية بوضع عنوان أول ثمان بيانات من القالب على ناقل العنوانين وتُفعل إشارة (MEMR) ، وبالتالي تُقرأ ثمان من الذاكرة إلى ناقل البيانات ؛ بعد ذلك تُفعل (IOW) للكتابة إلى الطرفية ، بعد ذلك تُنقص وحدة الوصول المباشر للذاكرة العداد وتزيد مؤشر العنوان وتكرر هذه العملية حتى يصل العداد للصفر وتنتهي المهمة .

6. بعد انتهاء وحدة الوصول المباشر للذاكرة من وظيفتها سوف تُعطل (HRQ) مما ينبه وحدة المعالجة المركزية بإمكانية إستعادة التحكم بناقل النظام .

بينما تستخدم وحدة الوصول المباشر للذاكرة ناقل النظام لنقل البيانات يبقى المعالج خاملاً ، بالمثل فعندما يستخدم المعالج الناقل وحدة الوصول المباشر للذاكرة تبقى خاملة . وحدة الوصول المباشر للذاكرة 8237 تعرف بأنها متحكم (الوصول المباشر للذاكرة) السريع ، وهذا يعني أن البيانات التي يتم نقلها من موقع لآخر لا تمر عبر شريحة الوصول المباشر للذاكرة ولا تُخزن في شريحة الوصول المباشر

للذاكرة وبالتالي وحدة الوصول المباشر للذاكرة يمكنها فقط نقل البيانات بين منفذ وموقع بالذاكرة وليس بين منفذ إدخال/إخراج أو موقعي ذاكرة ، ومع ذلك يمكن لشريحة الوصول المباشر للذاكرة من إجراء نقل من ذاكرة إلى ذاكرة عبر مسجل الشريحة (8237) تحتوي على أربع قنوات للوصول المباشر للذاكرة يمكن برمجتها بشكل مستقل ، ويمكن تفعيل أي منها في أي لحظة ، وهذه القنوات مرقمة 0 ، 1 ، 2 ، و 3 . الشريحة (8237) لديها مجموعة من خمسة مسجلات تحكم أوامر للبرمجة والتحكم بتشغيل قنوات الوصول المباشر للذاكرة .

10.6 قنوات ومعالجات الإدخال/الإخراج

مع تطور نظام الحاسب و ظهور تقنيات جديدة تطورت آليات الإدخال/الإخراج بشكل أصبحت معه أكثر استقلالية وذات كفاءة أعلى وهذا حسن من أداء النظام . في هذا القسم نستعرض الآلية المعاصرة للإدخال/الإخراج وهي قنوات ومعالجات الإدخال/الإخراج .

10.6.1 تطور وظائف الإدخال/الإخراج

كلما تطورت أنظمة الحاسب زادت مكوناته الفردية تطوراً وتعقيداً ، ويتجلى هذا بوضوح في وظائف الإدخال/الإخراج التي شهدت بالفعل جزءاً من هذا التطور ، ومراحل هذا التطور يمكن تلخيصها في مايلي :

1. المعالج يتحكم مباشرة في الجهاز الطرفي ، ولاحظ هذا في الأجهزة البسيطة المتحكم بها بواسطة المعالج .
2. إضافة وحدة إدخال/إخراج أو متحكم ، وهنا يستخدم المعالج الإدخال/الإخراج المبرمج بدون مقاطعة ، وهذه الخطوة المعالج بعيد إلى حد ما من تفاصيل الارتباط مع جهاز خارجي محدد .

3. استخدام نفس التهيئة المذكورة في الخطوة (2) ولكن يتم الآن توظيف المقاصد ، ولا حاجة للمعالج أن يضيق وقتاً في إنتظار عملية الإدخال/الإخراج لأنجازها وبالتالي تزداد الكفاءة .
4. تمنح وحدة الإدخال/الإخراج إمكانية الوصول المباشر إلى الذاكرة عبر وحدة الوصول المباشر للذاكرة (DMA) ويمكن الآن نقل قالب من البيانات من أو إلى الذاكرة دون إشراك المعالج إلا في بداية ونهاية النقل .
5. تعزيز وحدة الإدخال/الإخراج لتصبح معالجاً في حد ذاتها وبمجموعة تعليمات خاصة مصممة للإدخال/الإخراج . وحدة المعالجة المركزية توجه معالج الإدخال/الإخراج لتنفيذ برنامج إدخال/إخراج محفوظ في الذاكرة ، ومعالج الإدخال/الإخراج يجلب وينفذ هذه التعليمات دون تدخل وحدة المعالجة المركزية ، وهذا يسمح لوحدة المعالجة المركزية لتحديد سلسلة من أنشطة الإدخال/الإخراج وأن تقاطع فقط عندما يتم تنفيذ هذه السلسلة بالكامل .
6. وحدة الإدخال/الإخراج لديها ذاكرة محلية بنفسها ، وهي في الواقع حاسب بحد ذاتها . بهذه المعمارية مجموعة كبيرة من أجهزة الإدخال/الإخراج يمكن التحكم بها مع الحد الأدنى من تدخل وحدة المعالجة المركزية . الاستخدام الشائع لمثل هذه المعمارية هو التحكم في التواصل مع المحطات التفاعلية ، ومعالج الإدخال/الإخراج يهتم بمعظم المهام التي تدخل في التحكم في المحطات .

على طول هذا المسار التطوري فإن المزيد والمزيد من وظائف الإدخال/الإخراج يتم تنفيذها دون تدخل وحدة المعالجة المركزية ، و وحدة المعالجة المركزية تتخلص من المزيد من أعباء الإدخال/الإخراج مما يحسن من الأداء . ففي القرنين

مضيفتين (5-6) حدث تغير كبير مع إدخال مفهوم وحدة إدخال/إخراج قادرة على تنفيذ برنامج. ففي الفقرة 5 ، غالبا ما يشار إلى وحدة الإدخال/الإخراج بأنها قناة إدخال/إخراج. وفي الفقرة 6 ، غالبا ما يستخدم مصطلح معالج إدخال/إخراج. عموما ، في بعض الأحيان المصطلحين يستعملان في كلتا الحالتين ، وفي ما يلي سوف نستخدم مصطلح قناة إدخال/إخراج.

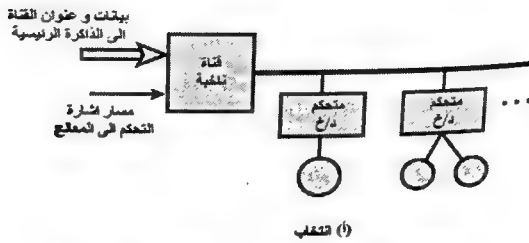
10.6.2 خصائص قنوات الإدخال/الإخراج

قناة الإدخال/الإخراج تمثل امتداداً لمفهوم وحدة الوصول المباشر للذاكرة ، قناة الإدخال/الإخراج لديها القدرة على تنفيذ تعليمات الإدخال/الإخراج وذلك يمنحها إمكانية التحكم الكامل في عمليات الإدخال/الإخراج. في نظم الحاسب التي بها مثل هذه الوحدة فإن وحدة المعالجة المركزية لا تنفذ التعليمات ، بل يتم تخزين هذه التعليمات في الذاكرة الرئيسية ليتم تنفيذها من قبل معالج خاص (خاص بالإدخال/الإخراج) موجود في قناة الإدخال/الإخراج ، وهكذا فإن وحدة المعالجة المركزية تبدأ عملية النقل بإعطاء تعليمات لقناة الإدخال/الإخراج بتنفيذ برنامج في الذاكرة. وهذا البرنامج سوف يحدد الجهاز أو الأجهزة ، ومنطقة أو مناطق من الذاكرة للتخزين ، والأولويات ، والإجراءات التي يتعين إتخاذها في حالات أخطاء معينة ، وقناة الإدخال/الإخراج تتبع هذه التعليمات والضوابط في نقل البيانات.

هناك نوعين شائعين من قنوات الإدخال/الإخراج ، وكما هو موضح في الشكل (10.15). القناة الناعبة تتحكم في أجهزة متعددة عالية السرعة وهي - في وقت ما - تختص في عملية نقل البيانات لأحدى تلك الأجهزة فقط ، وهكذا فإن قناة الإدخال/الإخراج تنتخب جهاز واحداً لعملية نقل البيانات. ويتم التعامل مع كل

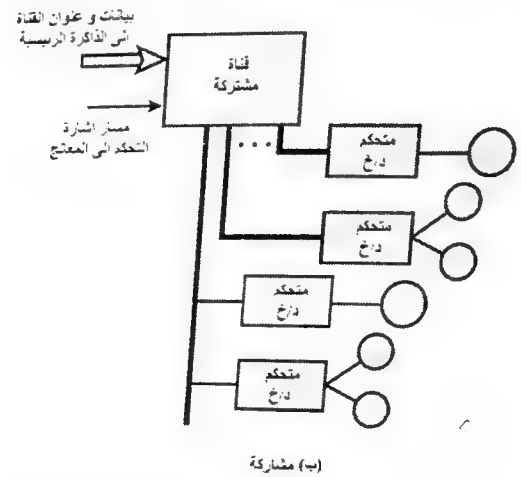
جهاز ، أو مجموعة صغيرة من الأجهزة بواسطة متحكم أو وحدة إدخال/إخراج ، وهي مثل وحدات الإدخال/الإخراج التي تم مناقشتها سابقاً ، وبهذا فإن قناة الإدخال/الإخراج تعمل بدلا عن وحدة المعالجة المركزية في التحكم في هذه المتحكمات.

القناة المشتركة يمكنها التعامل مع أجهزة متعددة في نفس الوقت في عملية الإدخال/الإخراج ، ففي الأجهزة المنخفضة السرعة الاشتراك في ثمان يمكن من استقبال أو إرسال حرف في زمن سريع لأجهزة متعددة. على سبيل المثال ، دفق من الحروف الناتج من ثلاثة أجهزة بمعدلات عمل مختلفة (حرف لكل جهاز) وبدفق فردي لكل واحد منها مثل ، $A_1A_2A_3A_4$ ، $B_1B_2B_3B_4$ ، $C_1C_2C_3C_4$... يمكن أن يعامل مثل $A_1B_1C_1A_2C_2A_3B_2C_3A_4$ ، وهكذا. للأجهزة العالية السرعة الاشتراك في قالب (مجموعة من الثمانيات مع بعض) يسمح بتداخل قوالب بيانات من أجهزة متعددة.



(أ) تشعب

الشكل (10.15) (أ) - معيارية قناة الإدخال/الإخراج



(ب) مشاركة

الشكل (10.15 - ب) - معمارية قناة الإدخال/الإخراج

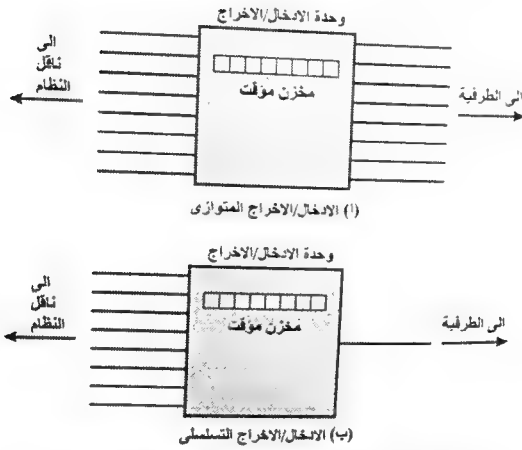
10.7 الروابط الخارجية

في هذا القسم سنتطرق بإيجاز للروابط الخارجية مابين وحدات الإدخال/الإخراج والمحيط الخارجي (الطرفيات/الأجهزة الخارجية).

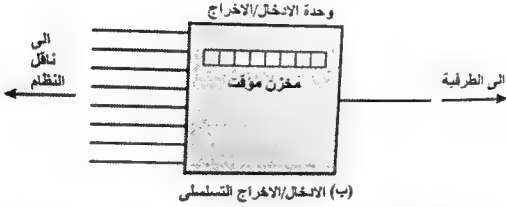
10.7.1 أنواع الروابط

ربط الطرفية مع وحدة الإدخال/الإخراج يجب أن يكون متلائماً مع طبيعة وعمل الطرفية ، فأحد الخصائص الرئيسية للربط هي ما إذا كان تسلسلياً أو متوازي (الشكل - 10.16) . ففي الرابط المتوازي هناك عدة خطوط تربط وحدة الإدخال/الإخراج مع الطرفية ، ويتم نقل عدة خانات في وقت واحد كما لو أن خانات كلمة واحدة يتم نقلها عبر ناقل البيانات . وفي الرابط التسلسلي هناك خط

واحد فقط يستخدم في نقل البيانات ، وفي هذه الحالة يجب أن تنقل الخانات بالتسلسل بحيث تنقل في كل مرة خانة واحدة فقط . يستخدم الرابط المتوازي في العادة للأجهزة الطرفية العالية السرعة ، مثل الشريط والقرص ، في حين أن الرابط التسلسلي تقليدياً يستخدم للطابعات والمنافذ . ومع الجيل الجديد من الروابط التسلسلية العالية السرعة فإن الروابط المتوازية أصبحت أقل شيوعاً .



(أ) الإدخال/الإخراج المتوازي



(ب) الإدخال/الإخراج التسلسلي

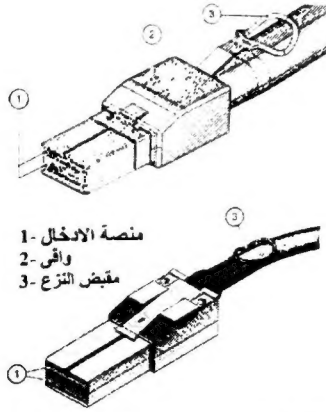
الشكل (10.16) - الإدخال/الإخراج التسلسلي والمتوازي

وفي الحالتين (التسلسلي والمتوازي) ، يجب على وحدة الإدخال/الإخراج الدخول في حوار مع الطرفية .

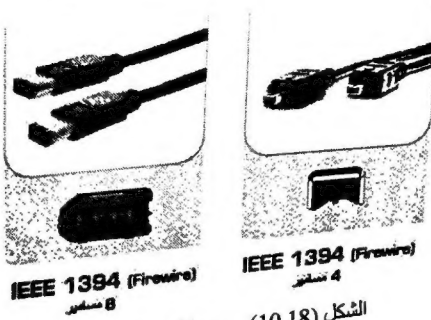
بصورة عامة ، الحوار لعملية كتابة هو كما يلي :

1. تُرسل وحدة الإدخال/الإخراج إشارة تحكم طالبة الإنز لإرسال البيانات .

الروابط في النظمة الحديثة المعاصرة هي (FireWire) و (InfiniBand) والشكل الخارجي لمقابسها موضح في الشكل (10.17) والشكل (10.18).



الشكل (10.17) - وصلة (InfiniBand)



الشكل (10.18) - وصلة (FireWire)

2. تُقر الطرفية الطلب .

3. وحدة الإدخال/الإخراج تنقل البيانات (كلمة واحدة أو قايلاً اعتماداً على الطرفية) .

4. الطرفية تُقر باستلام البيانات .

عملية القراءة تتم على نحو مماثل .

أساس العمل في وحدة الإدخال/الإخراج هو أن المخزن المؤقت الداخلي في الوحدة يُمكنه تخزين البيانات التي يتم تمريرها ما بين الطرفية وبقية النظام . ويسمح المخزن المؤقت لوحدة الإدخال/الإخراج بتعويض عن الاختلافات في السرعة ما بين ناقل النظام والخطوط الخارجية .

10.7.2 الرابط الفردي والمتعدد

الرابط ما بين وحدة الإدخال/الإخراج بنظام الحاسب والأجهزة الخارجية يمكن أن يكون إما من فردي (نقطة - إلى - نقطة) أو متعدد (متعدد النقاط) . فالرابط الفردي (نقطة - إلى - نقطة) يوفر خط مخصص ما بين وحدة الإدخال/الإخراج والجهاز الخارجي . نمونجياً ، الوصلات الفردية في الأنظمة الصغيرة (الحواسيب الشخصية ومحطات العمل) تشمل تلك الرابطة للوحة المفاتيح ، للطابعة ، وللمودم الخارجي ، والمثال نمونجي لمثل هذا الرابط هو مواصفات الرابط (EIA-232).

أزدانت أهمية الروابط الخارجية المتعددة النقاط نتيجة إستخدامها في دعم أجهزة التخزين الخارجية الكبيرة (القرص والشريط) وأجهزة الوسائط المتعددة (الأقراص المدمجة والفيديو والسمعية) ، وهذه الروابط المتعددة النقاط هي في الواقع ناقلات خارجية بنفس منطق الناقلات التي ناقشناها في الفصل (3) . وأمثلة على هذه

مصطلحات مهمة

سرقة دورة	Cycle Stealing
الوصول المباشر للذاكرة	Direct Memory Access (DMA)
تقنية ربط سلكي تسلسلي	Firewire
تقنية ربط سلكي عالي السرعة	Infiniband
مقاطعة	Interrupt
الإدخال/الإخراج بالمقاطعة	Interrupt-Driven I/O
قناة إدخال/إخراج	I/O Channel
أمر إدخال/إخراج	I/O Command
وحدة إدخال/إخراج	I/O Module
معالج إدخال/إخراج	I/O Processor
إدخال/إخراج تسلسلي	Serial I/O
إدخال/إخراج مسقط على الذاكرة	Memory-Mapped I/O
قناة مشتركة	Multiplexor Channel
إدخال/إخراج متوازي	Parallel I/O
جهاز ملحق/طرفي	Peripheral Device
إدخال/إخراج مبرمج	Programmed I/O
إدخال/إخراج منفصل/معزول	Isolated I/O
ناخب قناة	Selector Channel
جهاز عرض فيديو	VDTs
ثمان - 8 خانات ثنائية	Byte
الأبجدية المرجعية الدولية	International Reference Alphabet (IRA)
كلمة حالة البرنامج	Program Status Word (PSW)
تقنية إتصال تسلسلي لنقل بيانات	(Electronics Industries Association)
	EIA-232/RS-232
الرابط الخارجي	External Interface

أسئلة للمراجعة

1. أذكر التصنيفات الرئيسية الثلاث للأجهزة الطرفية؟
2. ماهي المهام الأساسية لوحدة الإدخال/الإخراج والشكل النموذجي لها؟
3. وضح الإدخال/الإخراج بأسلوب المقاطعة؟
4. وضح عمل وشكل وحدة الوصول المباشر للذاكرة؟
5. ماهي التقنيات الثلاث الأساسية للإدخال/الإخراج بالحاسب؟
6. عندما حدوث مقاطعة من جهاز خارجي ، كيف يحدد المعالج أي جهاز أصدر المقاطعة؟
7. أثناء سيطرة وحدة الوصول المباشر على الناقل مالذي يقوم به المعالج؟
8. ماهي مميزات الإدخال/الإخراج المسقط على الذاكرة مقارنة بالإدخال/الإخراج المنفصل؟
9. المعالج إنتل 8088 يستخدم نسقين لتعليمة الإدخال/الإخراج ، فالأول رمز العملية المكون من 8 خانات ثنائية يعرف عملية الإدخال/الإخراج ثم الحقل الذي يليه من 8 خانات به عنوان المنفذ المستعمل للعملية . وفي النسق الثاني رمز العملية يشير الى أن عنوان المنفذ موجود في المسجل (DX) وهو بعرض 16 خانة . فكم عدد المنافذ التي يمكن للمعالج 8088 التعامل معها في كل نسق ؟
10. المعالج (Z8000) عنده قدرة الإدخال/الإخراج بنقل قالب وهي تحت إشراف المعالج المباشر . تعليمة نقل القالب تُعرف مسجل عنوان المنفذ (Rp) ، وعداد البرنامج (Rc) و مسجل الوجهة (Rd) . مسجل الوجهة يحتوى على عنوان الموقع في الذاكرة الرئيسية الذي سيخزن به أول ثمان تمت قراءته من منفذ الدخول ، والمسجل (Rc) عيار عن مسجل عام بطول 16 خانة . فكم هو حجم القالب الذي يمكن نقله ؟
11. معالج يفحص حالة خرج جهاز إدخال/إخراج كل 20 ملي ثانية ، وواجهة ربط الجهاز تتضمن منفذين : أحدهما للحالة و الآخر لخرج البيانات . فكم الزمن المستغرق من المعالج لتحقيق وخدمة الجهاز مع علم أن معدل

نبضة المعالج هو 8 ميغا هيرتز ؟. أفترض أن دورة التعليم تأخذ 12 دورة نبضية.

12. أفترض أن نظام حاسب يستخدم طريقة الإدخال/الإخراج بالمقاطعة مع جهاز معين ينقل في البيانات بمتوسط 8 كيلو ثمان/ثانية و بوتيرة مستمرة.

أ- مع أفترض أن معالجة روتين المقاطعة تستغرق 100 ميكروثانية (الزمن من لحظة القفز لروتين معالجة المقاطعة ، ثم تنفيذه ، ومن ثم العودة الى البرنامج الرئيسي) . حدد كم هو الجزء من وقت المعالج المستغرق من قبل هذا الجهاز إذا كان يقاطع لكل ثمان .

ب- والآن أفترض أن الجهاز له مخزنين مؤقتين كل منهما بسعة 16 ثمان ويقاطع المعالج كلما امتلاء أحدهما . طبعاً في هذه الحالة زمن معالجة المقاطعة أطول عنه سابقاً نتيجة أن روتين المقاطعة يجب أن ينقل 16 ثمان (سعة المخزن المؤقت) . أثناء تنفيذ روتين المقاطعة فإن زمن نقل كل ثمان يأخذ 8 ميكرو ثانية من المعالج . حدد كم هو الجزء من وقت المعالج المستغرق من قبل هذا الجهاز في هذه الحالة .

ت- أستمرراً لماسبق ، أفترض الآن أن المعالج له تعليمية إدخال/إخراج نقل قالب مثل التي موجودة بالمعالج (Z8000) ، وهذه تسمح لروتين المقاطعة بنقل كل ثمان من قالب في 2 ميكرو ثانية . حدد كم هو الجزء من وقت المعالج المستغرق من قبل هذا الجهاز في هذه الحالة .

13. وحدة وصول مباشر للذاكرة (DMA) تنقل أحرف (حرف = 8 خانات ثنائية) إلى الذاكرة الرئيسية باستخدام أسلوب سرقة النبوة ، علماً بأن الجهاز الخارجي يرسل البيانات بمعدل 9600 خانة ثنائية/ثانية والمعالج يجلب التعليمات بمعدل 1 مليون تعليمية لكل ثانية (MIPS 1) . فكم هو زمن تباطؤ (تأخر) المعالج نتيجة هذا النشاط لوحدة الوصول المباشر للذاكرة ؟.

المصادر والمراجع

المصادر و المراجع

1. Computer Organization and Architecture, 8th , Williams Stallings , Pearson Prentice Hall.
2. Essentials of Computer Organization and Architecture, 2nd , Linda Null & Julia Lobur, Jones & Bartlett Learning.
3. Computer Organization and Design: the Hardware/Software interface, David A. Patterson & John L. Hennessy, 4th, The Morgan Kaufmann.
4. <http://mcs.uwsuper.edu/sb/101/Module6/cpusim.html>, Date: 1/5/2016, Time:17.00 .
5. http://www.mta.ca/~amiller/cs1611/labs/lab7/lab7_applet.html, Date: 1/5/2016, Time:17.00 .
6. <http://www.science.smith.edu/~jcardell/Courses/CSC103/CPUsim/cpusim.html>, Date: 1/5/2016, Time:17.00 .
7. <http://www.cs.gordon.edu/courses/cps111/Notes/Machine%20Language/cpu-sim/cpusim.html>, Date: 1/5/2016, Time:17.00 .